

Projeto de um inversor fotovoltaico grid-tie sem transformador de isolamento

Glauber Jesus Loiola

Orientador: Thiago Ribeiro de Oliveira

1 Introdução

1.1 Contextualização

A utilização de painéis fotovoltaicos como fonte geradora de energia elétrica têm crescido consideravelmente ao longo dos últimos anos. Só no Brasil, estima-se que haverá um aumento da participação da energia solar na composição da matriz elétrica de 2% para 8% entre os anos de 2019 e 2029, segundo estudos da Empresa de Pesquisa Energética [1]. Esta expansão tem sido impulsionada tanto pela necessidade de redução de emissão de gases de efeito estufa, cada vez mais relevante num cenário de mudanças climáticas possivelmente catastróficas, quanto pelo aumento do custo-benefício da instalação de usinas solares, devido à redução dos preços de produção de células fotovoltaicas e dos inversores que as acompanham.

A expansão da geração fotovoltaica tem ocorrido simultaneamente tanto pela construção de fazendas solares, algumas com capacidade de produção de centenas a milhares de Megawatts, quanto pela instalação de usinas locais, de pequeno porte, utilizadas em sua grande parte para produção de energia de uma única residência ou estabelecimento comercial. A construção de usinas de pequeno porte tem ocorrido, majoritariamente, de forma conectada ao sistema elétrico (on-grid). Essa preferência de conexão se justifica pelo menor custo de instalação e pela maior eficiência energética, em comparação a sistemas isolados (off-grid), que necessitam de um banco de baterias para armazenamento de energia.

Existem diversas topologias de inversores para aplicação em sistemas fotovoltaicos on-grid. Dentre estas topologias, o uso de inversores fotovoltaicos sem transformadores se popularizou em aplicações com inversores centrais (quando há associação de mais de um painel fotovoltaico para um mesmo inversor), devido a características vantajosas apresentadas, como o pequeno tamanho físico do inversor, sua alta eficiência, e seu baixo custo de produção. Considerando-se estas características, foi escolhida uma topologia de inversor sem transformador para o projeto e simulação de um sistema fotovoltaico grid-tie como tema do trabalho de conclusão de curso.

1.2 Objetivos

O seguinte trabalho de conclusão de curso consiste no projeto e na simulação de um inversor fotovoltaico monofásico para aplicação em um sistema residencial/comercial grid-tie, utilizando-se uma topologia com ausência de transformador de isolamento. A metodologia do trabalho se iniciará com a escolha da topologia do inversor fotovoltaico, com posterior projeto dos componentes do inversor e do filtro de saída. Em seguida, será realizado o projeto das malhas de controle do inversor, com posterior simulação do circuito no software PSIM para verificação dos resultados.

No lado de entrada do sistema, a malha de controle deverá ser capaz de extrair a máxima potência possível dos painéis fotovoltaicos, por meio de um controle MPPT. Por sua vez, no lado de saída, as malhas de controle devem garantir tanto o controle do nível de tensão no barramento CC, quanto o controle de características na saída do inversor, sendo estas o controle dos fluxos de potência ativa e reativa entre o inversor e a rede elétrica, a sincronização da tensão de saída do inversor com a tensão da rede, e a qualidade da potência injetada na rede, garantindo que a distorção harmônica da corrente e a corrente CC injetadas na rede não ultrapassem os valores delimitados pelas normas IEEE 1547 e ABNT 16149.

1.3 Organização do trabalho

O trabalho de conclusão de curso está organizado em 6 capítulos. O primeiro capítulo apresenta uma introdução sobre o tema do trabalho. No segundo capítulo é realizada uma revisão bibliográfica sobre topologias de inversores fotovoltaicos sem transformador, sobre técnicas de controle MPPT e sobre normas de conexão de sistemas de geração distribuída com a rede elétrica. O terceiro capítulo apresenta um embasamento teórico de suporte para o desenvolvimento do trabalho. No quarto capítulo a metodologia do projeto do inversor fotovoltaico é demonstrada. No quinto capítulo os resultados das simulações são apresentados e discutidos. Por fim, o sexto capítulo conclui o trabalho de conclusão de curso por meio de uma síntese dos assuntos abordados na monografia.

2 Revisão Bibliográfica

O presente capítulo está subdividido em 3 seções. Na primeira seção é feita uma revisão bibliográfica acerca de técnicas de controle MPPT, na segunda uma revisão sobre topologias de inversores fotovoltaicos sem transformador, utilizados para aplicações residenciais/comerciais. Já na terceira subseção é apresentada uma revisão bibliográfica acerca de normas e padrões de conexão de sistemas de geração distribuída com a rede elétrica.

2.1 Técnicas de rastreamento do ponto de máxima potência

Em um sistema de geração fotovoltaico, a potência elétrica fornecida pelos painéis varia com a tensão entre os seus terminais, relação demonstrada por curvas características de Potência X Tensão. A relação da potência fornecida em função da tensão nos painéis depende tanto de características intrínsecas do conjunto, quanto de características atmosféricas locais (irradiação solar e a temperatura). Para cada condição de temperatura e irradiância, há uma curva característica de potência, e para cada respectiva curva há um valor de tensão cuja utilização resultará na maior produção de potência possível. Na figura 2.1, é apresentado um exemplo de curvas de potência em função da tensão de um painel fotovoltaico para diferentes condições de irradiação solar.

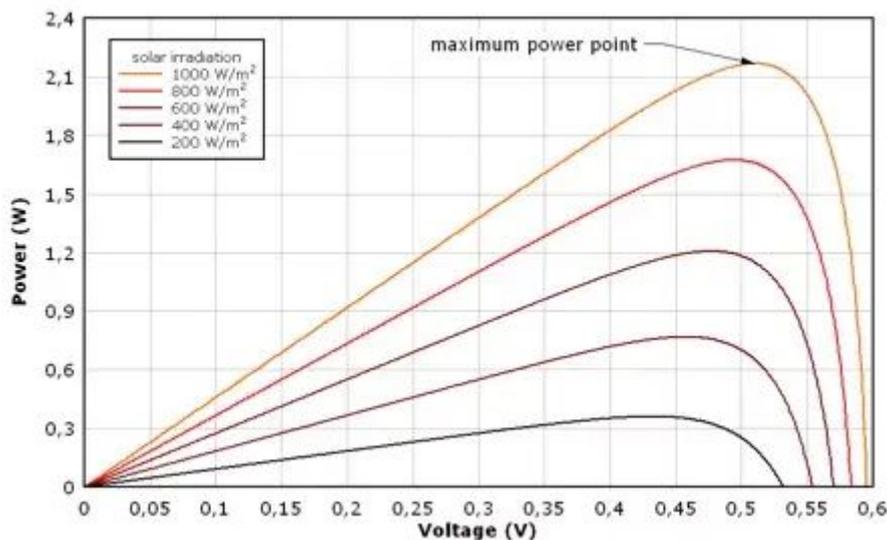


Figura 2.1: Exemplo de gráficos de potência em função da tensão para diferentes irradiâncias.

Com o objetivo de se otimizar a extração de potência de sistemas de geração fotovoltaica, diversas técnicas para o rastreamento do ponto de máxima potência

foram desenvolvidas. Dentre os algoritmos desenvolvidos, escolheu-se quatro algoritmos pela sua popularidade de uso para revisão bibliográfica no trabalho de conclusão de curso, sendo estes o algoritmo de fração da tensão de circuito aberto, o algoritmo de fração da corrente de curto circuito, o algoritmo perturba e observa e o algoritmo de condutância incremental.

Algoritmo de fração da tensão de circuito aberto

Considerada uma das técnicas de rastreamento MPPT de mais simples implementação, o algoritmo de fração da tensão de circuito aberto utiliza como base de seu funcionamento uma relação quase linear entre a tensão de circuito aberto (V_{OC}) e a tensão de máxima potência (V_{MP}) dos painéis para diferentes condições de irradiância e temperatura. Esta relação é expressa na equação 2.1, em que a constante k_{OC} depende das características intrínsecas dos painéis utilizados.

$$V_{MP} = k_{OC} * V_{OC} \quad (2.1)$$

A constante k_{OC} é obtida empiricamente através da medição de V_{OC} e de V_{MP} para diferentes condições de temperatura e irradiância, permitindo a escolha de um valor mais adequado para o sistema fotovoltaico utilizado. O ponto de operação neste método é obtido a partir de periódicas medições de V_{OC} , através da desconexão momentânea do painel do inversor fotovoltaico. Este método apresenta como desvantagens as perdas energéticas proporcionadas pelas desconexões periódicas durante a medição de V_{OC} , e a não operação no verdadeiro ponto de máxima potência, devido à aproximação matemática utilizada pelo algoritmo. Como vantagens apresenta boa velocidade de operação, facilidade de implementação e o seu baixo custo [3][4].

Algoritmo de fração da corrente de curto circuito

A técnica MPPT de fração da corrente de curto circuito possui princípio de funcionamento semelhante à técnica de fração da tensão de circuito aberto, utilizando-se de uma relação quase linear entre a corrente de máxima potência (I_{MP}) e a corrente de curto circuito do sistema fotovoltaico (I_{SC}), expressa pela equação 2.2, em que a constante k_{SC} é obtida experimentalmente.

$$I_{MP} = k_{SC} * I_{SC} \quad (2.2)$$

Para medição de I_{SC} , realiza-se um curto circuito entre os terminais do painel periodicamente, possibilitando a atualização do valor de I_{MP} . Este algoritmo possui melhor rendimento energético comparativamente ao método de fração da tensão de circuito aberto, apresentando em contrapartida maiores custos de implementação. Possui as mesmas desvantagens do algoritmo de fração da tensão de circuito aberto, não atingindo o real ponto de máxima potência (M_{pp}) e com perdas energéticas durante as medições de I_{SC} , devido à interrupção momentânea na geração de energia.

Algoritmo perturba e observa

O algoritmo perturba e observa é uma das mais simples técnicas MPPT desenvolvidas [4]. Seu funcionamento se baseia em alterações periódicas e de valor constante (ΔV) na tensão de referência dos painéis fotovoltaicos (V_{REF}), percorrendo a curva de Potência X Tensão do painel com o intuito de aproximar V_{REF} com a tensão de máxima potência (V_{MP}). Após cada perturbação no valor de V_{REF} , a potência nos terminais dos painéis é medida e comparada com a potência anterior. Caso a potência atual seja maior que a anterior, o sentido de variação da tensão de referência é mantido, e em caso contrário, o sentido de variação da referência é invertido. O funcionamento do algoritmo está representado no diagrama da figura 2.2.

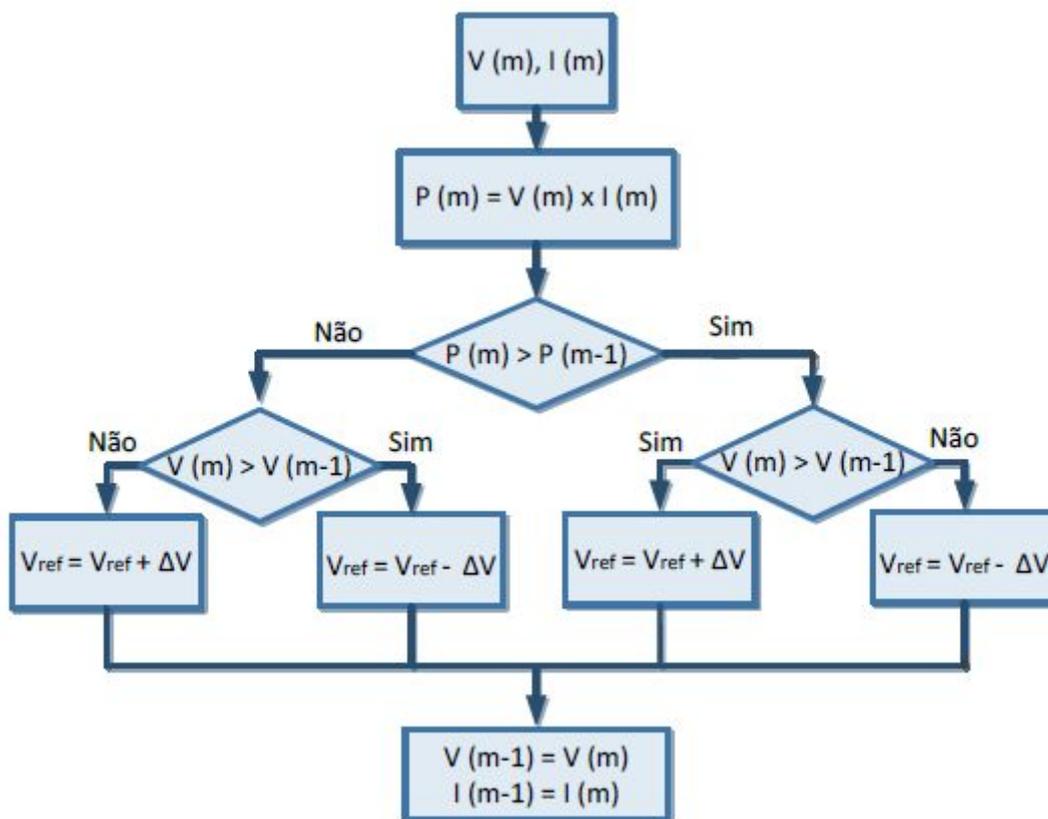


Figura 2.2: Algoritmo Perturba e observa

O algoritmo perturba e observa apresenta duas desvantagens características. A primeira desvantagem relaciona-se com a escolha do tamanho de ΔV , que impacta a eficiência energética do sistema em diferentes situações, em um trade off. Valores grandes de ΔV possibilitam pequenos tempos de acomodamento em torno do V_{MP} , melhorando a resposta do sistema a variações atmosféricas. Em contrapartida, a escolha de um ΔV grande resulta em maiores oscilações em torno do V_{MP} , diminuindo a eficiência energética do sistema como um todo. Este problema pode ser mitigado com a modificação do algoritmo, passando a se utilizar mais de um valor de ΔV , a depender da proximidade da referência com o V_{MP} . A segunda desvantagem característica do algoritmo perturba e observa é a possibilidade de erros no rastreamento do M_{pp} , em situações de grande variação no valor de V_{MP} num curto intervalo de tempo.

Algoritmo de condutância incremental

A última técnica MPPT apresentada nesta revisão bibliográfica é o algoritmo de condutância incremental. Neste algoritmo, utiliza-se a derivada da potência do painel em função da tensão como base para o rastreamento do M_{pp} . O desenvolvimento da

equação 2.3 possibilita que se expresse a derivada da potência em função da condutância instantânea (I/V) e da condutância incremental (dI/dV).

$$\begin{aligned} dP/dV &= d(IV)/dV = I + V dI/dV \\ (1/V) * dP/dV &= I/V + dI/dV \quad (2.3) \end{aligned}$$

Como a derivada da potência é nula quando V_{REF} é igual à V_{MP} , é positiva quando V_{REF} está à esquerda do V_{MP} e é negativa quando o V_{REF} se encontra à direita de V_{MP} , pode-se utilizar os valores da condutância incremental e da condutância instantânea para indicar a posição relativa de V_{REF} em relação ao M_{pp} , expresso nas equações 2.4, 2.5 e 2.6.

$$dI/dV = -I/V ; \text{ No } M_{pp} \quad (2.4)$$

$$dI/dV > -I/V ; \text{ À esquerda do } M_{pp} \quad (2.5)$$

$$dI/dV < -I/V ; \text{ À direita do } M_{pp} \quad (2.6)$$

A tensão e corrente são medidas periodicamente durante o funcionamento do algoritmo, não ocorrendo alterações na tensão de referência caso se verifique que está é igual ao V_{MP} . Entretanto, caso seja verificada alguma alteração na posição da referência em relação ao V_{MP} , modifica-se o valor de V_{REF} com valores constantes e periódicos de tensão (ΔV) até que se atinja novamente o M_{pp} . O funcionamento detalhado do algoritmo está representado no diagrama da figura 2.3.

O algoritmo de condutância incremental apresenta como uma de suas principais vantagens o seu bom desempenho em situações de rápidas mudanças nas condições atmosféricas [3]. Entretanto, apresenta como desvantagem um maior custo operacional quando comparado ao algoritmo perturba e observa.

Após a comparação dos métodos MPPT revisados, optou-se por utilizar o algoritmo perturba e observa durante o projeto do inversor fotovoltaico. Esta escolha foi realizada pois este algoritmo possui eficiência energética semelhante à técnica de condutância incremental, apresentando em conjunto deste o melhor desempenho energético dentre as quatro técnicas revisadas, com a contrapartida de um circuito de controle de menor dificuldade de implementação que o algoritmo de condutância incremental.

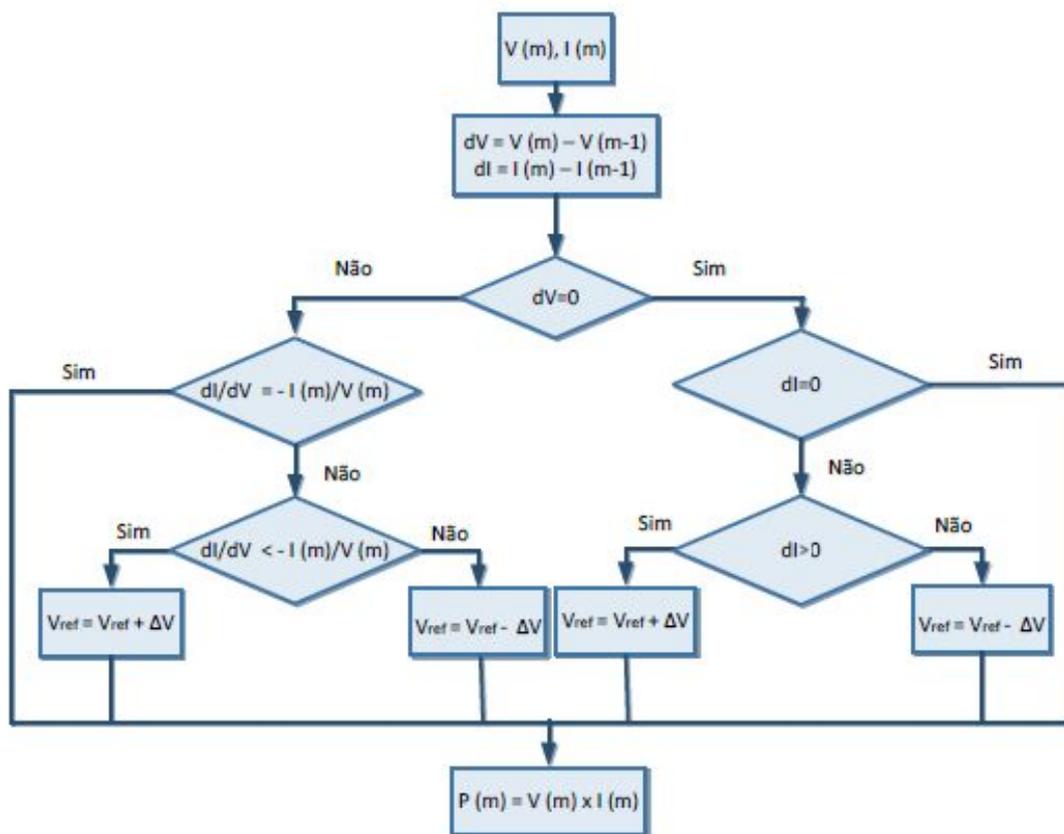


Figura 2.3: Algoritmo de condutância incremental

2.2 Topologias de inversores fotovoltaicos sem transformadores

Em sistemas de geração fotovoltaica conectados com a rede elétrica, por motivos de segurança, deve-se garantir que os níveis de corrente de fuga e de corrente contínua injetados na rede fiquem abaixo de valores pré estabelecidos. O isolamento galvânico garante que não se injete corrente contínua na rede de distribuição elétrica e reduz a corrente de fuga entre o painel e a rede [5]. A forma mais simples de se garantir o isolamento galvânico no sistema fotovoltaico ocorre com a utilização de um transformador de isolamento, seja de baixa frequência entre o inversor e a rede, ou de alta frequência, no lado contínuo do sistema.

Apesar da sua facilidade de implementação, o uso de transformadores para realizar o isolamento galvânico tornam os inversores fotovoltaicos maiores, mais pesados, mais caros e diminuem sua eficiência [5][6], estimulando o uso de topologias de inversores sem transformador que garantam que as correntes de fuga e contínua injetadas na rede elétrica fiquem em níveis inferiores aos limites estabelecidos pelas normas de segurança.

Nesta seção do trabalho realizou-se uma revisão apresentando o princípio de funcionamento de três topologias de inversor fotovoltaico sem transformador, o inversor H5, o inversor HERIC, e o inversor FB-DCBP (Full-bridge with DC Bypass). Estas três topologias possuem em comum a adição de um ou mais transistores a um inversor de ponte completa, transformando-o num inversor de três níveis, com a finalidade de isolar a rede elétrica dos painéis fotovoltaicos no momento de tensão nula na saída do inversor.

Inversor com topologia H5

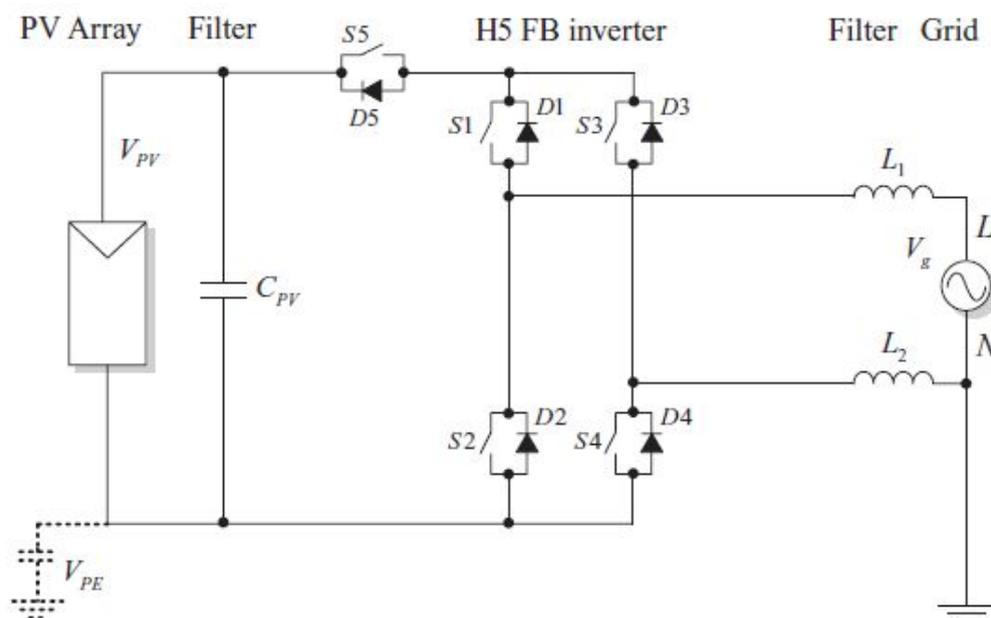


Figura 2.4: Inversor com topologia H5 [6]

Patenteada em 2005 pela empresa SMA [6], a topologia H5 consiste num inversor em ponte completa com um transistor extra adicionado entre a ponte de transistores e o barramento CC, como demonstrado na figura 2.4. O transistor adicional é aberto durante as passagens por zero da tensão do inversor, realizando neste momento o isolamento entre o painel fotovoltaico e a rede elétrica. Esta característica faz com que a topologia H5 seja também conhecida como topologia de desacoplamento CC [5].

Neste inversor, o par de transistores $S1$ e $S3$ é chaveado com a frequência da rede elétrica, enquanto o par de transistores $S2$ e $S4$ e o transistor $S5$ são chaveados em alta frequência. A comutação dos transistores é realizada de forma que os transistores do par superior não conduzam simultaneamente, com o transistor $S1$ em

condução contínua durante o semiciclo positivo da tensão da rede, e o transistor S3 em condução contínua durante o semiciclo negativo.

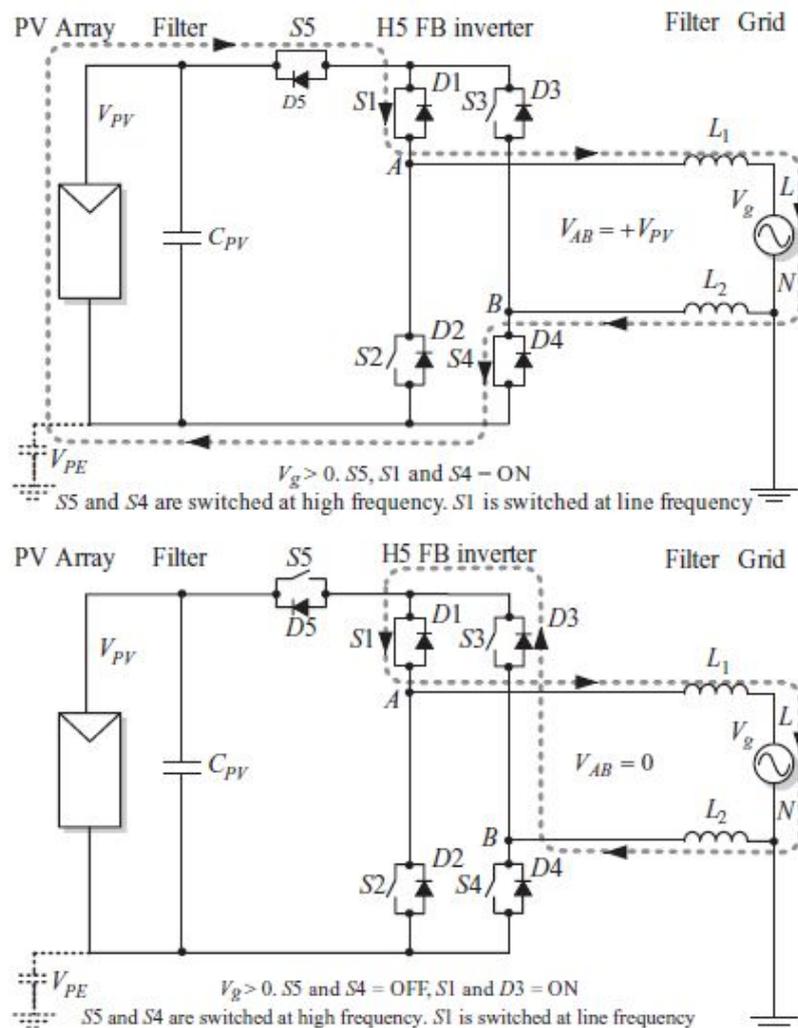


Figura 2.5: Inversor com topologia H5, semiciclo positivo [6]

Durante a parte positiva do ciclo, o transistor S1 conduz continuamente, os transistores S3 e S2 ficam abertos, e os transistores S4 e S5 comutam em sincronia na frequência de chaveamento. Desta forma, a corrente conduz pelos transistores S5, S1 e S4 quando a tensão de saída é V_{pv} , e no momento que a tensão de saída é zero, provocado pela abertura de S5, a corrente conduz pelo transistor S1 e o diodo antiparalelo do transistor S3. As conduções no ciclo positivo estão demonstradas na figura 2.5.

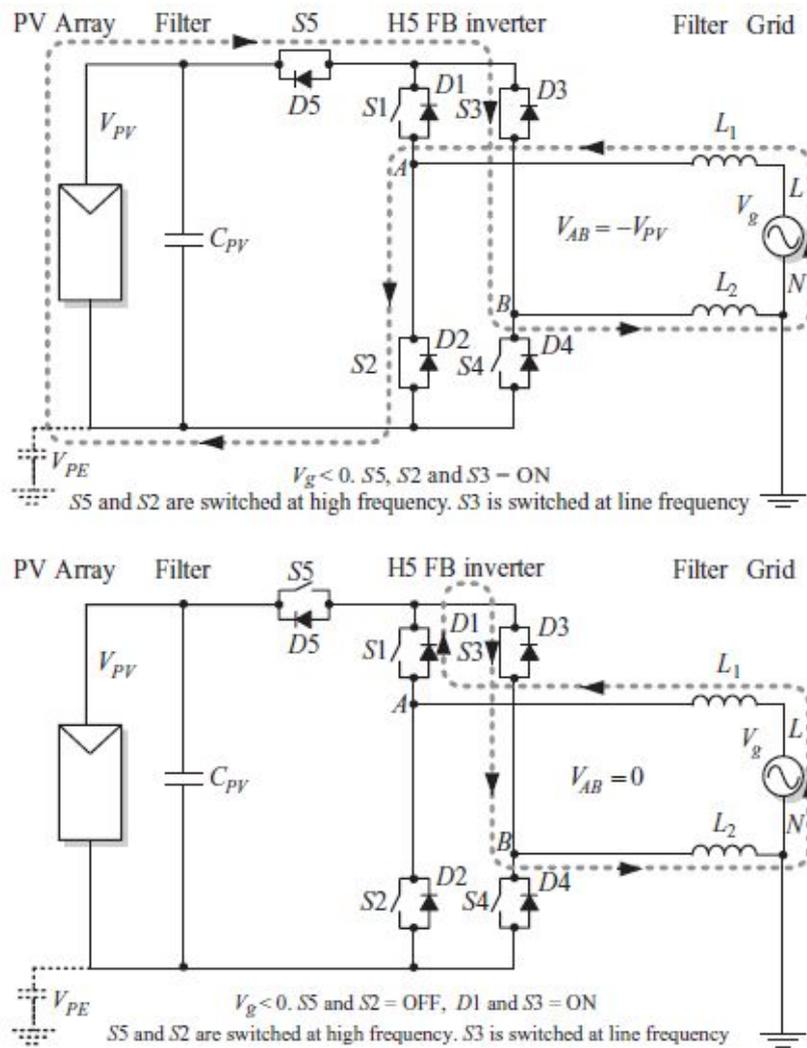


Figura 2.6: Inversor com topologia H5, semiciclo negativo [6]

Em contrapartida, na parte negativa do ciclo, o transistor $S3$ conduz continuamente, os transistores $S1$ e $S4$ ficam abertos, e os transistores $S2$ e $S5$ comutam em sincronia na frequência de chaveamento. Desta forma, a corrente conduz pelos transistores $S5, S3$ e $S2$ quando a tensão na saída é $-V_{PV}$, e conduz pelo transistor $S3$ e o diodo antiparalelo do transistor $S1$ quando $S5$ é aberto e os terminais de saída do inversor tem tensão nula. As conduções no ciclo negativo estão representadas na figura 2.6.

A topologia H5 gera na saída uma tensão com três níveis, semelhante à gerada num inversor de ponte completa com modulação unipolar. O isolamento entre o barramento CC e a saída nos instantes de tensão nula propicia tanto a eliminação de possíveis componentes de alta frequência causadas pelo chaveamento, quanto impede a troca de energia reativa entre o capacitor do barramento e o filtro de saída. Estas características, em conjunto com o chaveamento de 2 transistores em

baixa frequência, propiciam uma alta eficiência para a topologia H5, tornando-a satisfatória para uso em sistemas fotovoltaicos.

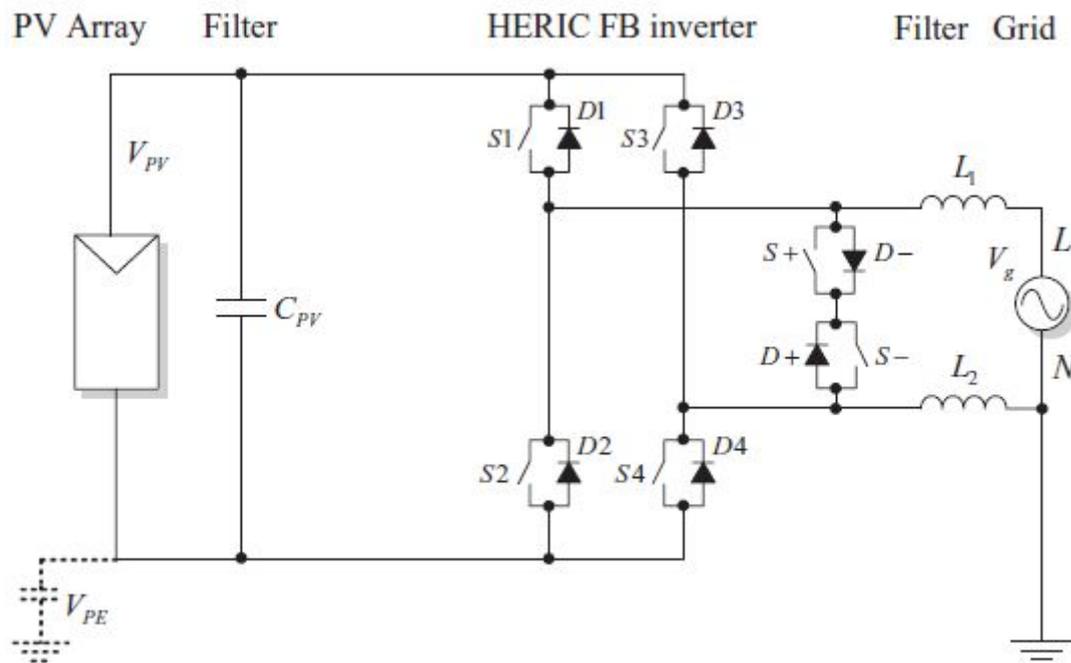


Figura 2.7: Inversor com topologia HERIC [6]

A topologia HERIC (highly efficient and reliable inverter concept), patenteada em 2006 pela empresa Sunways [6], possui como modificação em relação ao inversor de ponte completa a adição de dois transistores em série entre o filtro de saída e a ponte H do inversor, como demonstrado na figura 2.7. O par de transistores serve como curto circuito para a circulação de corrente durante as passagens por zero da tensão na saída do inversor, isolando neste momento a rede elétrica do painel fotovoltaico. O isolamento realizado pelo lado alternado faz com que a topologia HERIC também seja conhecida como topologia de desacoplamento CA [5].

Neste inversor, o par de transistores $S+$ e $S-$ é chaveado com a frequência da rede elétrica, com os dois conduzindo alternadamente durante cada ciclo da tensão da rede. Os demais transistores são chaveados com alta frequência, em pares na diagonal, com cada par sendo chaveado em apenas metade do ciclo. Durante o semiciclo positivo, o transistor $S+$ conduz continuamente e os transistores $S1$ e $S4$ são chaveados sincronamente em alta frequência. Durante a condução de $S1$ e $S4$, a tensão de saída do inversor é V_{pv} e a corrente não percorre o ramo com os transistores $S+$ e $S-$, mas quando os dois transistores são abertos, a tensão na saída fica nula e ocorre uma circulação de corrente por $S+$ e o diodo antiparalelo de $S-$. As

possíveis comutações durante o semiciclo positivo e as circulações de corrente são demonstradas na figura 2.8.

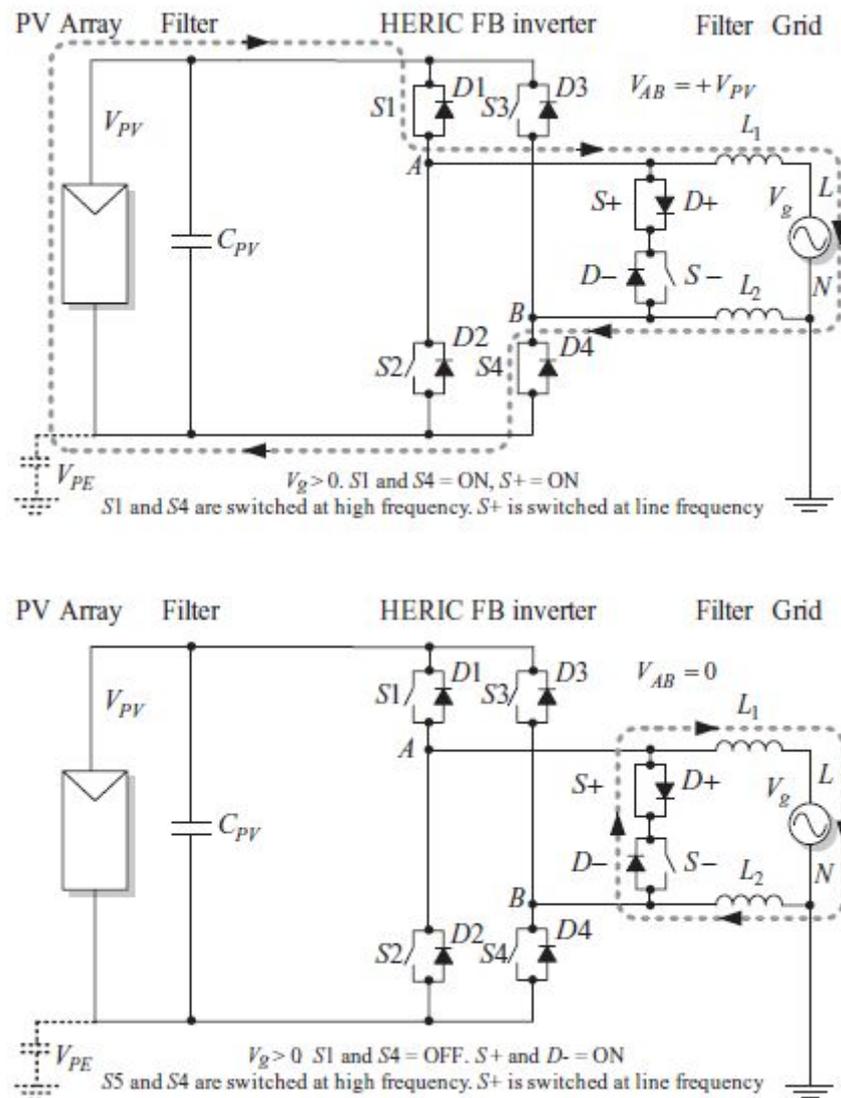


Figura 2.8: Topologia HERIC, semiciclo positivo[6]

No semiciclo negativo, o transistor S_+ é desligado e o transistor S_- conduz continuamente. Os transistores S_1 e S_4 ficam abertos e os transistores S_3 e S_2 são chaveados sincronamente em alta frequência. Durante a condução de S_3 e S_2 , a tensão de saída do inversor é $-V_{PV}$ e a corrente percorre apenas por estes dois transistores. Entretanto, no momento em que S_3 e S_2 são abertos, a tensão na saída fica nula e a corrente passa pelo ramo de roda livre, circulando por S_- e o diodo antiparalelo de S_+ . As possíveis comutações durante o semiciclo negativo são demonstradas na figura 2.9.

Assim como a topologia H5, a topologia HERIC gera na saída uma tensão com três níveis. Esta topologia também apresenta os mesmos ganhos de eficiência que a H5,

provenientes do isolamento entre o barramento CC e a saída nos instantes de tensão nula. Entretanto, a presença de um transistor a mais conduzindo faz com que sua eficiência global seja inferior à da topologia H5. O fato da tensão de modo comum ser constante nesta topologia [5], limita os valores de corrente de fuga, deixando-a em níveis inferiores aos especificados nas normas de conexão de sistemas de geração distribuída com a rede elétrica.

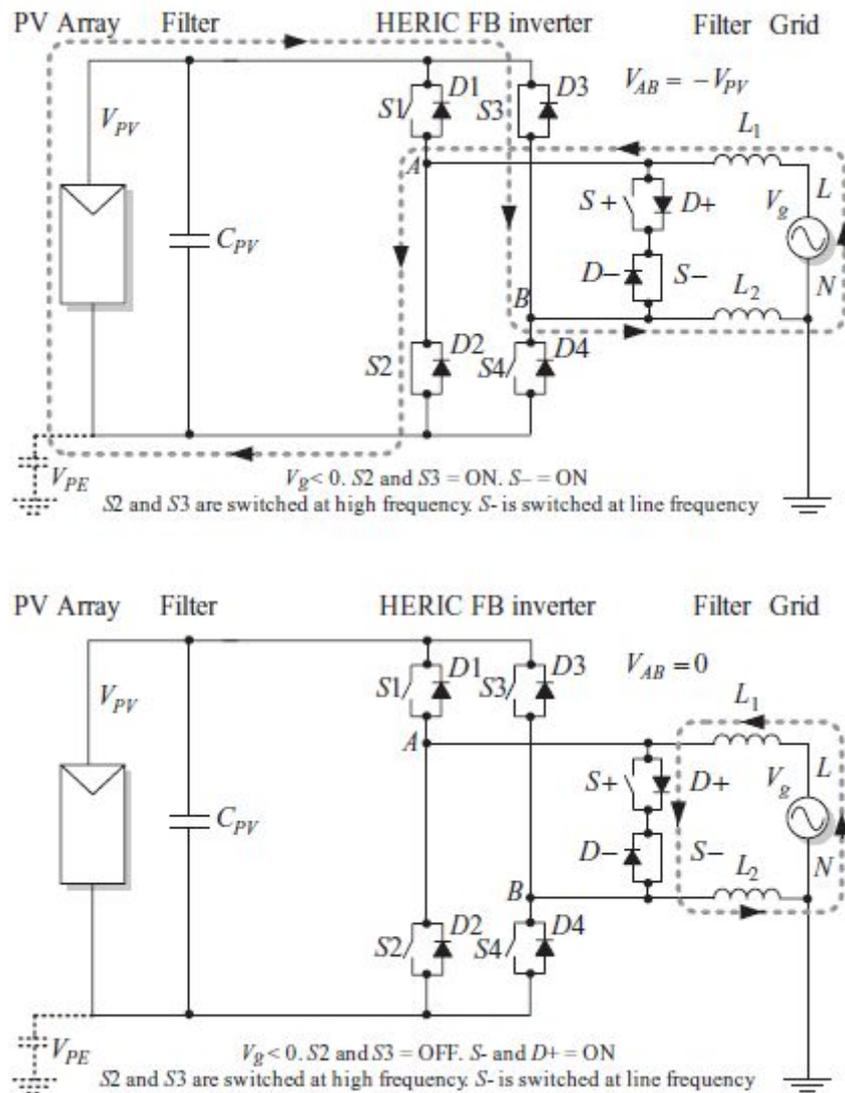


Figura 2.9: Topologia HERIC, semiciclo negativo[6]

A topologia de inversor FB-DCBP é composta por uma ponte completa, adicionada de dois transistores conectados ao barramento CC e dois diodos de grampeamento entre o ponto médio do barramento CC e a ponte de transistores, como demonstrado na figura 2.10. Os dois transistores adicionais separam o painel fotovoltaico da rede de distribuição durante as passagens por zero na tensão de saída, enquanto os diodos possibilitam que o zero da tensão de saída seja aterrado,

em contrapartida ao zero na tensão de saída nas topologias H5 e HERIC, que flutua [6].

Neste inversor, os transistores S5 e S6 são chaveados em alta frequência, enquanto os pares na diagonal S1 e S4, S3 e S2, são chaveados com a frequência da rede elétrica. A comutação dos transistores da ponte é realizada de forma que durante um semiciclo da tensão da rede, um par diagonal conduz continuamente, enquanto o outro par seja chaveado em alta frequência, de forma espelhada com os transistores no barramento CC.

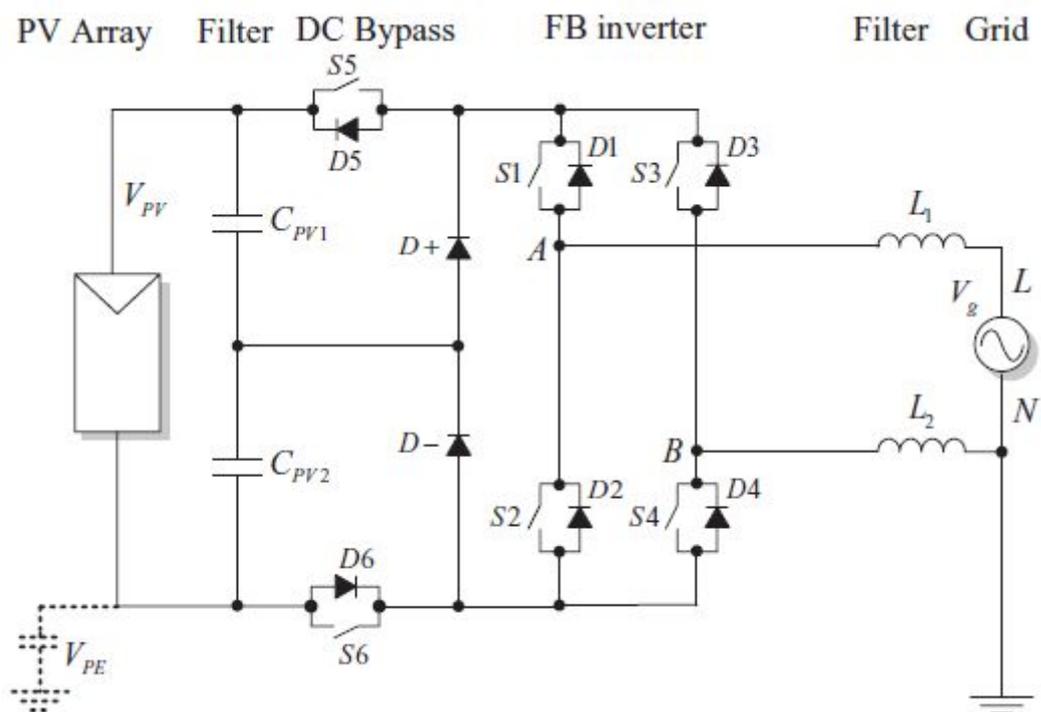


Figura 2.10: Inversor FB-DCBP[6]

Durante a parte positiva do ciclo, o par de transistores S1 e S4 conduz continuamente, enquanto os outros dois pares de transistores são chaveados em alta frequência. A tensão na saída é V_{pv} quando o par S5 e S6 conduz, e o par S3 e S2 fica aberto. Quando o par no barramento CC abre, e o par S3 e S2 passa a conduzir, a tensão na saída vai a zero, e a corrente se divide em dois caminhos, um passando por S1 e o diodo antiparalelo de S3, e o outro passando por S4 e o diodo antiparalelo de S2. As conduções no semiciclo positivo estão demonstradas na figura 2.11.

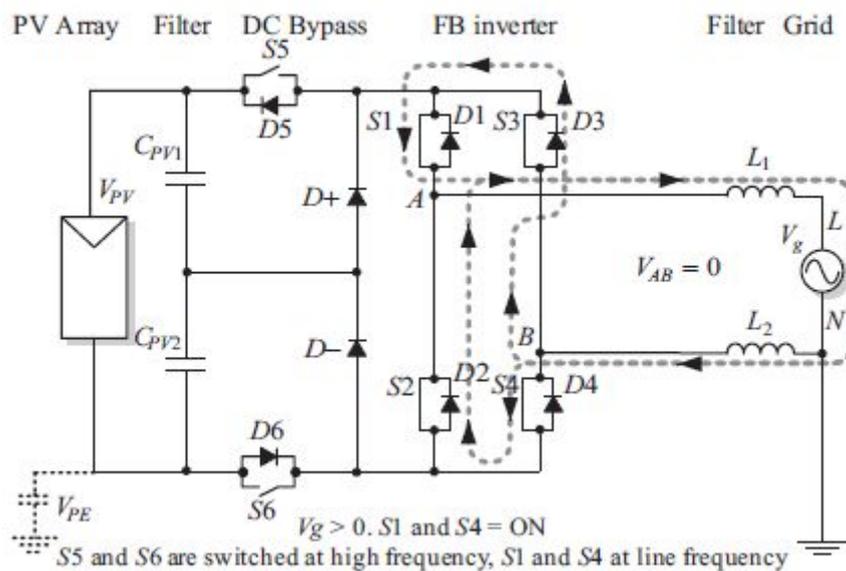
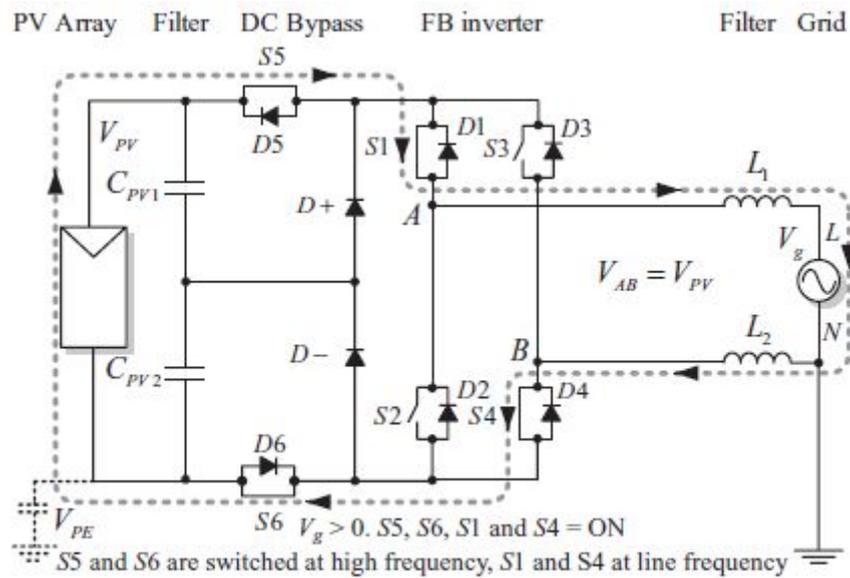


Figura 2.11: Inversor FB-DCBP, semiciclo positivo[6]

Já no semiciclo negativo, quem conduz continuamente é o par de transistores S3 e S2. A corrente conduz pelos transistores S5, S3, S2 e S6 quando a tensão na saída é $-V_{PV}$, e, durante a abertura dos transistores no barramento CC, se divide em dois caminhos, um passando por S3 e o diodo antiparalelo de S1, e o outro passando por S2 e o diodo antiparalelo de S4. As conduções no ciclo negativo estão representadas na figura 2.12.

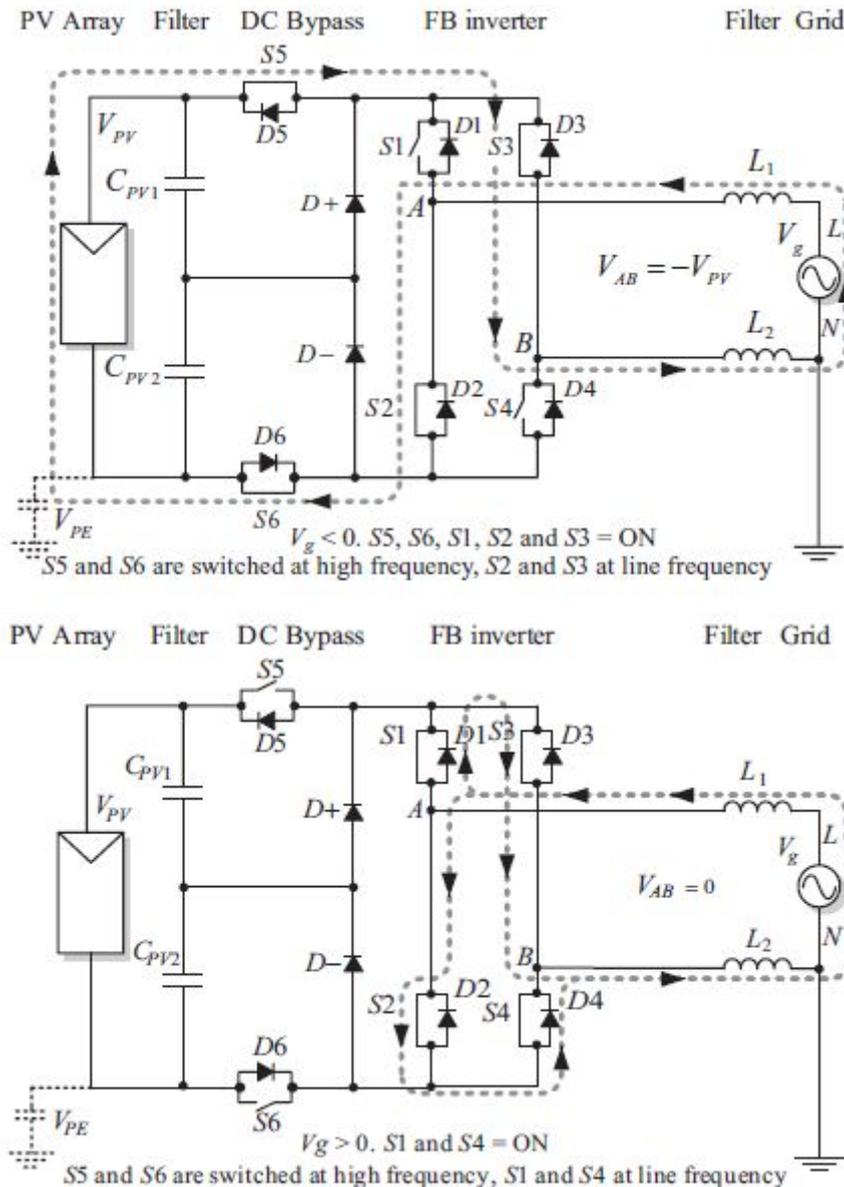


Figura 2.12: Inversor FB-DCBP, semiciclo negativo [6]

Escolheu-se para o desenvolvimento do trabalho de conclusão de curso a topologia de inversor H5, pois esta topologia apresenta melhor eficiência dentre as três estudadas, explicada pela menor quantidade de transistores chaveando na sua operação. Será adicionado entre o inversor H5 e o painel fotovoltaico um conversor CC/CC do tipo boost. A inclusão do estágio CC/CC tem o objetivo de diminuir a complexidade da malha de controle do algoritmo MPPT, facilitando o projeto do inversor como um todo [7].

2.3 Normas de conexão de sistemas de geração fotovoltaico com a rede elétrica

A conexão de painéis fotovoltaicos com a rede de distribuição de energia elétrica exige que diversas especificações sejam obedecidas, com o fim de garantir a qualidade da potência circulante na rede e as condições de segurança tanto para o sistema gerador quanto para as demais cargas conectadas ao sistema de distribuição. Diversas normas foram elaboradas com o fim de padronizar a conexão com a rede de distribuição, seja de sistemas fotovoltaicos ou de sistemas de geração distribuída em geral. Considerando-se a importância da padronização da conexão de sistemas fotovoltaicos com a rede, será realizada uma revisão bibliográfica com as principais especificações das normas IEEE 1547, IEC 61727 e ABNT NBR 16149, devido a sua relevância no cenário internacional, e no caso da ABNT 16149, no cenário brasileiro.

2.3.1 Qualidade da potência injetada na rede

A presença de correntes contínuas na rede de distribuição elétrica pode resultar no saturamento dos transformadores no sistema, provocando sobreaquecimentos e até mesmo desconexões [6][9]. As normas IEEE 1547, IEC 61727 e ABNT 16149 determinam a quantidade de corrente contínua máxima que pode ser injetada na rede elétrica sem que seja necessário o desligamento do sistema fotovoltaico da rede de distribuição. Os valores limites de cada norma são apresentados na tabela 2.1.

Tabela 2.1 - Limites de injeção de corrente CC

IEEE 1547	IEC 61727	ABNT 16149
$I_{CC} < 0,5\% I_{RMS}$	$I_{CC} < 1\% I_{RMS}$	$I_{CC} < 0,5\% I_{RMS}$

As três normas também especificam a distorção harmônica máxima aceitável para a corrente injetada na rede. Todas elas apresentam um THD máximo de 5%, e os valores máximos de distorção para cada harmônico de corrente são apresentados na tabela 2.2, para as normas IEEE 1547 e IEC 61727, e na tabela 2.3, para a norma ABNT 16149.

Tabela 2.2 - Limites de corrente harmônica - IEEE 1547 e IEC 61727

Harmônicos Ímpares	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$35 < h$
Porcentagem (%)	4,0	2,0	1,5	0,6	0,3

Os harmônicos pares estão limitados a 25% do limite dos harmônicos ímpares.

Tabela 2.3 - Limites de corrente harmônica - ABNT 16149

Harmônicos ímpares	Limite de distorção	Harmônicos pares	Limite de distorção
3° a 9°	<4%	2° a 8°	<1%
11° a 15°	<2%	10° a 32°	<0,5%
17° a 21°	<1,5%	-	-
23° a 33°	<0,6%	-	-

O fator de potência da potência injetada no sistema de distribuição elétrico é abordado de forma diferente nas normas IEEE 1547, IEC 61727 e ABNT 16149. A norma IEEE 1547 sofreu uma revisão em 2014, possibilitando a utilização de fatores de potência diferentes do unitário na saída dos inversores, com o fim de auxiliar a regulação do nível de tensão na rede. Entretanto, a norma não especifica valores para o fator de potência, deixando a escolha de se e como utilizar os inversores para regulação da tensão à cargo das distribuidoras e dos operadores dos sistemas de geração distribuída.

Por sua vez, a norma IEC 61727 padroniza a utilização de um fator de potência maior que 0,92 indutivo, em situações com cargas excedendo 50% [8]. Entretanto, a IEC 61727 possibilita a utilização de fatores de potência diferentes caso a operadora do sistema de distribuição autorize.

Já na ABNT 16149, as especificações do fator de potência são dependentes do nível da potência de saída do sistema de geração. Em sistemas com potência menor ou igual à 3kW, o fator de potência deve ser idealmente unitário, com tolerância de 2% para mais ou menos. Em sistemas com potência superior à 3kW, mas não superior à 6kW, o inversor deve ser capaz de operar em concordância com a curva da figura 13, e com um fator de potência entre 0,95 atrasado e 0,95 adiantado. A operação do inversor obedecendo às especificações da curva só deve ocorrer caso um limiar de tensão da rede de distribuição seja ultrapassado, valor tipicamente de 104% da tensão nominal, mas que pode ser ajustado entre 100% e 110%. Por fim, sistemas com potência de saída superior a 6 kW devem ser capazes de operar com fator de potência entre 0,90 atrasado e 0,90 adiantado, e de acordo com a curva da figura 2.13. A depender da topologia, nível de carga na rede e da potência a ser injetada, a curva de referência para os sistemas com potência superior à 3kW podem

ser alteradas, por meio das mudanças dos pontos A, B e C, caso seja requisitado pelo operador do sistema de distribuição [8][9].

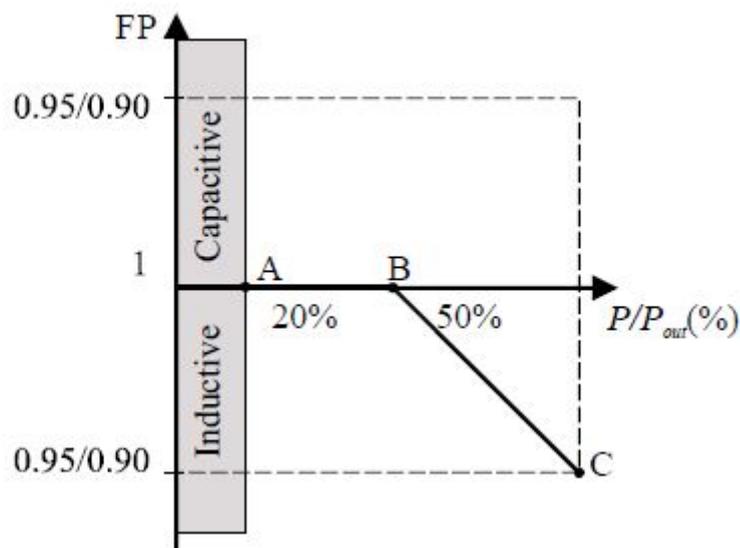


Figura 2.13 - Curva de compensação de potência reativa [8].

2.3.2 Desligamento do sistema em resposta a condições anormais de operação

Em situações de tensão ou frequência anormal na rede de distribuição elétrica, as normas especificam que o sistema de geração distribuído deve interromper o fornecimento de energia. O desligamento deve ser realizado num intervalo de tempo inferior ao limite especificado, sendo o intervalo medido entre o início da condição anormal e o fim do fornecimento de energia pelo inversor. A tabela 2.4 apresenta os intervalos de tempo máximo para interrupção da energização para diferentes situações de tensão anormal, enquanto a tabela 2.5 apresenta os intervalos para situação de frequência anormal, especificados pelas normas IEEE 1547, IEC 61727 e ABNT 16149.

Tabela 2.4 - Tempos de desconexão devido a variações de tensão

IEEE 1547		IEC 61727		ABNT 16149	
Faixa de tensão (%)	Tempo de desconexão (s)	Faixa de tensão (%)	Tempo de desconexão (s)	Faixa de tensão (%)	Tempo de desconexão (s)
$V < 50$	0,16	$V < 50$	0,10	$V < 80$	0,40
$50 \leq V \leq 88$	2,00	$50 \leq V \leq 85$	2,00	$V > 110$	0,20
$110 < V < 120$	1,00	$110 < V < 135$	2,00	-	-

$V \geq 120$	0,16	$V \geq 135$	0,05	-	-
--------------	------	--------------	------	---	---

Tabela 2.5 - Tempos de desconexão devido a variações de frequência

	IEEE 1547	IEC 61727	ABNT 16149
Faixa de frequência (Hz)	$f < 59,3$ ou $f > 60,5$	$f < f_n - 1$ ou $f > f_n + 1$	$f < 57,5$ ou $f > 62$
Tempo de desconexão (s)	0,16	0,20	0,20

As normas também especificam as condições mínimas para reconexão do inversor com a rede elétrica após um desligamento por situação anormal. Estes valores estão apresentados na tabela 2.6.

Tabela 2.6 - Condições para reconexão após desligamento por condição anormal

	IEEE 1547	IEC 61727	ABNT 16149
Faixa de tensão (%)	$88 < V < 110$	$85 < V < 110$	$80 < V < 110$
Faixa de frequência (Hz)	$59,3 < f < 60,5$	$f_n - 1 < f < f_n + 1$	$57,5 < f < 60,1$
Tempo mínimo de espera (s)	0	180	20

A condição de ilhamento, em que uma parte do sistema de distribuição continua sendo energizado pelo sistema fotovoltaico mesmo sem a conexão com a distribuidora é outra situação a ser evitada. As três normas proíbem a operação em condição de ilhamento, e especificam o tempo máximo de operação nesta condição, antes da desconexão do sistema, em 2 segundos.

2.4 Conversor Boost

No primeiro estágio do trabalho de conclusão de curso, utiliza-se um conversor CC/CC do tipo boost. Este conversor possui como principal característica a elevação da tensão de saída em relação à tensão de entrada. Seu circuito está representado na figura 2.14.

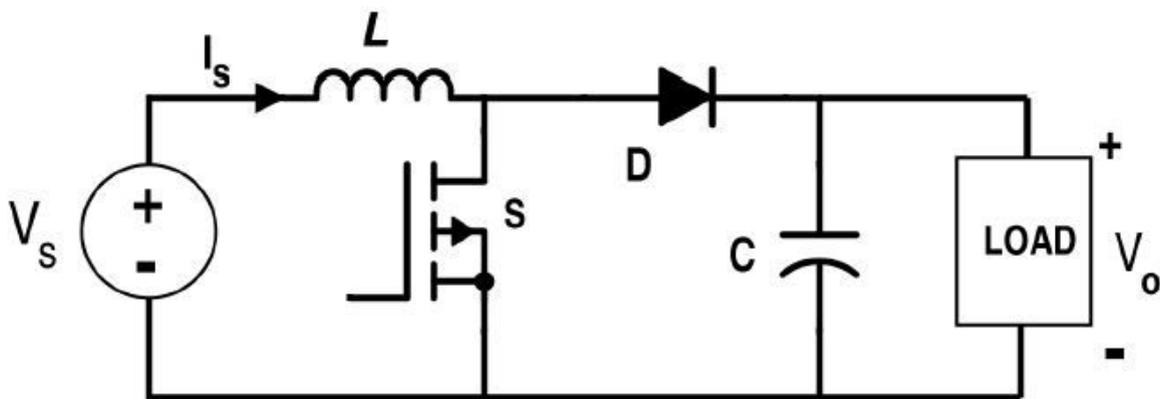


Figura 2.14 - Circuito de um Conversor Boost.

Possui como princípio de funcionamento o armazenamento e posterior descarregamento de energia no indutor durante um ciclo de chaveamento. Quando o transistor está ligado, o indutor armazena energia, aumentando linearmente a corrente que nele circula. Enquanto a corrente do indutor circula pelo transistor, a circulação de corrente na carga ocorre por meio do descarregamento do capacitor, com a tensão média na saída permanecendo constante. Durante esta parte do ciclo, o diodo impede que o capacitor descarregue por meio do transistor.

Após a abertura do transistor, a polaridade da tensão no indutor é invertida, iniciando o seu descarregamento. Durante o descarregamento da energia armazenada no indutor, a corrente diminui linearmente, circulando pelo diodo em direção tanto ao capacitor, que é carregado, quanto à carga na saída.

O conversor boost pode operar em 2 condições, no modo de condução contínua e no modo de condução descontínua. No modo de condução contínua, a corrente do indutor nunca chega a zero, enquanto no modo de condução descontínua não há circulação de corrente no indutor em parte do ciclo de chaveamento. No trabalho se utilizará o conversor boost no modo contínuo, a fim de minimizar as perdas da energia fornecida pelo painel fotovoltaico. As formas de onda de tensão e corrente

no indutor, de corrente no transistor e de corrente no capacitor, no modo de condução contínua, estão demonstradas na figura 2.15

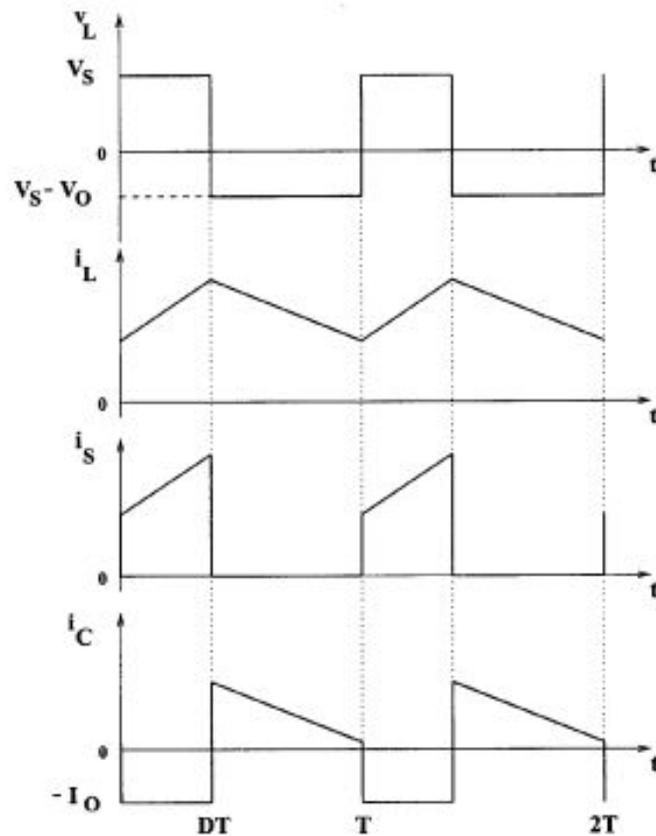


Figura 2.15 - Formas de onda de um conversor boost em modo contínuo.

A relação entre tensão de saída e a tensão de entrada do conversor boost, no modo de condução contínua, é dada pela equação 2.7.

$$V_o = V_s / (1-D) \quad (2.7)$$

Em que D é o ciclo de trabalho, relação entre o tempo de condução do transistor (t_{ON}) e o período de chaveamento do transistor (T), demonstrada na equação 2.8.

$$D = t_{ON} / T \quad (2.8)$$

A equação 2.7 é obtida utilizando-se a equação de tensão do indutor em conjunto com a informação que a variação total de corrente no indutor ao longo de um ciclo de chaveamento do transistor é nula. Considerando-se as equações da tensão nos terminais do indutor no intervalo em que o transistor está ligado e no intervalo em

que está desligado, representados respectivamente pelas equações 2.9 e 2.10, obtém-se o desenvolvimento até a expressão da equação 2.7 pela substituição na equação 2.11.

$$L \cdot di_{ON} / t_{ON} = V_S \quad (2.9)$$

$$L \cdot di_{OFF} / (T - t_{ON}) = (V_S - V_O) \quad (2.10)$$

$$di_{ON} + di_{OFF} = V_S \cdot t_{ON} / L + (V_S - V_O) \cdot (T - t_{ON}) / L = 0 \quad (2.11)$$

$$V_S \cdot T - V_O \cdot (T - t_{ON}) = 0$$

$$V_O = V_S \cdot T / (T - t_{ON}) = V_S / (1 - D)$$

3 Metodologia

No capítulo 3 da monografia é apresentada a metodologia do projeto do inversor fotovoltaico grid-tie. Na primeira seção do capítulo é apresentado o arranjo fotovoltaico escolhido para o projeto do inversor, com suas curvas características e valores nominais de operação. Na segunda seção é realizado o projeto do conversor boost, topologia escolhida para o estágio CC/CC, apresentando o cálculo dos seus componentes e o funcionamento do controle MPPT. Por fim, na terceira seção, realiza-se o projeto do inversor fotovoltaico na topologia H5, com a escolha do circuito adequado para sua modulação PWM, com o projeto do filtro de saída e com o projeto das malhas de controle de corrente de saída e de tensão no barramento CC.

3.1 Características do Arranjo Fotovoltaico

Para o desenvolvimento deste projeto, optou-se por utilizar um arranjo fotovoltaico formado por 4 strings em paralelo de 10 painéis em série. O modelo de painel utilizado é o padrão fornecido no Solar Module do Psim, software utilizado para simulação do projeto. As informações inseridas para simulação do arranjo no Solar Module estão apresentadas na figura 3.1.

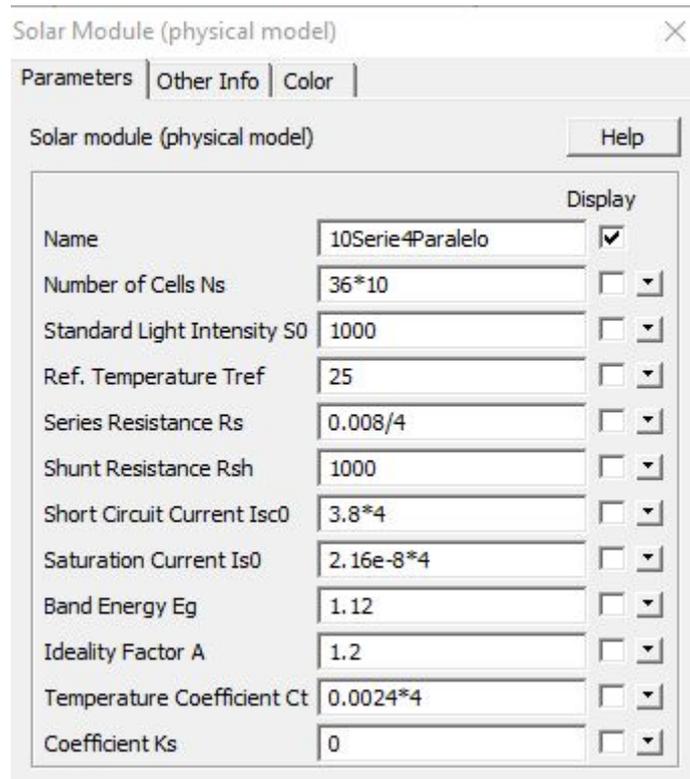


Figura 3.1 - Parâmetros utilizados para simulação do arranjo fotovoltaico

A figura 3.2 apresenta as curvas de corrente e de potência do arranjo fotovoltaico em função da tensão, obtidas por simulação no PSIM. Para a simulação destas curvas, considerou-se como condições ambientais uma irradiação de 1000 w/m^2 e uma temperatura de 25°C . Na Tabela 3.1 são apresentados os valores relevantes de potência, tensão e corrente do arranjo fotovoltaico, obtidos das curvas da Figura 3.2.

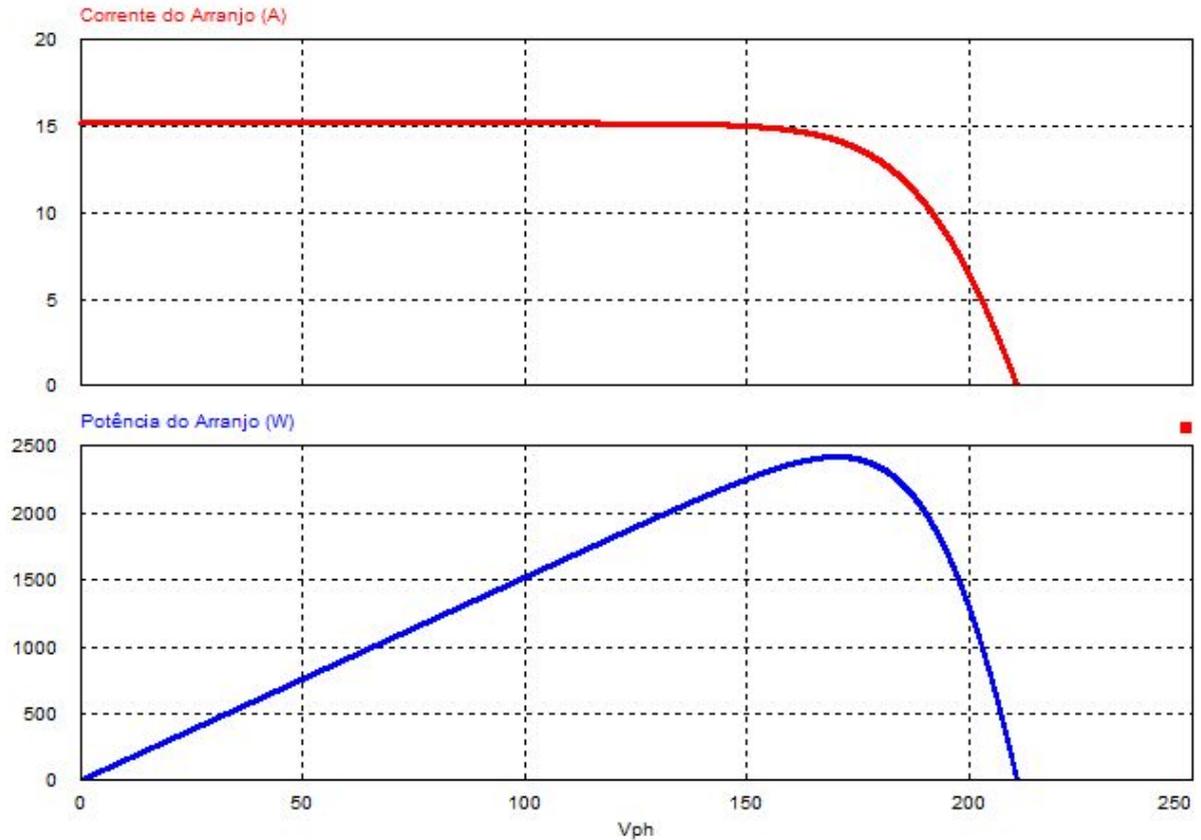


Figura 3.2 - Curvas de corrente e potência do arranjo fotovoltaico em função da tensão, nas condições de 1000 w/m^2 e 25°C .

Tabela 3.1 - Características do arranjo fotovoltaico nas condições de 1000 w/m^2 e 25°C

Potência Nominal	2420W
Tensão Nominal	170V
Corrente Nominal	14.2A
Tensão de Circuito Aberto	211V
Corrente de Curto Circuito	15.2A

Nas figuras 3.3 e 3.4 estão as curvas de corrente e potência simuladas, respectivamente, para variação de irradiância e de temperatura.

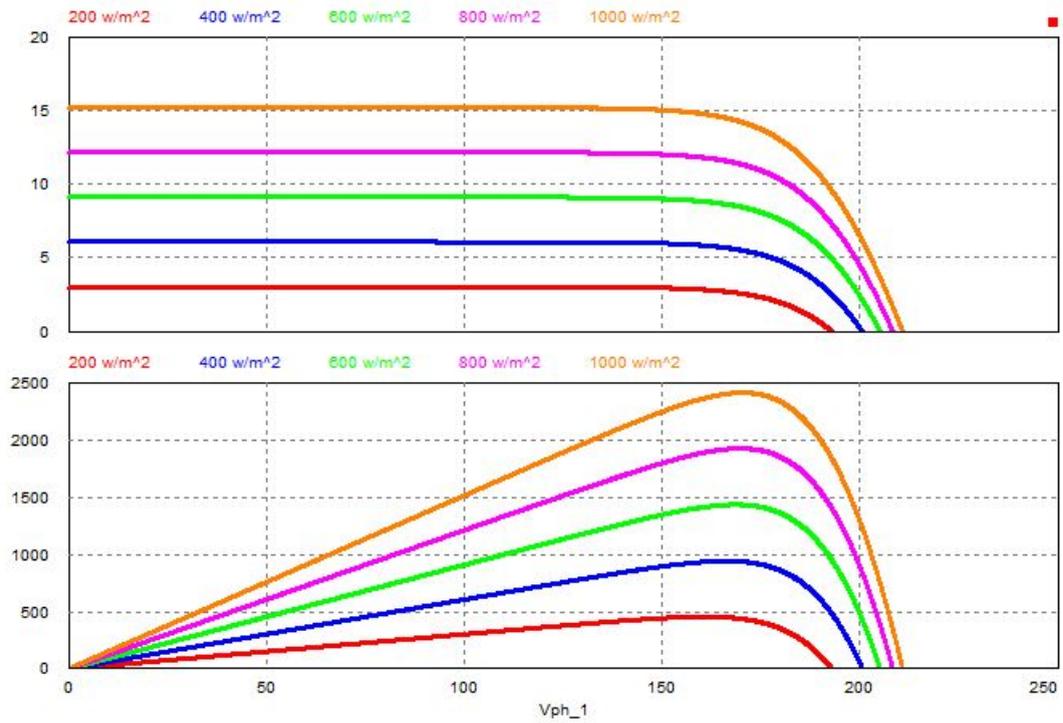


Figura 3.3 - Curvas de corrente e potência para diferentes valores de irradiação.

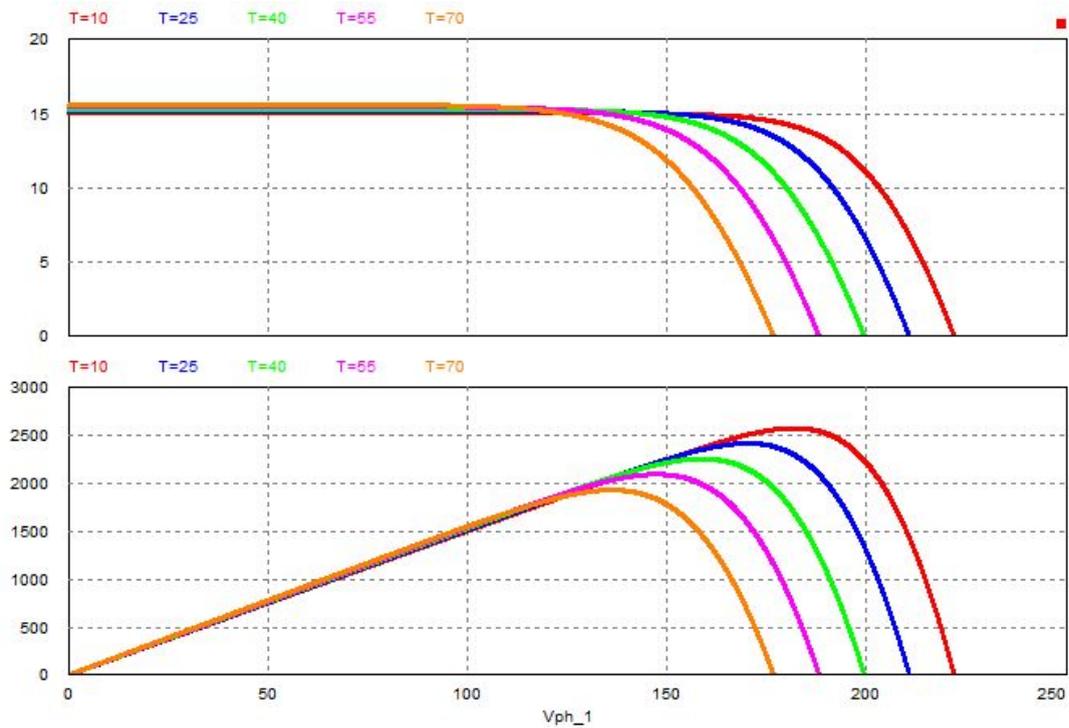


Figura 3.4 - Curvas de corrente e potência para diferentes valores de temperatura.

3.2 Projeto do primeiro estágio (Boost)

O primeiro estágio do projeto consiste num conversor CC/CC do tipo BOOST, cujo circuito simulado é apresentado na figura 3.5. Este conversor possui como principal função a extração da máxima potência possível do arranjo fotovoltaico, utilizando-se de um controle do tipo MPPT. Evidencia-se como diferença entre o circuito simulado e o circuito apresentado na figura 2.14 do capítulo anterior a presença do capacitor C_{PH} na entrada do circuito. Este capacitor possui como objetivo a filtragem das oscilações de alta frequência que entram no conversor boost por meio do arranjo fotovoltaico.

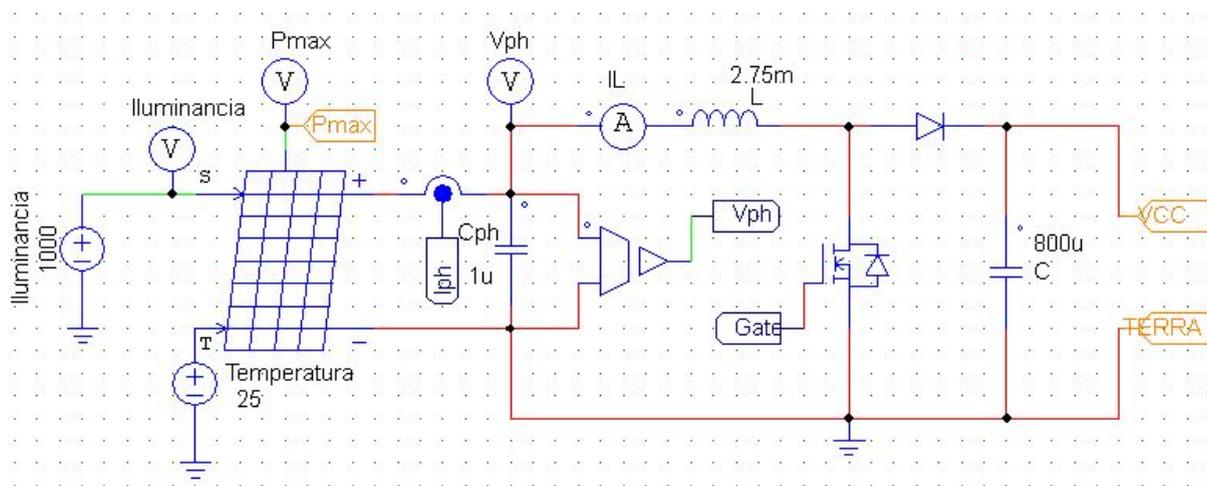


Figura 3.5 - Circuito do conversor BOOST.

Para o projeto dos elementos passivos do conversor, utilizou-se como parâmetros de entrada no circuito as condições de operação nominal do arranjo fotovoltaico, expressas na Tabela 3.1. As perdas do conversor foram ignoradas durante o projeto dos componentes, considerando-se nos cálculos um rendimento de 100%.

Como primeiro parâmetro do projeto do BOOST, escolheu-se uma tensão nominal na saída (V_{CC}) de 400V. Este valor foi escolhido com o objetivo de fornecer uma tensão suficientemente grande no barramento CC do inversor, de forma a garantir a obtenção de uma tensão de 220V na saída.

Estabeleceu-se como parâmetro de projeto um ripple no barramento CC de 5%, ou seja:

$$\Delta V_{CC} = 0.05 * V_{CC} = 0.05 * 400 = 20V$$

$$V_{CCMAX}=V_{CC}+\Delta V_{CC}/2=400+10=410V$$

$$V_{CCMIN}=V_{CC}-\Delta V_{CC}/2=400-10=390V$$

Também se estabeleceu como parâmetro de projeto um ripple na corrente do indutor de 10% do valor da corrente nominal, ou seja:

$$\Delta I_L = 0.10 * I_{PH} = 0.10 * 14.2 = 1.42A$$

$$I_{LMAX}=I_L + \Delta I_L/2 = 14.2 + 1.42 = 15.62A$$

$$I_{LMIN}=I_L - \Delta I_L/2 = 14.2 - 1.42 = 12.78A$$

Por fim, escolheu-se uma frequência de chaveamento de 25 kHz para o transistor MOSFET do conversor. Com os parâmetros do projeto determinados, foi possível calcular os valores dos elementos passivos.

Inicialmente, calculou-se o valor do ciclo de trabalho D para a condição nominal, por meio da equação 3.1.

$$D = 1 - V_{PH}/V_{CC} = 1 - 170/400 = 0.575 \quad (3.1)$$

Com o ciclo de trabalho determinado, calculou-se por meio da equação 3.2, derivada da equação de tensão no indutor, o valor mínimo do indutor L para satisfazer a condição de ripple de corrente:

$$L = V_{PH} * D / (f_{CH} * \Delta I_L) = 170 * 0.575 / (25000 * 1.42) = 2.75mH \quad (3.2)$$

Para o cálculo do capacitor de saída do boost, utilizou-se a equação 3.3, que considera o efeito da oscilação da tensão de 60 Hz da rede no barramento CC. Nesta equação, o valor P_{OUT} utilizado é igual à potência nominal do painel, devido a consideração de rendimento em 100% utilizada nos cálculos do projeto.

$$C = P_{OUT} / (2 * \pi * f_{REDE} * V_{CC} * \Delta V_{CC}) = 2420 / (2 * \pi * 60 * 400 * 20) = 803\mu F \quad (3.3)$$

Por fim, escolheu-se para o Cph um valor de 1uF. Este valor foi selecionado após a verificação da resposta na simulação do BOOST para diferentes valores do capacitor de entrada.

Os parâmetros do conversor BOOST são apresentados na tabela 3.2.

Tabela 3.2 - Parâmetros do conversor BOOST

Tensão no barramento CC	400V
Frequência de chaveamento	25 kHz
Potência de Saída	2420W
Capacitor do BOOST (C)	800uF
Indutor do BOOST (L)	2.75mH
Capacitor de entrada (C_{PH})	1uF

3.2.1 Projeto da Malha de controle MPPT

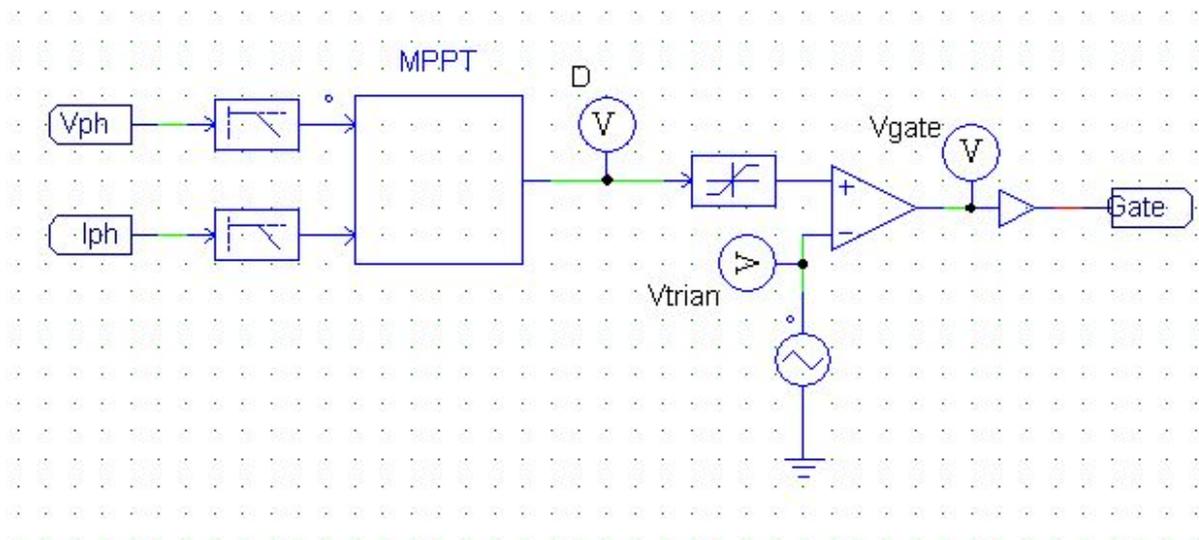


Figura 4.6 - Controle MPPT do conversor BOOST.

Para o projeto do conversor boost, optou-se por utilizar uma malha de controle composta apenas pelo algoritmo MPPT, apresentada na figura 3.6. O algoritmo MPPT utilizado é do tipo perturba e observa, utilizando como variável perturbada o próprio ciclo de trabalho do conversor. Para implementação do algoritmo, utilizou-se um bloco C no PSIM, cujas entradas são a tensão e corrente medidas na saída do painel fotovoltaico. A saída deste bloco é utilizada como referência na modulação PWM, onde é comparada com uma onda dente de serra com amplitude de 1V e frequência de 25 kHz.

O código do algoritmo implementado no bloco C do PSIM é apresentado nas figuras 3.7 e 3.8. Escolheu-se para o algoritmo um intervalo de perturbação de 2.5ms, definido pela multiplicação do número de amostras contadas antes de uma perturbação, selecionado como 10000, multiplicado pelo intervalo entre amostras durante a simulação do software PSIM, escolhido em 250ns. Quanto ao valor da perturbação no ciclo de trabalho, escolheu-se um delta de 0.025.

```
#include <Stdlib.h>
#include <String.h>

int g_nInputNodes=0;
int g_nOutputNodes=0;

int g_nStepCount=0;

int Vph=0, Iph=0, Pph=0;
int Pph_ant=0, Vph_ant=0;
int t_amostra =0;
float delta=0.025;
float D=0.65;
```

Figura 3.7 - Inicialização do algoritmo perturba e observa.

```

g_nStepCount++;
t_amostra++;
if( t_amostra >=10000) {
Vph = in[0];
lph = in[1];
Pph = Vph*lph;
if (Pph > Pph_ant )
{
    if (Vph > Vph_ant )
    {
        D = D - delta;
    }
    else
    {
        D = D + delta;
    }
}
}

if (Pph < Pph_ant )
{
    if (Vph > Vph_ant )
    {
        D = D + delta;
    }
    else
    {
        D = D - delta;
    }
}
Vph_ant = Vph;
Pph_ant = Pph;
t_amostra= 0;
}
out[0] = D;

```

Figura 3.8 - Algoritmo perturba e observa.

3.3 Projeto do segundo estágio (Inversor H5)

O segundo estágio do projeto consiste num inversor H5, cuja principal função é o fornecimento da potência gerada pelo arranjo fotovoltaico à rede elétrica de 220V, por meio da conversão de tensão contínua para alternada. O projeto do estágio de inversão foi realizado considerando-se como parâmetros delimitadores as especificações da norma ABNT 16149, referentes à qualidade de potência injetada na rede, apresentadas na seção 2.3.1 da monografia.

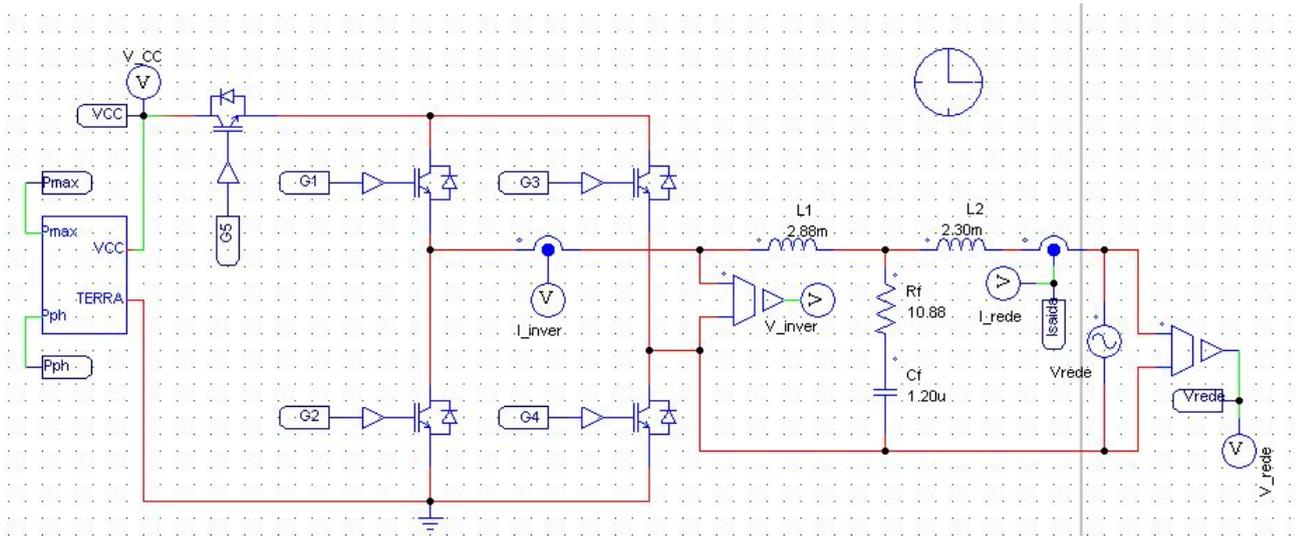


Figura 3.9 - Circuito do Inversor H5.

O circuito inversor simulado é apresentado na figura 3.9. Nele, optou-se pelo uso da topologia LCL para o filtro passa baixas de saída, devido ao seu melhor desempenho na atenuação de harmônicos comparativamente aos filtros L e LC [10]. O bloco presente na entrada do circuito, na figura 3.9, é o primeiro estágio do projeto, convertido em um subcircuito no PSIM.

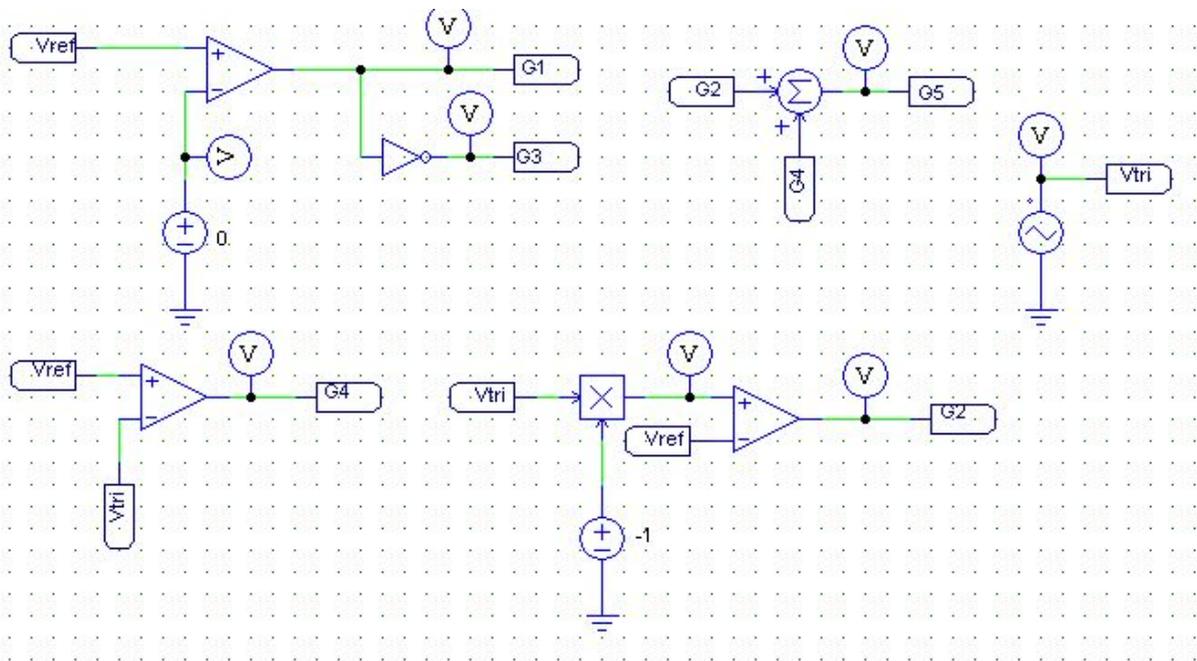


Figura 3.10 - Circuito PWM do Inversor H5.

A figura 3.10 apresenta o circuito de geração de pulsos para a modulação PWM do inversor H5. O sinal de referência utilizado no circuito é o sinal senoidal fornecido pela malha de controle do inversor, enquanto a frequência de chaveamento dos transistores em alta frequência, determinada pela onda triangular, é de 25 kHz. Na figura 3.11 é apresentado um exemplo do padrão de chaveamento esperado dos transistores, utilizando-se no exemplo uma frequência de chaveamento de 1 kHz, a fim de facilitar a visualização do padrão.

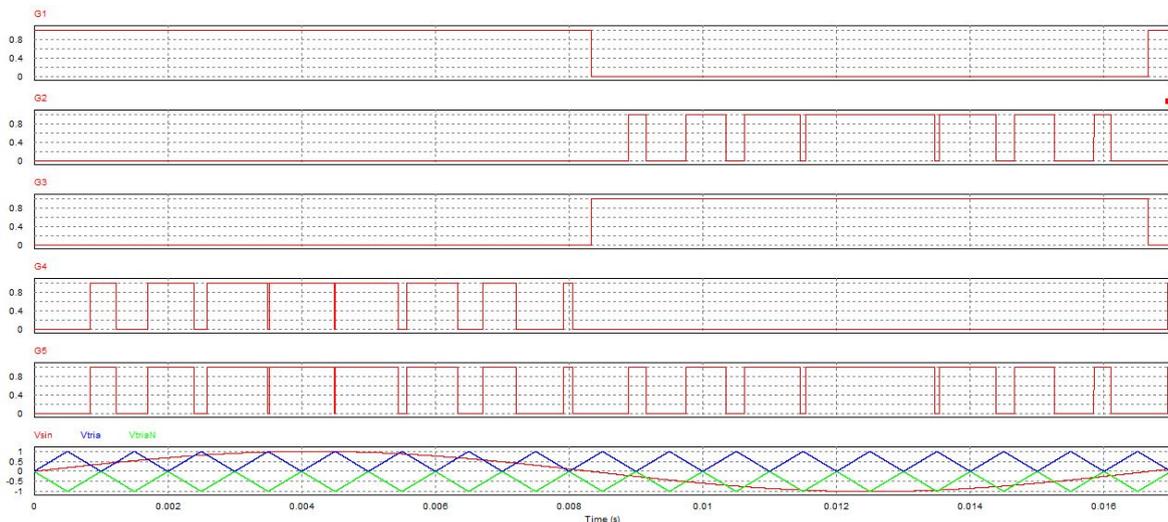


Figura 3.11 - Comutação dos transistores do Inversor H5, com frequência de chaveamento de 1 kHz

Como explicado na seção 2.2.1, na topologia H5 os transistores G1 e G3 conduzem alternadamente, com o transistor G1 conduzindo durante o semiciclo positivo da tensão da rede e o G3 durante o semiciclo negativo, apresentando sinal de controle puramente quadrados, com a frequência da rede. Este padrão de comutação foi obtido através da comparação do sinal de referência fornecido pela malha de controle com zero, gerando sinal alto para o transistor G1 no intervalo em que a referência é positiva e sinal baixo no intervalo em que é negativa. O sinal para chaveamento do transistor G3 é o inverso do sinal G1.

Já o padrão de comutação dos transistores G2, G4 e G5 é obtido por meio da comparação do sinal de referência com duas ondas triangulares, com frequência de 25 kHz, mas sinais trocados, com uma onda triangular variando entre 0 e 1 e a outra variando entre 0 e -1, resultando num sinal de controle com modulação PWM. Para a comutação do transistor G4, o sinal de referência é comparado com a onda triangular positiva, gerando sinal alto no gate do transistor quando a referência é maior que a triangular e baixo quando a referência é menor. No caso da comutação do transistor G2, a referência é comparada com a onda triangular negativa, gerando sinal alto quando a referência é menor que a triangular e sinal baixo quando a

referência é maior. O padrão de comutação do transistor G5 é igual ao do transistor G4 no semiciclo positivo e igual ao do G2 no semiciclo negativo, sendo obtido pela soma dos sinais de comutação destes dois transistores.

3.3.1 Projeto do filtro passa baixas

O projeto do filtro LCL foi realizado considerando-se a necessidade em limitar o THD da corrente de saída em 5% e garantir um fator de potência na saída idealmente unitário, com desvio não superior a 2%, como determinado pela norma ABNT 16149. Para os cálculos dos componentes do filtro, seguiu-se o passo a passo fornecido na referência [10].

Inicialmente, calculou-se o valor do capacitor do filtro máximo (C_f), em que a porcentagem de potência reativa não ultrapassa o limite de 2% da potência total. Este cálculo foi realizado por meio da equação 3.4, em que “a” representa a tolerância de potência reativa na saída.

$$C_f = a * P_{IN} / (2\pi * f_{REDE} * V_{REDE}^2) = 0.02 * 2420 / (2\pi * 60 * 220^2) = 2.65\mu F \quad (3.4)$$

O valor máximo encontrado foi de 2.65uF, mas escolheu-se por utilizar um valor de 1.2uF para C_f , inferior ao calculado, conseguindo-se uma margem de segurança em relação ao especificado na norma.

Obtido o capacitor, calculou-se o valor da indutância total do filtro de saída (L_t), por meio da equação 3.6. A variável I_{RIPPLE} na equação 3.6 representa o ripple máximo desejado na corrente do indutor durante as passagens por zero da corrente [10]. A porcentagem escolhida foi de 10% do valor de pico da corrente nominal de saída, sendo I_{RIPPLE} calculado com a equação 3.5, em que a porcentagem escolhida é representada pela variável “x”.

$$I_{RIPPLE} = x * \sqrt{2} * P_{out} / V_{REDE} = 0.1 * \sqrt{2} * 2400 / 220 = 1.543A \quad (3.5)$$

$$L_t = V_{CC} / (2 * I_{RIPPLE} * f_{CH}) = 400 / (2 * 1.543 * 25000) = 5.18 \text{ mH} \quad (3.6)$$

Calcula-se então os valores dos indutores por meio das equações 3.7 e 3.8, sendo L_1 o indutor do lado do inversor e L_2 o indutor do lado da rede. Escolheu-se uma relação entre os indutores, expressada por “b”, de 0.8.

$$L_1 = L_t / (1+b) = 5.18 / (1+0.8) = 2.88\text{mH} \quad (3.7)$$

$$L_2 = b * L_1 = 0.8 * 2.88 = 2.30\text{mH} \quad (3.8)$$

Com valores dos indutores e do capacitor, calcula-se a frequência de ressonância do filtro utilizando-se a equação 3.9.

$$f_{\text{RES}} = (1/2\pi) * \sqrt{(L_1 + L_2) / (L_1 * L_2 * C_f)} \quad (3.9)$$

$$f_{\text{RES}} = (1/2\pi) * \sqrt{(2.88\text{m} + 2.30\text{m}) / (2.88\text{m} * 2.30\text{m} * 1.2\mu)} = 4063\text{Hz}$$

Por fim, o resistor de atenuação do filtro foi calculado com a equação 3.10.

$$R_f = 1 / (3 * 2 * \pi * f_{\text{RES}} * C_f) = 1 / (3 * 2 * \pi * 4063 * 1.2 * 10^{-6}) = 10.88 \Omega \quad (3.10)$$

Os valores dos componentes do filtro encontram-se em conjunto com os demais parâmetros do inversor na tabela 3.3

Tabela 3.3 - Parâmetros do inversor H5

Tensão no barramento CC	400V
Tensão da rede elétrica	220V
Frequência de chaveamento	25 kHz
Potência de Saída	2420W
Capacitor do filtro (C _f)	1.2μF
Indutor do lado do inversor (L ₁)	2.88mH
Indutor do lado da rede (L ₂)	2.30mH
Resistor do filtro (R _f)	10.88 Ω

3.3.2 Projeto do PLL

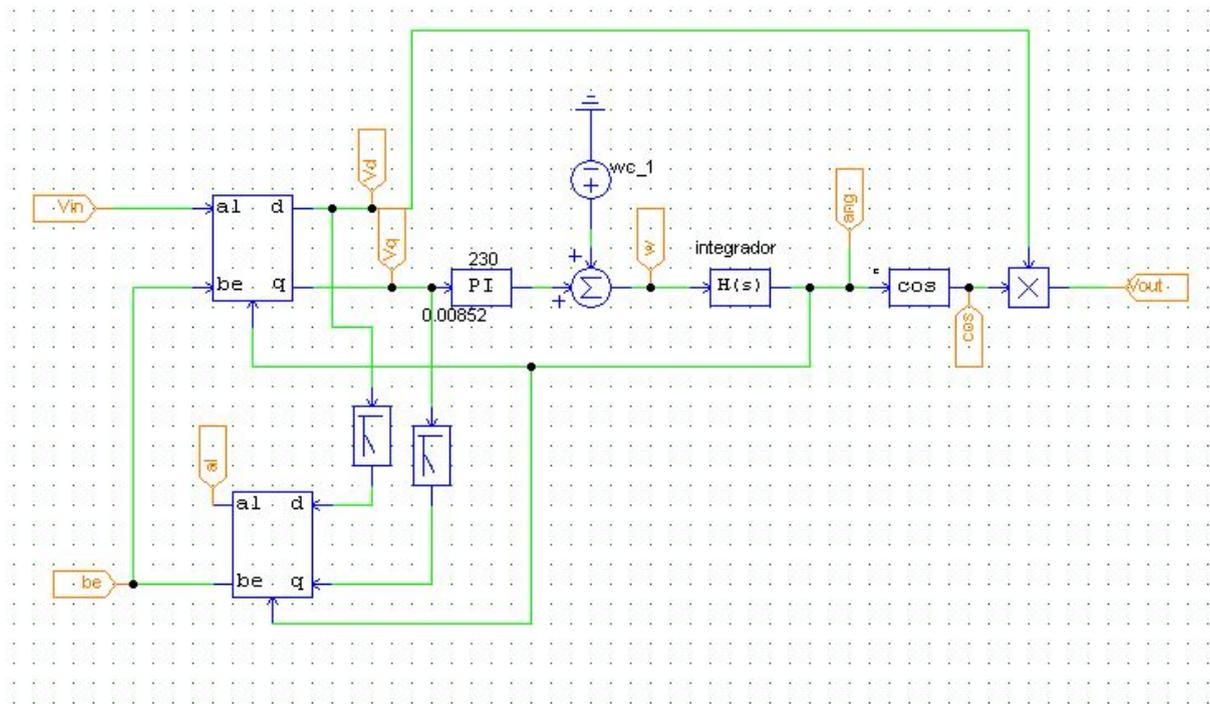


Figura 3.12 -Circuito do PLL na topologia Inversa de Park

Para se realizar a conexão do inversor fotovoltaico com a rede de distribuição elétrica, é necessária a sua sincronização com a tensão da rede. Para que o inversor seja sincronizado com a rede, é necessário que se monitore informações como a amplitude e a fase da mesma. Uma das técnicas de sincronização com a rede elétrica mais utilizada consiste na utilização de um PLL (Phase Locked Loop), sistema em malha fechada que possui um oscilador interno capaz de entrar em fase com um sinal externo.

Uma grande quantidade de topologias de PLLs monofásicos utiliza como princípio de funcionamento um detector de fases com geração de sinais em quadratura [6]. Após o estudo sobre diferentes tipos de PLLs monofásicos, optou-se pelo uso de um PLL com gerador de sinais em quadratura do tipo Inversa de Park, cujo circuito simulado está presente na figura 3.12. Nesta topologia, o sinal em quadratura é obtido por meio da filtragem e posterior aplicação da transformada inversa de Park nos sinais de referência síncrona d e q , obtidos pela aplicação da transformada de Park nos sinais de entrada em quadratura, resultando numa componente beta em quadratura com o sinal de entrada do PLL.

No circuito, utilizou-se filtros passa baixa com frequência de corte de 120Hz para filtragem dos sinais d e q. O projeto do controlador PI do PLL utilizou as equações 3.11 e 3.12, retiradas do livro do Teodorescu [6], em que o t_s é o tempo de acomodamento, escolhido como 40 ms, e “e” é o amortecimento do sistema, escolhido como 0.7.

$$K = 9.2/t_s = 9.2/0.04 = 230 \quad (3.11)$$

$$T = t_s * e^2 / 2.3 = 0.04 * 0.7^2 / 2.3 = 8.52 \text{ ms} \quad (3.12)$$

Na figura 3.13 é apresentado o bloco do subcircuito do PLL no PSIM, com os sinais de saída possível do PLL. Alguns destes sinais de saída serão utilizados na malha de controle, sendo o sinal PLL uma onda senoidal em fase com a tensão da rede, mas com amplitude unitária. O VPLL a tensão da rede e Vrede_rms o valor da tensão medido em rms.

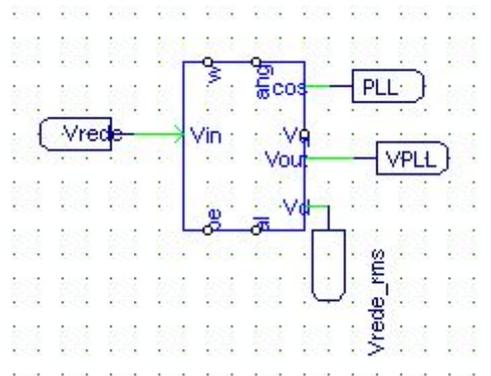


Figura 3.13 - Bloco do subcircuito do PLL

3.3.3 Malha de controle do inversor

O circuito simulado da malha de controle do inversor é apresentado na figura 3.14. Este circuito é composto por duas malhas de controle, uma interna, responsável pelo controle da corrente de saída do inversor, e uma externa, cuja função é o controle da tensão no barramento CC. Na malha de controle externa é utilizado um controlador PI, enquanto na malha de controle interna optou-se pelo uso de um controlador proporcional ressonante (PR). A escolha pelo uso do controlador PR na malha interna é fundamentada pela capacidade deste tipo de controlador em fornecer ganhos infinitos na frequência de ressonância selecionada [11], eliminando os erros de estado estacionário em sistemas com sinais senoidais. Esta característica não é observada em controladores PI, que apresenta erros em estado estacionário e baixa rejeição de distúrbios quando estimulado por sinais senoidais [11].

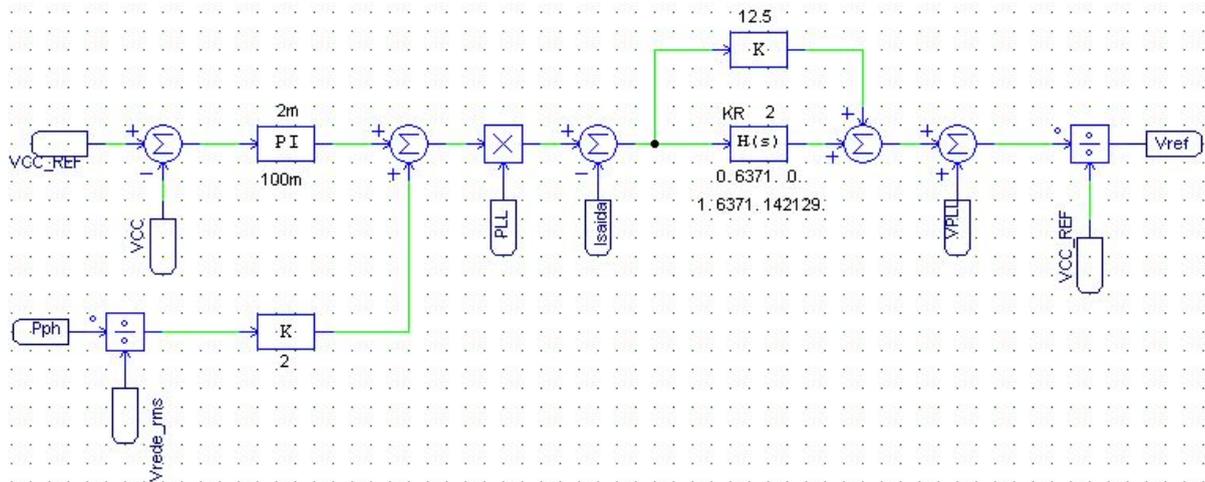


Figura 3.14 - Malha de controle do inversor H5

Na malha de controle externa, o valor de referência desejado no barramento CC, de 400V, representado pelo sinal VCC_REF, é subtraído da tensão medida no barramento CC. O sinal de erro obtido passa pelo controlador, sendo posteriormente somado com um sinal feedforward de corrente de saída. Este sinal feedforward é a estimativa do valor de pico da corrente de saída, medido por meio da divisão do sinal Pph pela tensão medida na rede elétrica. O sinal Pph representa a potência de saída do arranjo fotovoltaico, obtido pela multiplicação da tensão Vph pela corrente Iph, como expresso na figura 3.15. O sinal é filtrado antes de ser utilizado na malha de controle.

O somatório resultante é então multiplicado pelo sinal de sincronia fornecido pelo PLL, que é um sinal senoidal com amplitude unitária, em fase com a tensão da rede elétrica. O resultado desta multiplicação é a referência de corrente de saída, que é por sua vez subtraída do valor da corrente de saída medida no inversor. O sinal de erro passa pelo controlador PR, sendo o sinal resultante somado com um sinal feedforward de tensão medida na rede, fornecida pelo PLL. O resultado deste somatório é então dividido pelo valor de VCC_REF, resultando no sinal de referência utilizado pelo circuito de comutação da modulação PWM.

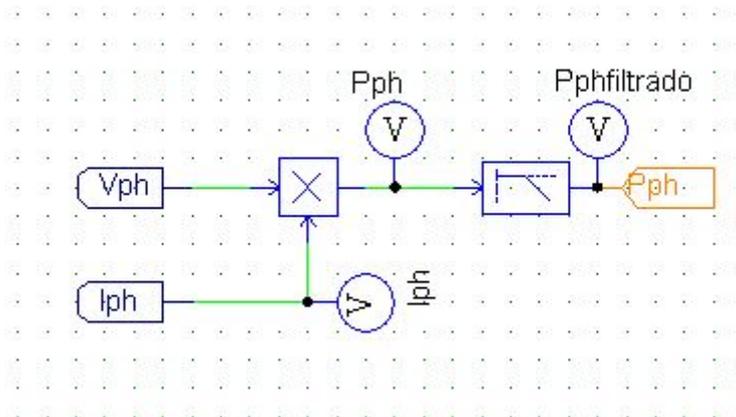


Figura 3.15 - Sinal Pph

Durante o projeto dos controladores, utilizou-se inicialmente apenas a malha de controle de corrente, com um controlador PI, com ganho de 12.5 e constante de tempo de 10 ms. Os valores do controlador foram definidos através do método de Ziegler Nichols. Projetou-se então a malha de controle de tensão, selecionando-se uma constante de tempo de 100 ms, 10 vezes maior que a da malha interna, e um ganho de $2 \cdot 10^{-3}$, encontrado por tentativa e erro.

Com a malha funcionando com controladores PI, substituiu-se o controlador PI da corrente por um controlador PR com filtro. O controlador PR foi projetado seguindo o passo a passo da referência [12], que explica como projetar controladores PR para a malha de controle de inversores fotovoltaicos monofásicos conectados à rede elétrica. Seguindo o artigo, encontrou-se como valores do controlador PR um ganho proporcional de 0.425, um ganho ressonante de 2 e uma frequência de corte de 3185.6 rad/s. Entretanto, verificou-se que com o ganho proporcional de 12.5, encontrado pelo método de Ziegler Nichols, consegue-se um melhor desempenho, optando-se pelo uso deste valor. Os valores finais dos ganhos dos controladores estão apresentados na tabela 3.4.

Tabela 3.4 - Ganhos dos controladores de tensão no barramento CC e de corrente de saída

Ganho do PI	$2 \cdot 10^{-3}$
Constante de tempo do PI	100 ms
Ganho Proporcional do PR	12.5
Ganho Ressonante do PR	2
Frequência de corte do PR	3185.6 rad/s

4 Resultados

O presente capítulo apresenta os resultados das simulações obtidas no software PSIM para o inversor fotovoltaico projetado. Num primeiro momento, são apresentados os formatos de onda relevantes dos dois estágios, na condição de regime permanente para operação nominal de temperatura e iluminância no painel. No caso específico da corrente de saída do inversor, são avaliados como critérios de qualidade o THD, o fator de potência e a componente contínua da corrente. Num segundo momento, é avaliado o desempenho do algoritmo MPPT. Para isso, a potência na entrada do conversor BOOST é apresentada para diferentes situações de temperatura e iluminância, e é verificada a eficiência do controle MPPT pela comparação da potência de saída com a potência do ponto de máxima potência para diferentes condições de iluminação.

4.1 Regime permanente nas condições nominais de iluminação e temperatura.

Inicialmente, avaliou-se os formatos de onda presentes no conversor BOOST para a condição de regime permanente. Na figura 4.1, são apresentados os resultados da simulação da potência de entrada, da tensão de entrada e da corrente no indutor do BOOST, respectivamente em azul, amarelo e vermelho.

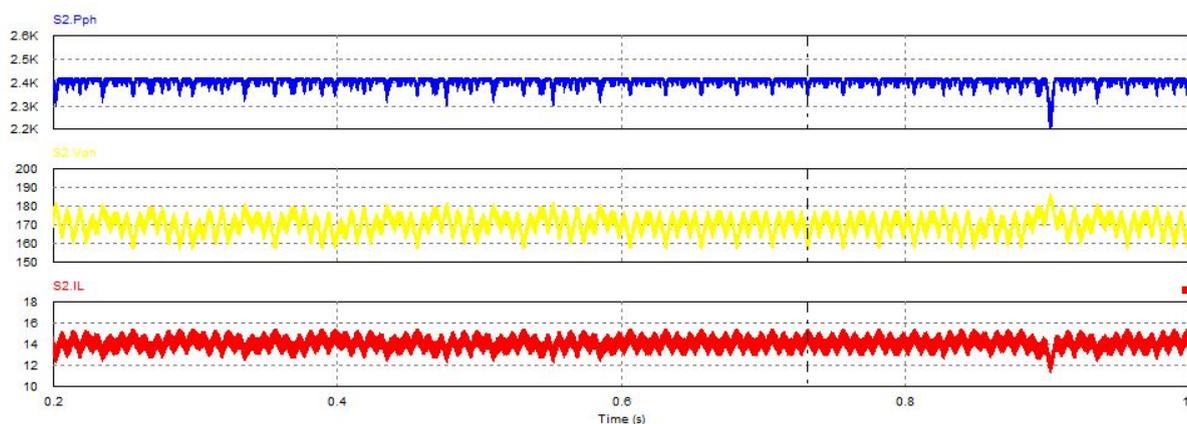


Figura 4.1 - Potência de entrada, tensão de entrada e corrente no indutor do conversor BOOST. Verificar se esta figura é com D em 0.025

Mediu-se os valores médios das ondas da figura 1, obtendo-se uma potência média de 2407W, uma tensão média de 171V e uma corrente média de 13.8A, próximos o suficiente dos valores nominais do painel apresentados na tabela 3.1, considerando-se a variação do ciclo de trabalho provocada pelo algoritmo MPPT. Na imagem, observa-se que incrementos no valor de D resultam em diminuição do valor da tensão e aumento no da corrente, enquanto que decrementos no valor de D provocam o efeito contrário.

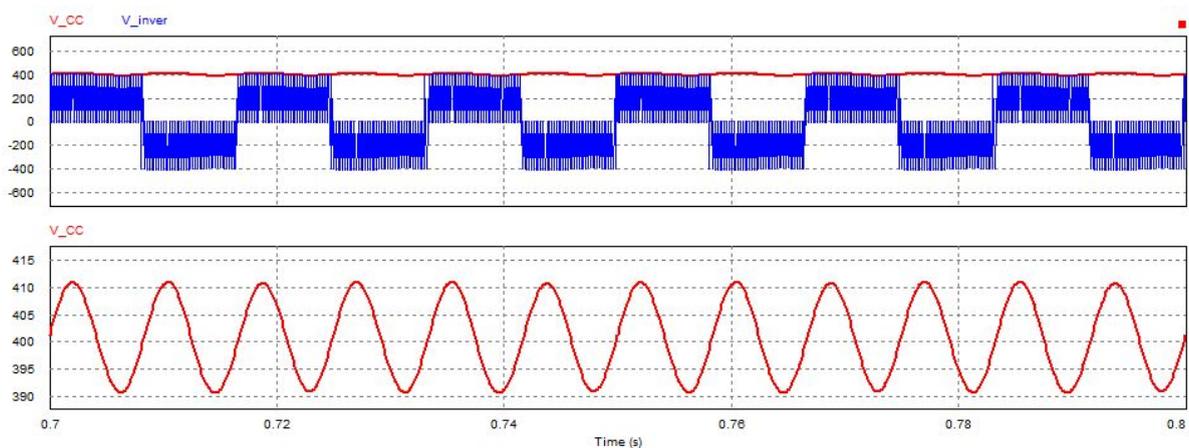


Figura 4.2 - Tensão no inversor e tensão no barramento CC.

Avaliou-se então o comportamento das ondas no segundo estágio do projeto. Na figura 4.2 são apresentados a tensão no inversor H5 em azul e a tensão no barramento CC em vermelho. A tensão no inversor possui como envoltória a tensão do barramento CC, que por sua vez apresenta uma frequência de 120Hz e valor médio de 400.8V. O valor médio no barramento é muito próximo da referência de 400V especificada no projeto do inversor, confirmando que a malha de controle de tensão possui desempenho satisfatório. Quanto ao ripple no barramento CC, verifica-se um valor máximo de 411V e um valor mínimo de 390.6V, indicando um ripple muito próximo de 5%, o que demonstra o correto dimensionamento do capacitor no barramento.

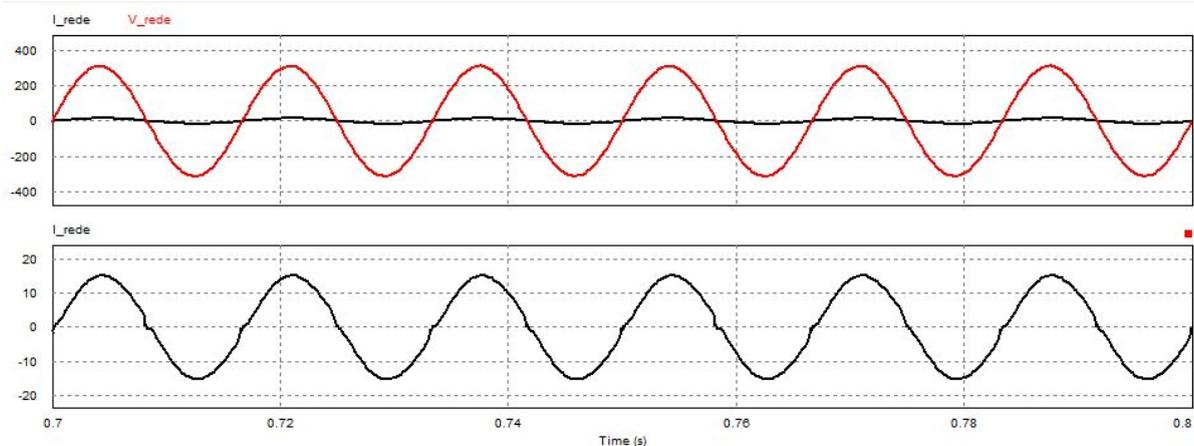


Figura 4.3 - Tensão na rede e corrente de saída

A figura 4.3 apresenta a simulação da tensão na rede e da corrente na saída do inversor. O valor de corrente medido na simulação foi de 10.9A. Além do valor da corrente, mediu-se com as ferramentas disponibilizadas no PSIM o THD da corrente e os valores do fator de potência e de corrente C.C na saída, que estão registrados na tabela 4.1.

Tabela 4.1 - Características da corrente de saída do inversor

Característica	Limites estabelecidos pela norma ABNT 16149	Valores medidos
THD	Menor que 5%	3.22%
Fator de potência	Idealmente unitário, com mínimo de 0.98 atrasado ou adiantado	0.994
Corrente C.C	0.5% da corrente de saída $0.005 * 10.9 = 54.5\text{mA}$	-1.91mA

Pela análise dos valores da tabela 4.1, é verificado que o inversor satisfaz as condições de THD, fator de potência e corrente C.C na saída do inversor, pelos critérios estabelecidos pela norma ABNT 16149. Este resultado valida o projeto do inversor, indicando que tanto o filtro de saída quanto a malha de controle de corrente do inversor foram bem dimensionados.

Por fim, a figura 4.4 apresenta a composição harmônica da corrente de saída, obtida por meio da realização de uma FFT no PSIM. Pela análise do resultado da FFT, verificou-se que nenhum harmônico provocou distorção superior aos limites estabelecidos pela norma ABNT 16149, presentes na tabela 2.3, satisfazendo o último dos critérios de qualidade utilizados como parâmetro para o projeto do inversor.

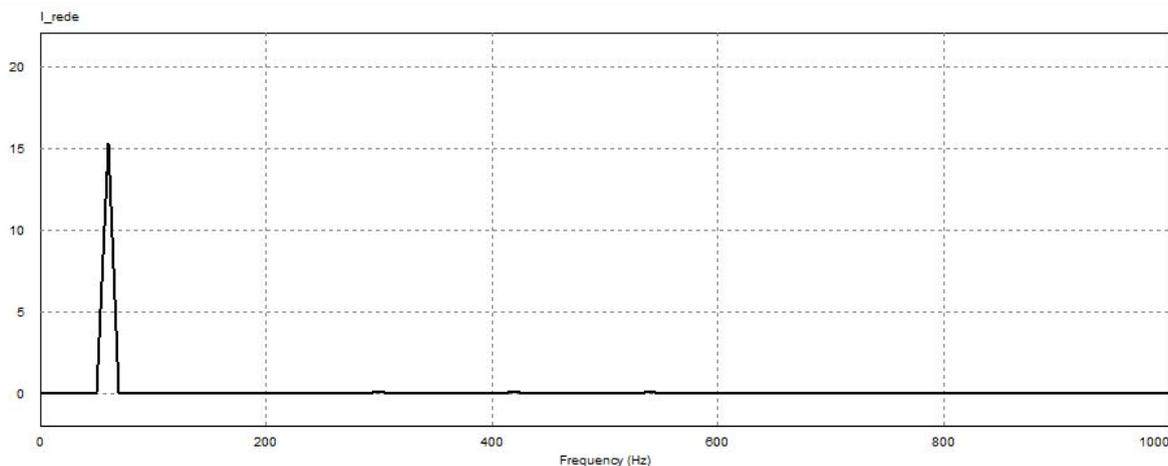


Figura 4.4 - FFT da corrente de saída

4.2 Simulações sobre o controle MPPT

Nesta seção, são apresentadas simulações da potência de entrada no conversor BOOST para diferentes condições de temperatura e de iluminação. Inicialmente, simulou-se o funcionamento do inversor fotovoltaico, com temperatura nominal, em 4 condições de iluminância, a nominal ($1000\text{W}/\text{m}^2$), em 75% da nominal ($750\text{W}/\text{m}^2$), em 50% da nominal ($500\text{W}/\text{m}^2$) e em 25% da nominal ($250\text{W}/\text{m}^2$). A potência de entrada no conversor e a máxima potência de saída do painéis para cada umas destas condições foram registradas, e são apresentadas nas figuras 4.5, 4.6, 4.7 e 4.8.

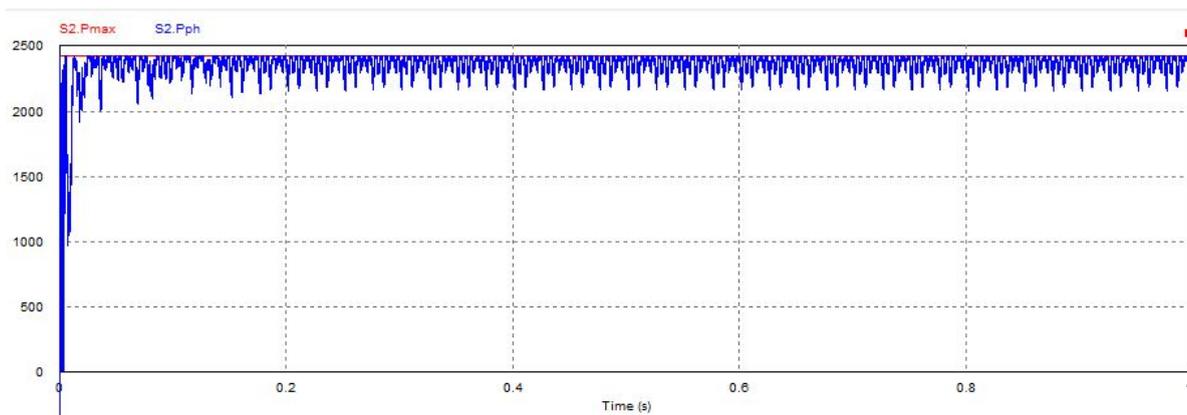


Figura 4.5 - Potência de entrada e potência máxima para iluminância de $1000\text{W}/\text{m}^2$

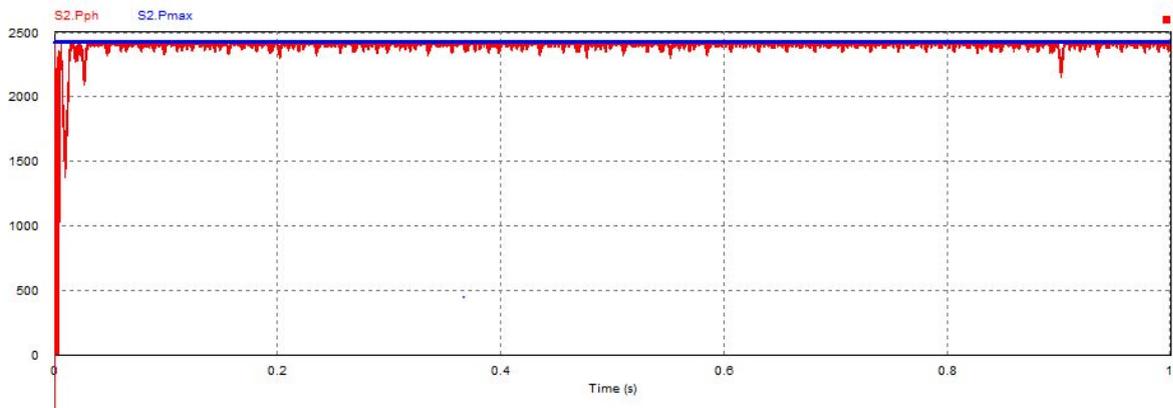


Figura 4.5.a - Potência de entrada e potência máxima para iluminância de 1000W/m^2 , diminuindo o delta por quatro (0.00625)

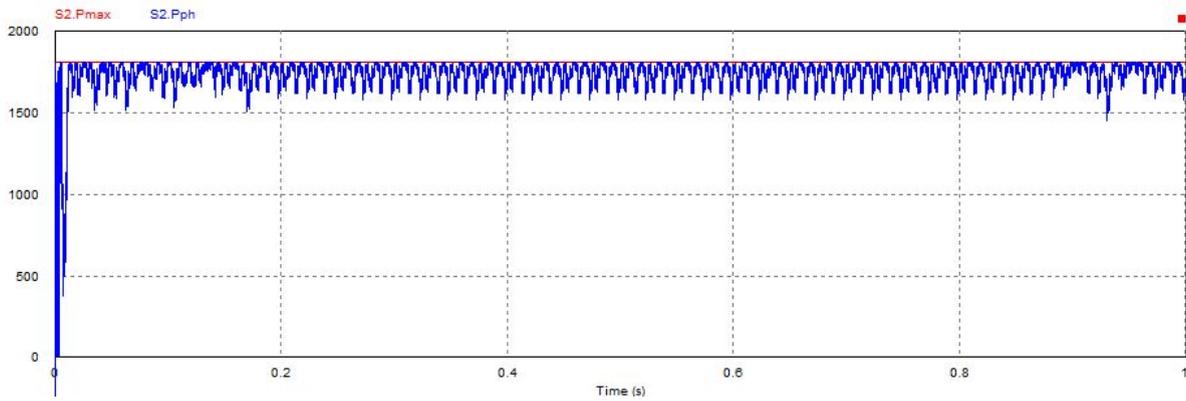


Figura 4.6 - Potência de entrada e potência máxima para iluminância de 750W/m^2

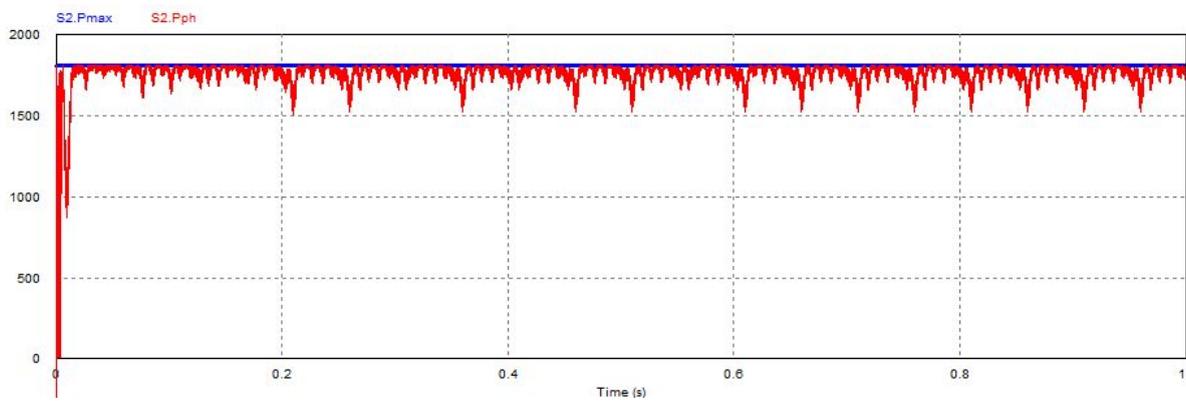


Figura 4.6.a - Potência de entrada e potência máxima para iluminância de 750W/m^2 , diminuindo o delta por quatro (0.00625)

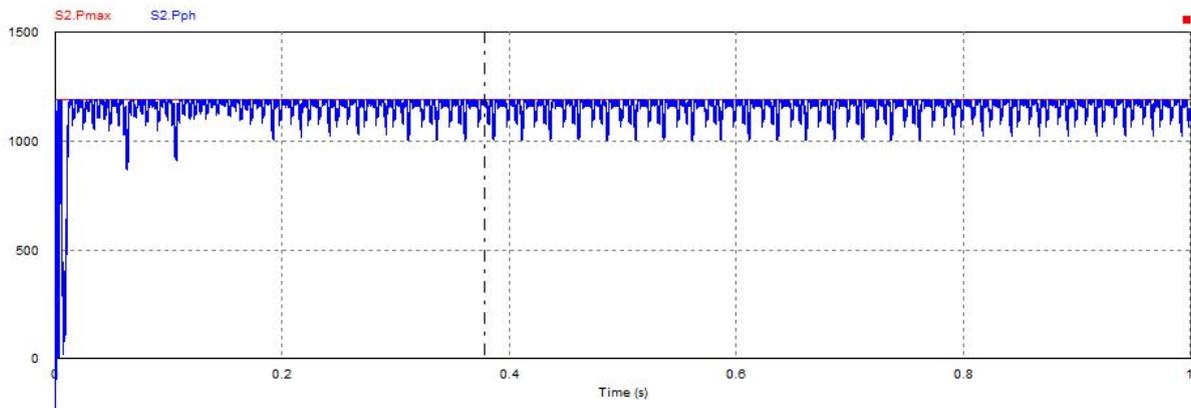


Figura 4.7 - Potência de entrada e potência máxima para iluminância de 500W/m^2

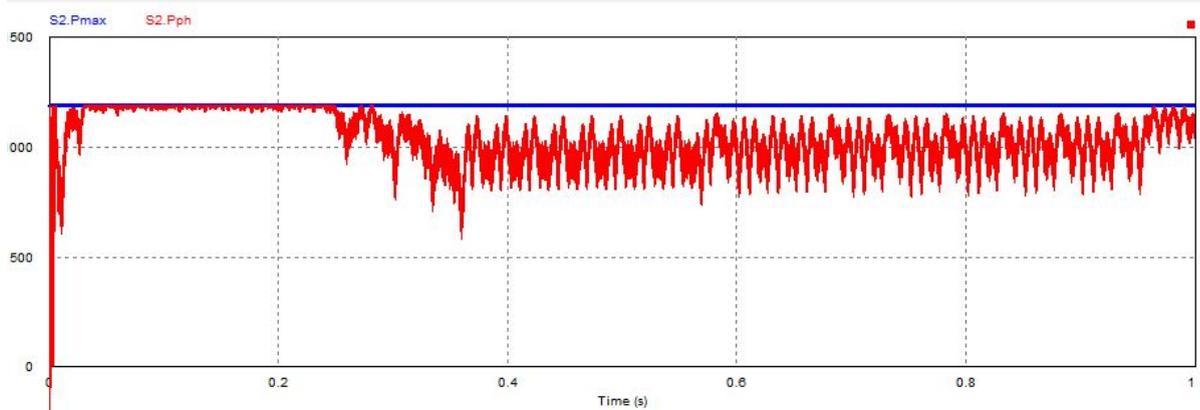


Figura 4.7.a - Potência de entrada e potência máxima para iluminância de 500W/m^2 , diminuindo o delta por quatro (0.00625)

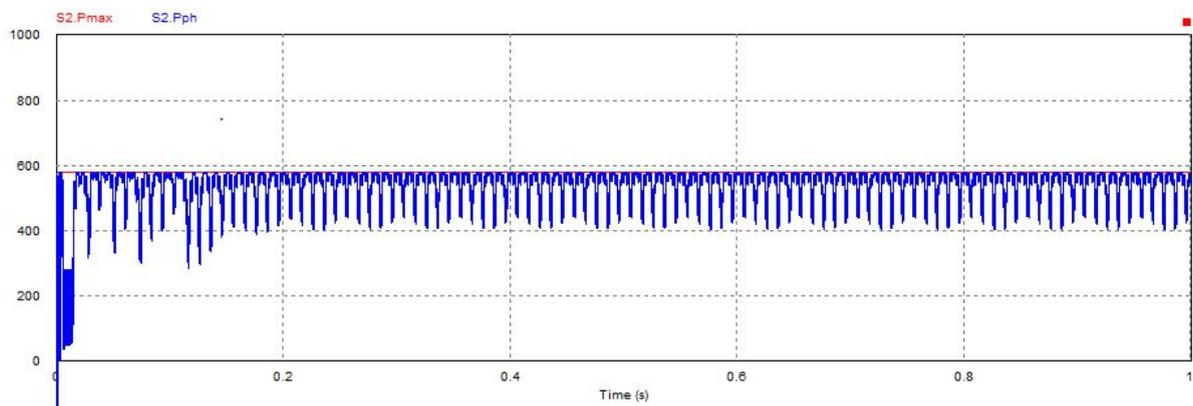


Figura 4.8 - Potência de entrada e potência máxima para iluminância de 250W/m^2

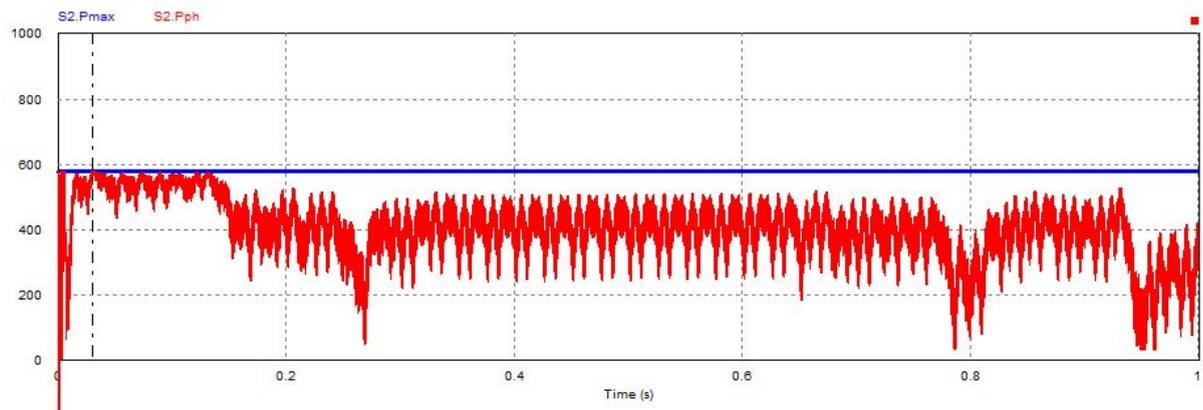
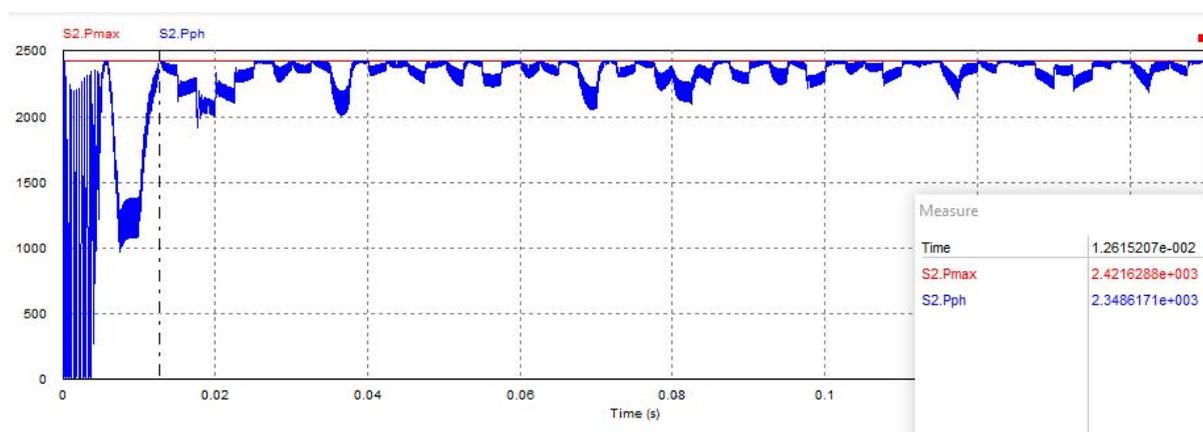


Figura 4.8.a - Potência de entrada e potência máxima para iluminância de 250W/m^2 , diminuindo o delta por quatro (0.00625)

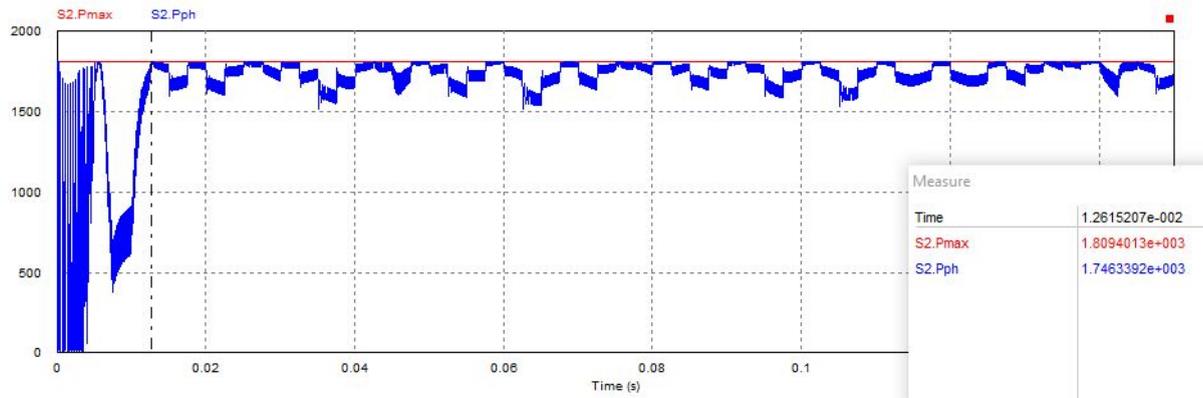
Observa-se nas quatro figuras um comportamento condizente com o algoritmo perturba e observa, algoritmo escolhido para implementação do controle MPPT no trabalho. Após o ligamento do inversor, a potência de entrada do conversor BOOST é aumentada até atingir o valor mais próximo possível da tensão de máxima potência. Atingido este valor, observa-se variações periódicas no valor da potência, saindo da máxima potência numa perturbação e retornando ao valor máximo na perturbação seguinte. Entretanto, verifica-se um ripple na potência consideravelmente alto, que pode impactar na eficiência do inversor como um todo.

Tabela 5.2 - Potência no MPP, potência de saída e a relação de eficiência entre as duas.

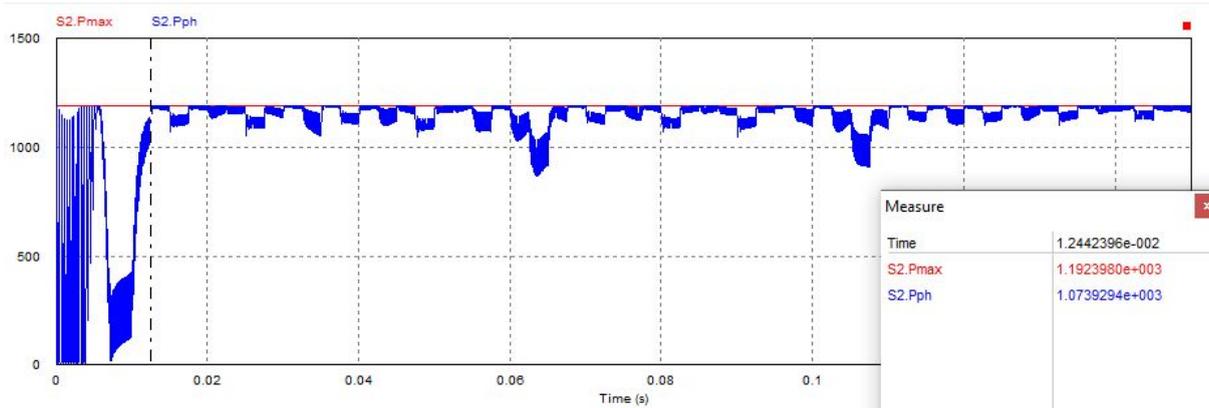
Iluminância (w/m ²)	Potência máxima gerada nos painéis (W)	Potência de saída do inversor (W)	Eficiência (%)
125	277.5	244	87.9%
250	578	540.6	93.5%
375	884	850.9	96.3%
500	1192.4	1132.2	95%
625	1501	1456.6	97%
750	1809.4	1762	97.4%
875	2116.4	2072.6	97.9%
1000	2420	2374.1	98.1%
1125	2724.8	2617.2	96%
1250	3025.7	2933	97.1%



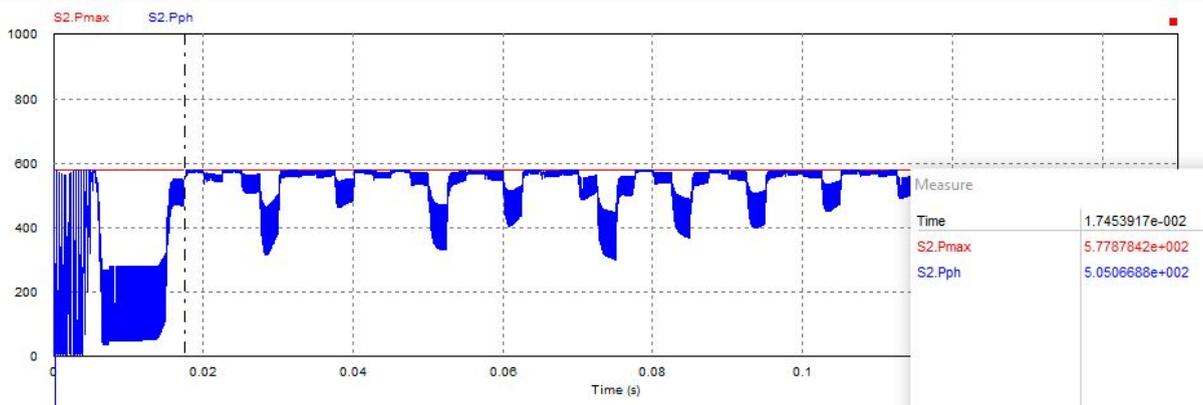
Zoom em 1000W, tempo 12.5ms, d=0.025



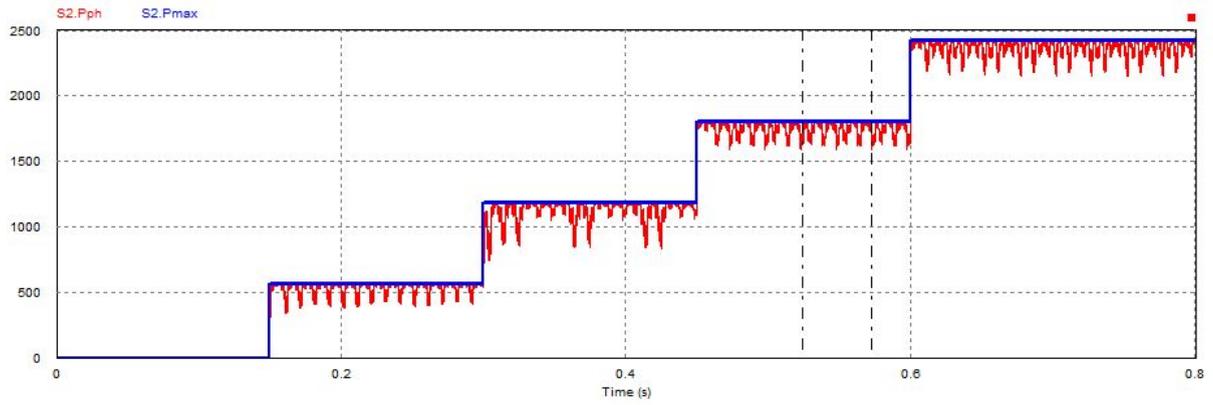
Zoom em 750W, tempo= 12.6ms, d=0.025



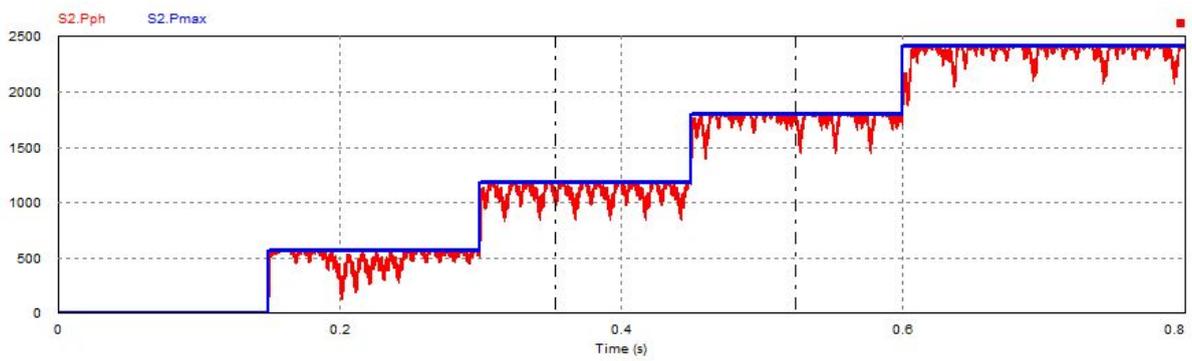
Zoom em 500W, tempo= 12.4ms, d=0.025



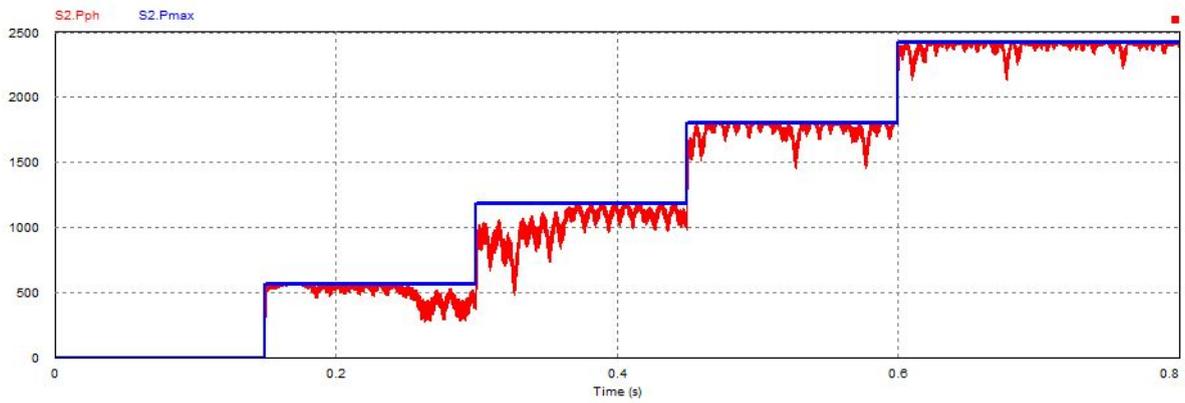
Zoom em 250W, tempo= 17.5ms, d=0.025



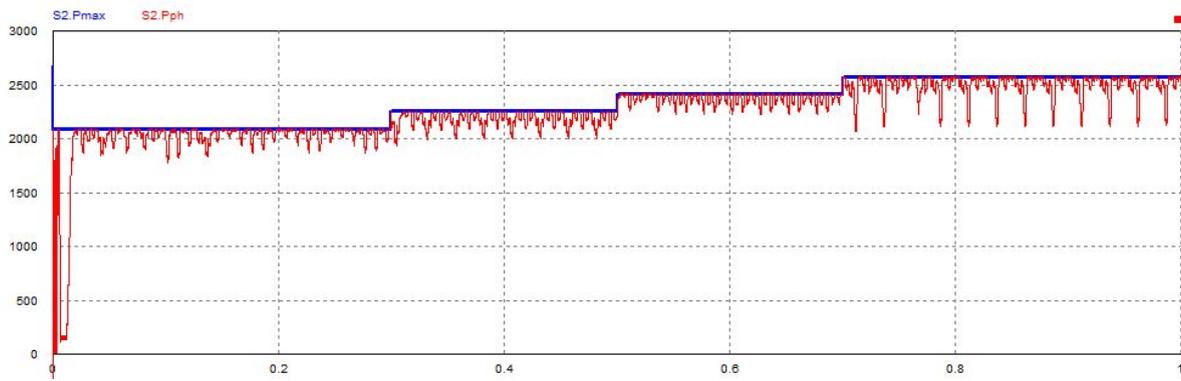
Varição com iluminância D=0.025



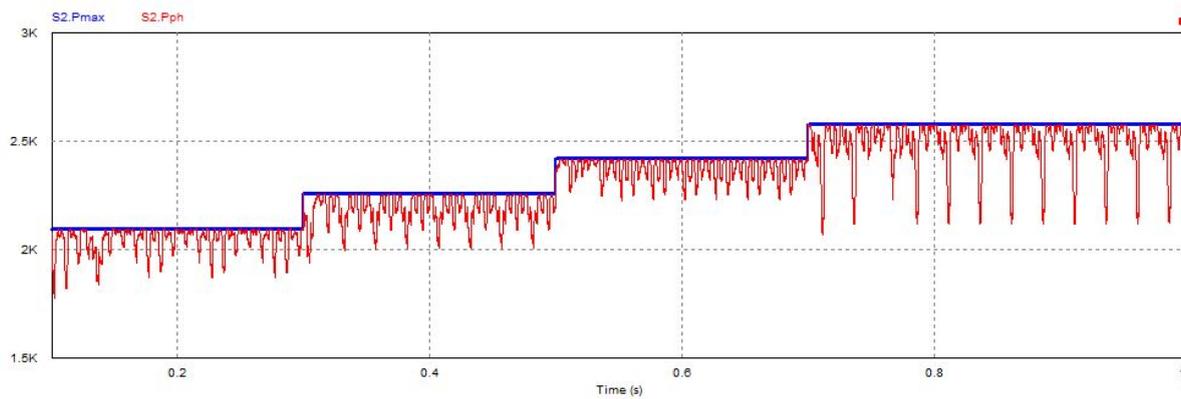
Varição com iluminância D=0.0125



D=0.00625



Varição com temperatura



Varição com temperatura, sem partida

Tabela 5.2 - Eficiência do MPPT para diferentes temperaturas, com iluminância de 1000 w/m^2

Temperatura (°C)	Potência máxima (W)	Potência média (W)	Eficiência (%)
55	2097.8	2055.1	98%
40	2260.7	2188.3	96.8%
25	2420	2372	98%
10	2580.4	2499.7	96.9%

[1]<https://www.epe.gov.br/pt/publicacoes-dados-abertos/publicacoes/plano-decenal-de-expansao-de-energia-2029/pdf>

[2]Calais, M.; Myrzik, J.; Spooner, T.; Agelidis, V.G. Inverters for single-phase grid connected photovoltaic systems-an overview. In Proceedings of the 2002 IEEE 33rd Annual Power Electronics Specialists Conference, Cairns, Australia, 23–27 June 2002; pp. 1995–2000.

[3]Mohammed Aslam Husain; Abu Tariq; Salman Hameed ; M. Saad Bin Arif; Abhinandan Jain; Comparative assessment of maximum power point tracking procedures for photovoltaic systems. Received 29 August 2016; revised 24 September 2016; accepted 2 November 2016 Available online 9 November 2016

[4]Ali Reza Reisi, Mohammad Hassan Moradi , Shahriar Jamasb. Classification and comparison of maximum power point tracking techniques for photovoltaic system : A review

[5]Suan, F.T.K.; Rahim, N.A.; Hew, W.P. Modeling, analysis and control of various types of transformerless grid connected PV inverters. In Proceedings of the 2011 IEEE First Conference on Clean Energy and Technology (CET), Kuala Lumpur, Malaysia, 27–29 June 2011; pp. 51–56.

[6]Teodorescu, Remus; Liserre, Marco; Rodríguez, Pedro; Grid converters for photovoltaic and wind power systems. John Wiley & Sons, Ltd. 2011.

[7]Albalawi, Hani; Zaid, Sherif Ahmed. An H5 Transformerless Inverter for Grid Connected PV Systems with Improved Utilization Factor and a Simple Maximum Power Point Algorithm.

[8]Figueira, Henrique Horst; Hey, Hélio Leães; Schuch, Luciano; Rech, Cassiano; Michels, Leandro. Brazilian Grid-Connected Photovoltaic Inverters Standards: A Comparison with IEC and IEEE.

[9] Leite, Leonardo Henrique de Melo. ESTRATÉGIA DE REGULAÇÃO DE TENSÃO EM REDES DE DISTRIBUIÇÃO COM GERAÇÃO DISTRIBUÍDA FOTOVOLTAICA ASSISTIDA POR INFRAESTRUTURA INTEGRADA EM TELECOMUNICAÇÕES. Tese de Doutorado submetida ao Programa de Pós Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais. 28 de Março de 2016, 252 p.

[10] Study and Design of L-C-L Filter for Single-Phase Grid-Connected PV Inverter

[11] Comparison between PI and PR Current Controllers in Grid Connected PV Inverters

[12] A Systematic Method for Designing a PR Controller and Active Damping of the LCL Filter for Single-Phase Grid-Connected PV Inverters