

Lucas de Vasconcelos Almeida

Projeto de um Amplificador de Áudio Classe D Auto-Oscilante Transistorizado à GaN

Belo Horizonte, Brasil

3 de novembro de 2020

Lucas de Vasconcelos Almeida

Projeto de um Amplificador de Áudio Classe D Auto-Oscilante Transistorizado à GaN

Monografia apresentada durante o Seminário dos Trabalhos de Conclusão de Curso de Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais - UFMG, como requisito parcial à obtenção do título de Engenheiro Eletricista

Universidade Federal de Minas Gerais – UFMG

Escola de Engenharia

Programa de Graduação

Orientador: Dr. Thiago Ribeiro de Oliveira

Belo Horizonte, Brasil

3 de novembro de 2020

Lucas de Vasconcelos Almeida

Projeto de um Amplificador de Áudio Classe D Auto-Oscilante Transistorizado à GaN / Lucas de Vasconcelos Almeida. – Belo Horizonte, Brasil, 3 de novembro de 2020-

51 p. : il. (algumas color.) ; 30 cm.

Orientador: Dr. Thiago Ribeiro de Oliveira

TCC (Monografia) – Universidade Federal de Minas Gerais – UFMG

Escola de Engenharia

Programa de Graduação, 3 de novembro de 2020.

1. Amplificador. 2. Áudio. I. Thiago Ribeiro de Oliveira. II. Universidade Federal de Minas gerais. III. Faculdade de Engenharia. IV. Amplificador de Áudio Classe D

CDU 02:141:005.7

Lucas de Vasconcelos Almeida

Projeto de um Amplificador de Áudio Classe D Auto-Oscilante Transistorizado à GaN

Monografia apresentada durante o Seminário dos Trabalhos de Conclusão de Curso de Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais - UFMG, como requisito parcial à obtenção do título de Engenheiro Eletricista

Trabalho aprovado. Belo Horizonte, Brasil, 30 de outubro de 2020:

Dr. Thiago Ribeiro de Oliveira
Orientador

Dr. Pedro Francisco Donoso-Garcia
Professor Externo ao Projeto

Belo Horizonte, Brasil
30 de outubro de 2020

Resumo

Na última década, amplificadores de áudio classe D substituíram os amplificadores lineares classe A e AB como os mais utilizados no mundo. Essa mudança se deu, em grande parte, devido a alta eficiência energética necessária para componentes que integram dispositivos portáteis, realizável com a utilização de amplificadores chaveados. Além da alta eficiência, essa classe de amplificadores pode ser projetada com um alta densidade de potência, essencial para aplicações onde peso e volume são de alta relevância, como na indústria aeronáutica. Atualmente, amplificadores classe D estão presentes em aplicações que demandam alta fidelidade, com desempenho igual ou superior a de amplificadores lineares.

Este trabalho tem como objetivo o projeto de um amplificador de áudio classe D, capaz de entregar 50 W de potência para uma carga de 8 Ω com um THD inferior a 1% para toda a faixa de frequência audível, de 20 Hz a 20 kHz. Para tal, são apresentadas e brevemente analisadas algumas das principais técnicas de modulação e topologias para o estágio de potência. É feita uma análise das métricas de desempenho em amplificadores de áudio, das principais fontes de perda nos amplificadores chaveados e dos benefícios que uma implementação com transistores GaN pode fornecer. Uma vez realizado o projeto, o circuito foi simulado através do software LTspice® e seu desempenho com relação a seu THD, PSRR e eficiência é apresentado.

Key-words: Amplificador de Áudio. Classe D. GaN.

Abstract

In the last decade, class D audio amplifiers replaced class A and AB linear amplifiers as the most used worldwide. This change happened mostly due to the high efficiency required by portable devices, achievable through the use of switching amplifiers. Beyond the high-efficiency, this class of amplifier can be designed to show high power density, essential for applications where size and weight are relevant, such as the aeronautic industry. At present, class D amplifiers are present in applications that require high fidelity, with performance equal or even superior to linear amplifiers.

This work has as goal the design of a class D audio amplifier, capable of delivering 50 W of power at a load of 8 Ω with THD lower than 1% for the whole audible frequency range, from 20 Hz to 20 kHz. To this end, modulation techniques and different power stages are presented and briefly analyzed. Audio amplifier performance metrics and its main power loss sources are analyzed, as well as the benefits GaN transistor can provide. Once designed, the circuit was simulated in the LTspice® software, and its performance measured with respect to THD, PSRR and efficiency is presented.

Key-words: Audio Amplifier. Class D. GaN.

Lista de ilustrações

Figura 1 – Estrutura funcional de um amplificador Classe D em malha aberta . . .	14
Figura 2 – Formas de onda de uma modulação PWM	16
Figura 3 – Circuito de Modulação Sigma-Delta	17
Figura 4 – Onda senoidal modulada em densidade de pulsos	18
Figura 5 – Modulador Sigma-Delta Linearizado	18
Figura 6 – Circuito modulador por histerese	20
Figura 7 – Circuito modulador PSC	21
Figura 8 – Topologias do estágio de saída (a) Half-Bridge (b) Full-Bridge	22
Figura 9 – Sinal PWM com introdução de um tempo morto	23
Figura 10 – Filtro de saída LC passivo	26
Figura 11 – Resposta em frequência de filtros LC passa baixa com diferentes fatores de qualidade	27
Figura 12 – Formas de onda de chaveamento de MOSFETs. Em azul, chave ideal; Em verde, GaN FET; Em vermelho, MOSFET Si.	31
Figura 13 – Circuito gerador de tempo morto implementado	32
Figura 14 – Diagrama de Blocos de um amplificador com modulação PSC	33
Figura 15 – Resposta em frequência da fase de $G(s)$ e $G(s) \cdot Q(s)$	35
Figura 16 – Resposta em frequência da fase de $Q(s) \cdot G(s) \cdot H(s)$	36
Figura 17 – Circuito Simulado	38
Figura 18 – Onda senoidal de 20 kHz modulada	39
Figura 19 – Saída do amplificador para uma entrada de 20 kHz e 1,5 V	39
Figura 20 – FFT do sinal de saída do amplificador para uma entrada de 20 khz e 1,5V	40
Figura 21 – Sinal PWM para uma entrada nula	41
Figura 22 – Cursores utilizados na figura 21 para o cálculo de frequência	41
Figura 23 – Sinal de saída do amplificador para uma entrada nula	42
Figura 24 – Sinal de saída do amplificador para uma entrada triangular	42
Figura 25 – Sinal de saída do amplificador para um sinal de entrada quadrado	43
Figura 26 – Rising edge do sinal de saída do amplificador para um sinal de entrada quadrado	44
Figura 27 – THD do amplificador em relação à potência para uma frequência de 20 kHz	45
Figura 28 – THD do amplificador em relação à potência para uma frequência de 1 kHz	45
Figura 29 – THD do amplificador em relação à frequência para potência de saída nominal	46

Figura 30 – Eficiência do amplificador em relação à potência de saída 47

Lista de abreviaturas e siglas

A	Ampère, unidade de corrente elétrica.
BJT	Bipolar Junction Transistor
CI	Circuito Integrado
DC	Direct Current
D	Duty Cycle
FFT	Fast Fourier Transform
F	Faraday, unidade de capacitância
GaN	Gallium Nitride
H	Henry, unidade de indutância
MOSFET	Metal-Oxide-Semiconductor Field Effect Transistor
M	Índice de Modulação
PDM	Pulse Density Modulation
PSRR	Power Supply Rejection Rate
PWM	Pulse Width Modulation
Q	Fator de qualidade
SPICE	Simulation Program with Integrated Circuit Emphasis
THD+N	Total Harmonic Distortion + Noise
THD	Total Harmonic Distortion
UcD	Universal Class D
V	Volt, unidade de tensão elétrica.
W	Watt, unidade de potência
dB	Decibel

Lista de símbolos

$p = 10^{-12}$	Pico, unidade de grandeza no sistema internacional de unidade.
$n = 10^{-9}$	Nano, unidade de grandeza no sistema internacional de unidade.
$\mu = 10^{-6}$	Micro, unidade de grandeza no sistema internacional de unidade.
$k = 10^3$	Kilo, unidade de grandeza no sistema internacional de unidade.
$M = 10^6$	Mega, unidade de grandeza no sistema internacional de unidade.
π	Pi
Ω	Omega, unidade de resistência elétrica
\in	Pertence
I_D	Corrente de dreno RMS
$P_{Condução}$	Perdas por condução
$P_{V_{cc}}$	Potência fornecida pela fonte de tensão positiva
$P_{V_{ee}}$	Potência fornecida pela fonte de tensão negativa
P_{out}	Potência entregue à carga.
P_{sw}	Perdas por chaveamento
$R_{DS(ON)}$	Resistência entre dreno e fonte
R_{Load}	Impedância do alto falante
V_{Bus}	Tensão do barramento de alimentação do amplificador
V_{DSMax}	Máxima tensão entre dreno e fonte
V_{GS}	Tensão gate-fonte
V_{dd}	Tensão de alimentação positiva
V_{ee}	Tensão de alimentação negativa
η	Rendimento
f_c	Frequência de Corte
f_{sw}	Frequência de Chaveamento
t_r e t_f	Tempos de subida e queda do MOSFET

Sumário

1	INTRODUÇÃO	12
1.1	Contextualização e Motivação	12
1.2	Objetivos Específicos	13
1.3	Objetivos Gerais	13
2	AMPLIFICADORES CLASSE D	14
2.1	Introdução	14
2.2	Métricas de Desempenho	15
2.2.1	Distorção Harmônica Total (THD)	15
2.2.2	Razão de Rejeição de Fonte (PSRR)	15
2.3	Modulação	16
2.3.1	Modulação por Largura de Pulsos(PWM)	16
2.3.2	Modulação Sigma-Delta	17
2.3.3	Modulação Auto-Oscilante	19
2.3.3.1	Modulação Por Histerese	20
2.3.3.2	Modulação PSC	21
2.4	Estágio de Potência	22
2.4.1	Topologia Meia Ponte	23
2.4.2	Topologia Ponte Completa	24
2.4.3	Fontes de Perdas	25
2.5	Filtro de Saída	26
3	METODOLOGIA	29
3.1	Especificações	29
3.2	Topologia do Estágio de Potência	29
3.2.1	Cálculo da Alimentação	29
3.2.2	Escolha dos MOSFETs	30
3.3	Gerador de Tempo Morto	32
3.4	Modulação do Sinal	32
3.4.1	Escolha do Comparador	33
3.4.2	Projeto do Filtro de Saída	34
3.4.3	Circuito de Realimentação	36
3.5	Circuito de Driver dos MOSFETs	37
4	SIMULAÇÕES E RESULTADOS	38
4.1	Circuito Simulado	38

4.2	Entrada Nula	40
4.3	Entrada Triangular	42
4.4	Entrada Quadrada	43
4.5	Distorção Harmônica Total	44
4.6	Rejeição de Fonte	46
4.7	Eficiência	47
	Conclusão	49
	REFERÊNCIAS	50

1 Introdução

1.1 Contextualização e Motivação

Desde o advento da reprodução de áudio por meios eletrônicos, amplificadores de áudio, que são amplificadores de potência, se fazem necessários para permitir que sinais de áudio de baixa intensidade, como são os gerados por dispositivos como celulares e notebooks, possam ser apropriadamente reproduzidos por alto-falantes a níveis de volume adequados. Estes possuem diversas capacidades de potência, que variam de acordo com a aplicação, passando de miliwatts para headphones por alguns watts em TVs e chegando a milhares de watts em sistemas de som utilizados em shows.([GAALAAS, 2006](#))

Independente da potência, todo amplificador de áudio tem como objetivo reproduzir os sinais de áudio de entrada em uma saída com a potência desejada, de maneira eficiente, fiel e sem distorções. Para tal, topologias de amplificadores lineares foram as mais comuns durante boa parte da história, utilizando primeiro válvulas termiônicas, popularmente conhecidas como tubos de vácuo, que foram substituídos por transistores BJT e MOSFET, e deram origem a diversas técnicas de amplificação, divididas em classes de acordo com o modo de operação do estágio de potência, sendo as mais comuns Classe A, B e AB. Os amplificadores de classe A e AB são capazes de amplificar sinais com baixíssima distorção, e por isso sempre estiveram presentes em equipamentos voltados para o público profissional e audiófilo, mas possuem baixas eficiências teóricas, sendo ainda menores em circuitos reais.([SELF, 2012](#)).

Com um aumento da importância da eficiência energética para aplicações em dispositivos portáteis, os amplificadores chaveados Classe D se tornaram o foco de pesquisas nas últimas décadas. Diferente dos amplificadores lineares, os transistores dos Classe D operam somente na região de corte e saturação, onde o chaveamento é controlado por uma modulação de largura de pulsos (PWM) do sinal de entrada. Essa topologia tem eficiência teórica, porém não realizável, de 100%, mas é possível atingir eficiências superiores a 90% em implementações reais.

Apesar de eficientes, amplificadores Classe D possuem diversas dificuldades técnicas de implementação, fazendo com que seja difícil alcançar os baixos níveis de distorção obtidos pelas classes A e AB. Hoje é possível encontrar amplificadores chaveados comercializados por empresas como Hypex, ICEPower e Purifi-Audio com desempenho que se iguala à vista nas topologias lineares([PURIFI-AUDIO, 2019](#)).

Um importante marco na indústria dos amplificadores Classe D foi a invenção de uma topologia denominada Universal Class-D(UcD)([PUTZEYS, 2005](#)) em 2003, pois apesar de sua simplicidade construtiva, possui distorções inferiores a 1% em toda a faixa audível de frequência. Essa topologia ainda é o princípio de funcionamento de amplificadores de altíssimo desempenho, como a linha NCore® da marca Hypex, e o módulo Eigentakt® da Purifi-Audio, e por isso foi escolhida para estudo e projeto neste trabalho.

1.2 Objetivos Específicos

- Projetar um amplificador de áudio classe D auto-oscilante com potência de saída de 50W, feedback pós filtro de saída, utilizando transistores GaN para o estágio de potência.

1.3 Objetivos Gerais

- Compreender a modulação auto-oscilante utilizada em ([PUTZEYS, 2005](#))
- Projetar um amplificador baseado na modulação estudada.
- Analisar o desempenho do amplificador projetado com relação a seu THD, PSRR e eficiência
- Avaliar os benefícios que transistores GaN podem fornecer aos amplificadores classe D

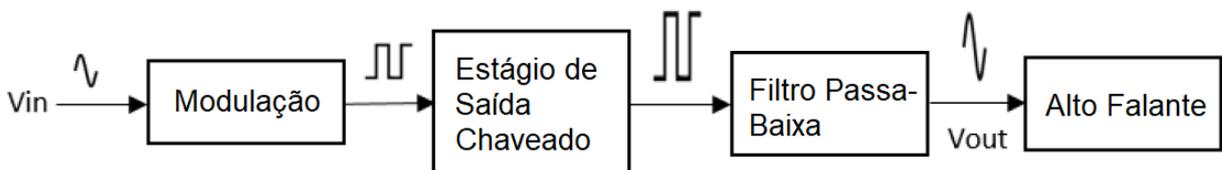
2 Amplificadores Classe D

2.1 Introdução

Amplificadores lineares como os classe A e AB tem como principal desvantagem uma baixa eficiência, decorrente da operação na região linear dos transistores do estágio de potência. Durante a operação nessa região, uma queda de tensão ocorre enquanto altas correntes passam pelos transistores, causando perdas na forma de calor, reduzindo a eficiência e tornando necessário a utilização de dissipadores de calor.(Jiang, 2017)

A classe D resolve esse problema ao fazer com que os transistores operem como chaves, trabalhando somente na região de corte-saturação, onde idealmente quando uma corrente alta passa pelo transistor, ocorre uma queda nula de tensão, e quando há uma alta queda de tensão, não há passagem de corrente por ele e portanto não há perdas. Para que essa operação de chaveamento aconteça, é necessário modular o sinal de entrada em um trem de pulsos com níveis discretos de tensão, que são passadas às chaves e determinam o estado “Ligado” ou “Desligado”. As chaves utilizadas em circuitos chaveados para áudio são transistores MOSFET, que são controlados por tensão. Após a amplificação dos pulsos, o sinal de saída irá conter componentes de alta frequência provenientes da modulação que devem ser filtradas, isso é feito através de um filtro passa-baixa. As etapas de modulação, amplificação dos pulsos e demodulação através do filtro compõe a base de um amplificador classe D, essa estrutura em malha aberta está representada na forma de um diagrama de blocos na figura 1.

Figura 1 – Estrutura funcional de um amplificador Classe D em malha aberta



Fonte: Adaptado de (Bakker; Duffy, 2017)

Existem inúmeras maneiras de realizar cada um dos passos descritos e representados na figura 1, sendo a modulação onde ocorre a maior variação, e é normalmente realizada através de uma Modulação por Largura de Pulsos PWM (*Pulse Width Modulation*), ou através de uma Modulação por Densidade de Pulsos PDM (*Pulse Density Modulation*), também conhecida como Modulação Sigma-Delta ($\Sigma\Delta$) (OLIVEIRA, 2008).

Dentre essas técnicas de modulação existem ainda diversas maneiras de implementá-las, e algumas delas serão discutidas posteriormente.

2.2 Métricas de Desempenho

As não linearidades inerentes aos amplificadores classe D, quando não apropriadamente tratadas, causam distorções no sinal de saída, que devem ser avaliadas, para que uma comparação objetiva possa ser feita entre diferentes amplificadores, tanto lineares quanto variações do próprio classe D. Para tal, alguns parâmetros chave de desempenho são considerados, como a Distorção Harmônica Total (THD) e a Razão de Rejeição de Fonte (PSRR), discutidos nessa seção.

2.2.1 Distorção Harmônica Total (THD)

A distorção harmônica total THD (*Total Harmonic Distortion*) em um amplificador é definida como a razão entre a raiz da soma do quadrado do valor RMS de cada um dos componentes harmônicos V_n e a frequência fundamental V_1 , como pode ser visto na equação 2.1, e é um dos principais parâmetros utilizados para se caracterizar o desempenho de um amplificador.

$$THD(\%) = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{V_1} \cdot 100\% \quad (2.1)$$

Na prática, as medições de THD incluem a componente de ruído (N) do sistema, que pode ter diversas origens, sendo uma delas o ruído de fonte, resultando na medida THD+N, que representa a fidelidade com a qual um amplificador reproduz o sinal de entrada, que convencionalmente é um senoide de 1kHz. (KANG et al., 2016)

2.2.2 Razão de Rejeição de Fonte (PSRR)

Fontes de alimentação, tanto lineares quanto chaveados, quando não apropriadamente reguladas, exibem variações de tensão e componentes harmônicos em sua saída. Para muitas aplicações isso não é necessariamente um problema, e diversos circuitos, incluindo amplificadores lineares, possuem mecanismos para atenuar o ruído introduzido pela fonte. O parâmetro que representa o quão bem um circuito rejeita as oscilações da fonte é denominado Razão de Rejeição de Fonte (PSRR), é dado em dB e calculado para uma entrada nula através da equação 2.2

$$PSRR = 20 \log \frac{\Delta_{Saída}}{\Delta_{Fonte}} \quad (2.2)$$

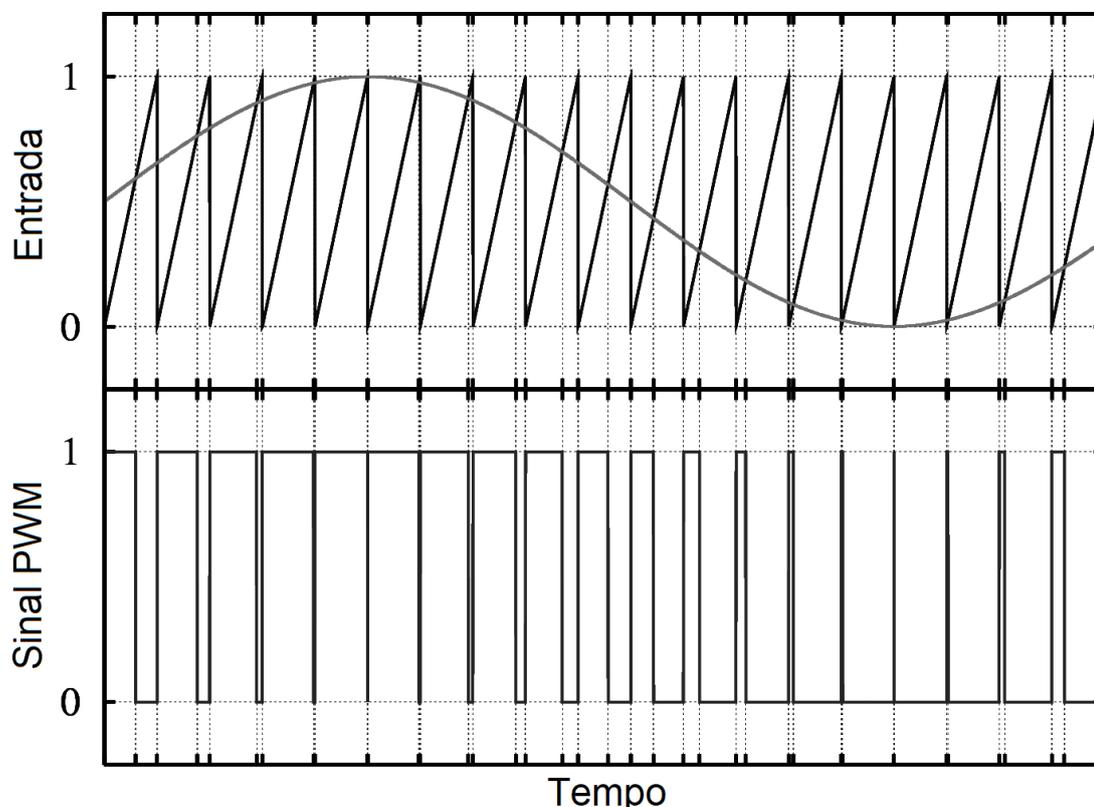
Como nos amplificadores classe D o ganho no do estágio de saída é proporcional a tensão de alimentação, sua PSRR é de 0 dB, e o uso de realimentação se faz necessário para corrigir as distorções introduzidas pela fonte.

2.3 Modulação

2.3.1 Modulação por Largura de Pulsos(PWM)

É o método de modulação mais utilizado em eletrônica de potência, principalmente devido a simplicidade de implementação e baixa complexidade. Consiste em utilizar um sinal modulador, triangular ou dente de serra de alta frequência, que é comparado com o sinal a ser modulado, no caso estudado nesse trabalho, um sinal de áudio. Quando o módulo do sinal de entrada é maior que o da portadora, a saída do comparador recebe um sinal lógico positivo, e quando o inverso ocorre, um negativo. Essa comparação contínua gera um trem de pulso de largura variável, com a frequência da portador, que é utilizado para o controle dos MOSFETs de saída(HOLMES; LIPO, 2003). A figura 2 mostra as formas de onda de entrada e o sinal produzido por esse processo.

Figura 2 – Formas de onda de uma modulação PWM



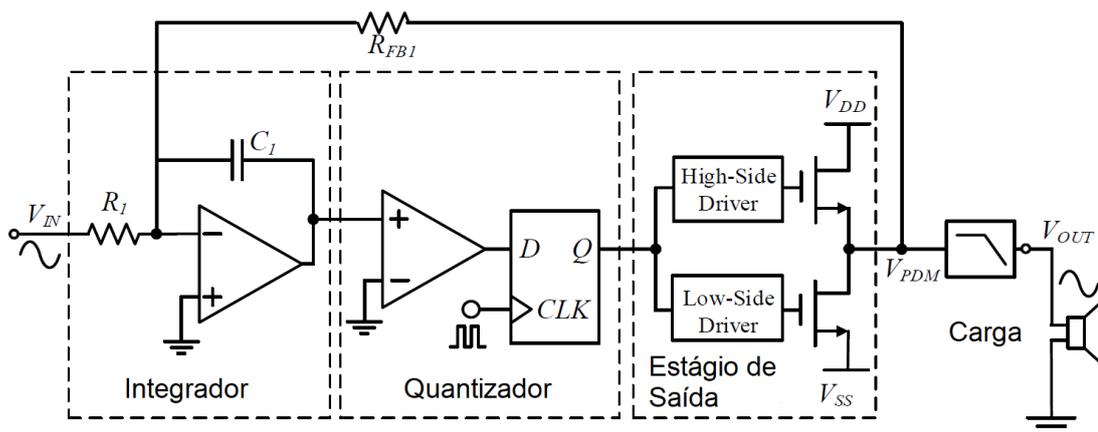
Fonte: Adaptado de (FREIXENET, 2019)

Idealmente, a portadora introduz somente componentes de alta frequência, e portanto é importante que sua frequência seja alta o suficiente para que o filtro passa-baixa de saída não atenuar sinais na faixa de frequência audível. Uma frequência de portadora entre 200 kHz e 600 kHz é normalmente utilizada, sendo o limite superior determinado pelas perdas de chaveamento e o aumento da complexidade para se gerar uma onda triangular de boa qualidade em altas frequências, pois as não-linearidades da portadora são o principal motivo de distorções na modulação PWM. (Meng Tong Tan et al., 2003)

2.3.2 Modulação Sigma-Delta

Na modulação Sigma-Delta, um trem de pulsos de duração fixa é gerado, onde densidade desses pulsos em um intervalo de tempo é proporcional à média do sinal de entrada. Essa modulação é baseada em um quantizador de 1-bit, representado pelo comparador e flip-flop D na implementação mostrada na figura 3

Figura 3 – Circuito de Modulação Sigma-Delta

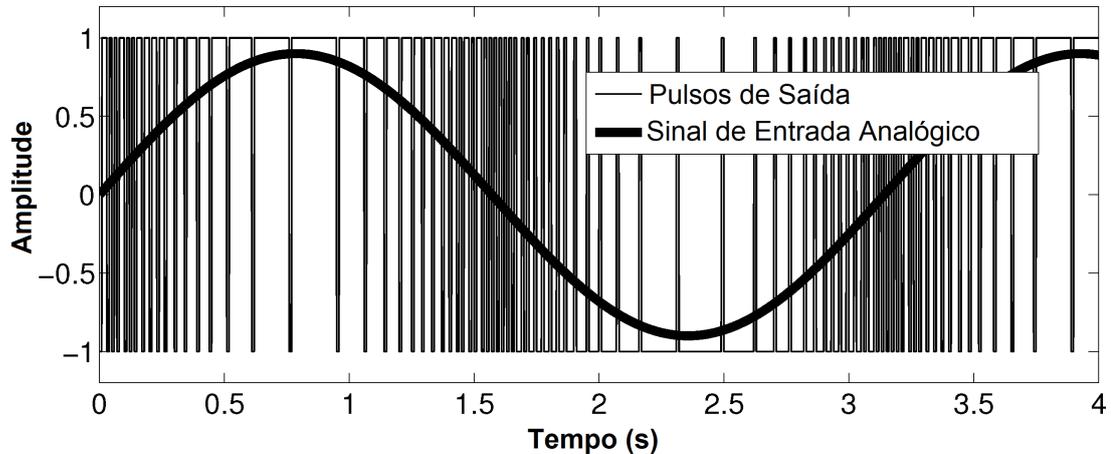


Fonte: Adaptado de (KANG et al., 2016)

O circuito da figura 3 consiste na integração do sinal de erro, gerado pela subtração da entrada pelo sinal de saída, sendo que quando essa integral ultrapassa o valor de referencia utilizado na comparação, a saída recebe nível lógico alto, ou um nível lógico baixo quando a integral é menor que a referencia.

Dessa forma, quando a amplitude do sinal de entrada varia, o sinal de erro cresce e há um aumento da densidade de pulsos na saída. A forma de onda de uma senoide e a saída após sua modulação Sigma-Delta pode ser vista na figura 4

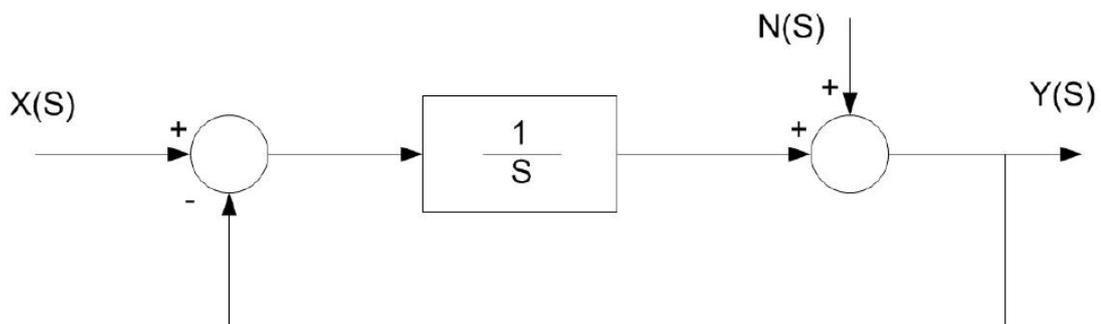
Figura 4 – Onda senoidal modulada em densidade de pulsos



Fonte: Adaptado de (LIU; FURTH; TANG, 2015)

Uma das principais vantagens da modulação Sigma-Delta é a realimentação inerente ao seu funcionamento, que ajuda a corrigir distorções e não linearidades do amplificador e os erros de quantização da própria modulação. A figura 5 mostra uma linearização do modulador da figura 3, onde $X(s)$ é a entrada, $Y(s)$ a saída e $N(s)$ o ruído de quantização.

Figura 5 – Modulador Sigma-Delta Linearizado



Fonte: (OLIVEIRA, 2008)

A saída $Y(s)$ pode ser descrita em função das entrada $X(s)$ e $N(s)$ através da equação 2.3

$$Y(s) = \frac{1}{s+1}X(s) + \frac{s}{s+1}N(s) \quad (2.3)$$

A equação 2.3 mostra que a modulação aplica um filtro passa-baixa no sinal de entrada, e um filtro passa-alta no ruído de quantização. Portanto é possível projetar o

modulador de forma que o ruído do quantizador não esteja presente na faixa de frequência audível. É possível melhorar a rejeição desse ruído e o desempenho geral do amplificador através da utilização de moduladores Sigma-Delta de ordem superior, com adição de custo e complexidade ao sistema (Aziz; Sorensen; vn der Spiegel, 1996).

Uma grande desvantagem da modulação Sigma-Delta é a necessidade de um clock de alta frequência, da ordem de 1MHz, e conseqüentemente uma frequência de chaveamento igualmente alta para que um bom desempenho seja obtido, aumentando as perdas de chaveamento e tornando necessário um oscilador externo. (Aziz; Sorensen; vn der Spiegel, 1996)

2.3.3 Modulação Auto-Oscilante

A modulação auto-oscilante é realizada através de uma realimentação positiva do circuito de malha aberta do amplificador Classe D, feita de forma que o circuito de malha fechada se assemelhe à um oscilador. A implementação desta modulação pode ser feita através de diversas técnicas e topologias, mas para que uma oscilação estável seja mantida, todas devem atender ao critério de Barkhausen, dado pelas equações 2.4 e 2.5, onde $H(s)$ é a função de transferência da realimentação, A é a amplificação em malha aberta e $F(s)$ é a função de ganho de malha do amplificador.

$$F(s) = |A \cdot H(s)| = 1 \quad (2.4)$$

$$\angle F(s) = \angle (A \cdot H(s)) = 2\pi n, \quad n \in 0, 1, 2, \dots \quad (2.5)$$

Essa modulação tem como principal vantagem o fato de não necessitar de um gerador de sinal externo, na forma de uma onda triangular ou um sinal de clock, diminuindo o número de componentes e eliminando uma fonte de distorção. Além disso, a realimentação, que é uma das condições necessárias para a oscilação, ajuda a corrigir os erros causados pelas não linearidades do amplificador em malha aberta.

Uma característica importante dos amplificadores com modulação auto-oscilante, é a variação da frequência de oscilação de acordo com o índice de modulação M , dado pela equação 2.6, que depende do duty cycle D e portanto varia de acordo com a entrada. A relação da frequência de oscilação com M varia de acordo com a topologia auto-oscilante implementada.

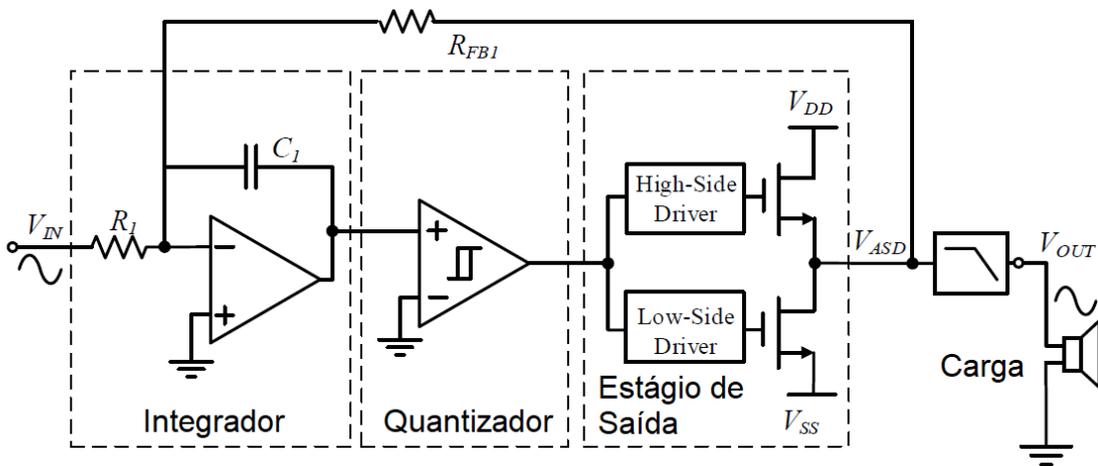
$$M = 2 \cdot D - 1 \quad (2.6)$$

Das técnicas de modulação por auto-oscilação, duas são as mais conhecidas e utilizadas, são elas a Modulação por Histerese, e a Modulação Controlada por Deslocamento de Fase PSC (*Phase-shift Controlled*) (PUTZEYS, 2005).

2.3.3.1 Modulação Por Histerese

Essa técnica funciona de forma semelhante à Modulação Sigma-Delta, onde o quantizador composto por um comparador e um flip-flop D é substituído por uma comparador com histerese como pode ser visto na figura 6. Quando o sinal integrado atinge os valores máximo de mínimo da janela de histerese, o valor da saída é alternado.

Figura 6 – Circuito modulador por histerese



Fonte: Adaptado de (KANG et al., 2016)

Para o circuito da figura 6, a frequência de oscilação f_{sw} , pode ser determinada pela equação 2.7, onde H é o fator de histerese.

$$f_{sw} = \frac{1 - M^2}{4 \cdot H \cdot R_{FB1} \cdot C_1} \quad (2.7)$$

A variação de f_{sw} é dada pela equação 2.8 onde f_{sw0} é a frequência de chaveamento máxima, que ocorre para um duty cycle de 50% ou seja, uma entrada nula.

$$f_{sw} = f_{sw0}(1 - M^2) \quad (2.8)$$

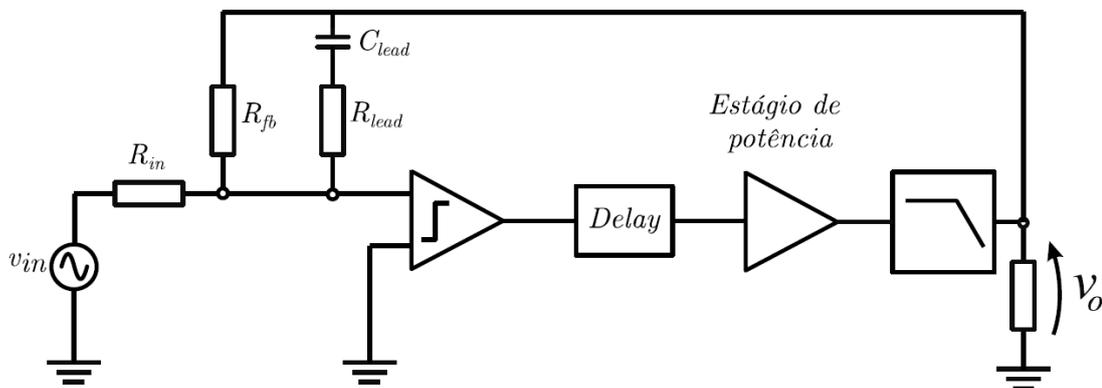
A capacidade desta modulação de alcançar bom desempenho somado a uma baixa complexidade, fazem com que esta seja uma topologia popular em amplificadores de áudio. Projetos com modulação de terceira ordem, que utilizam três integradores, chegam a alcançar THD+N de 0,0012% (Jingxue Lu; Gharpurey, 2010).

2.3.3.2 Modulação PSC

A abordagem da modulação auto-oscilante por histerese, apesar de ser capaz de oferecer bom desempenho, possui como grande falha não corrigir distorções causadas pelo filtro de saída ou pela variação da carga. Para permitir a correção destas não linearidades, uma nova configuração foi introduzida em (PUTZEYS, 2005), utilizando uma oscilação controlada através do deslocamento de fase PSC.

A ideia principal desta topologia, com uma possível implementação vista na figura 7, é utilizar o próprio filtro de saída para fornecer a maior parte do deslocamento de fase de 180° necessário para atingir o critério de Barkhausen, sendo os outros 180° fornecidos pela realimentação negativa, que inverte o sinal.

Figura 7 – Circuito modulador PSC



Fonte:(FRANTZ, 2019)

Em altas frequências, o filtro contribui com fase próxima, mas nunca igual a -180° . O deslocamento restante necessário é obtido pelo próprio atraso inerente aos componentes do circuito. O ponto de cruzamento da fase em -180° da função de transferência do filtro levando em consideração o atraso, aproxima com boa precisão a frequência de oscilação, que se comportará como uma portadora, sendo portanto a frequência de chaveamento do amplificador.(PUTZEYS, 2009).

Como o ponto de cruzamento depende do filtro e do atraso, que variam a cada implementação, um circuito de avanço de fase é utilizado na realimentação, contribuindo com um aumento de fase definido pelo projetista, para que o ponto de cruzamento, e conseqüentemente a frequência de chaveamento, seja ajustado conforme desejado para cada aplicação.

Uma vez que a oscilação foi estabelecida, o sinal realimentado é subtraído do estágio de entrada, formando a estrutura de um amplificador inversor, com ganho G_v dado pela equação 2.9. O sinal oscilatório funciona como uma portadora para o sinal de

áudio. O resultado da subtração é então alimentado à um comparador, que comuta a saída sempre que a tensão em sua entrada inversora passa por zero, formando o trem de pulsos do sinal modulado.

$$G_v = \frac{R_{fb}}{R_{in}} \quad (2.9)$$

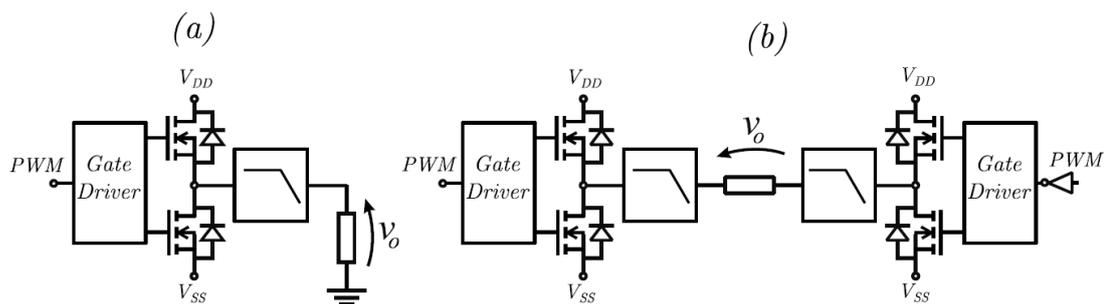
Assim como a modulação auto-oscilante por histerese, a frequência de chaveamento varia de acordo com o índice de modulação, onde a máxima frequência ocorre para uma entrada nula e a mínima ocorre próximo a saturação positiva e negativa do amplificador.

Devido a simplicidade de implementação, baixo número de componentes e bom desempenho, essa modulação foi escolhida para o projeto do amplificador classe D deste trabalho.

2.4 Estágio de Potência

Uma vez gerado o trem de pulsos, qualquer seja a técnica de modulação utilizada, ele deve ser amplificado. Diversas topologias de circuitos inversores podem ser aplicadas para amplificar o sinal, sendo a Meia Ponte (*Half-Bridge*) e a Ponte Completa (*Full-Bridge*) as mais comuns, apresentados na figura 8, itens (a) e (b) respectivamente. Independente da configuração, os transistores MOSFET e os gate drivers, responsáveis por comutá-los entre corte e saturação, são os principais componentes do amplificador, caracterizando a classe D. (GAALAAS, 2006)

Figura 8 – Topologias do estágio de saída (a) Half-Bridge (b) Full-Bridge



Fonte: (FRANTZ, 2019)

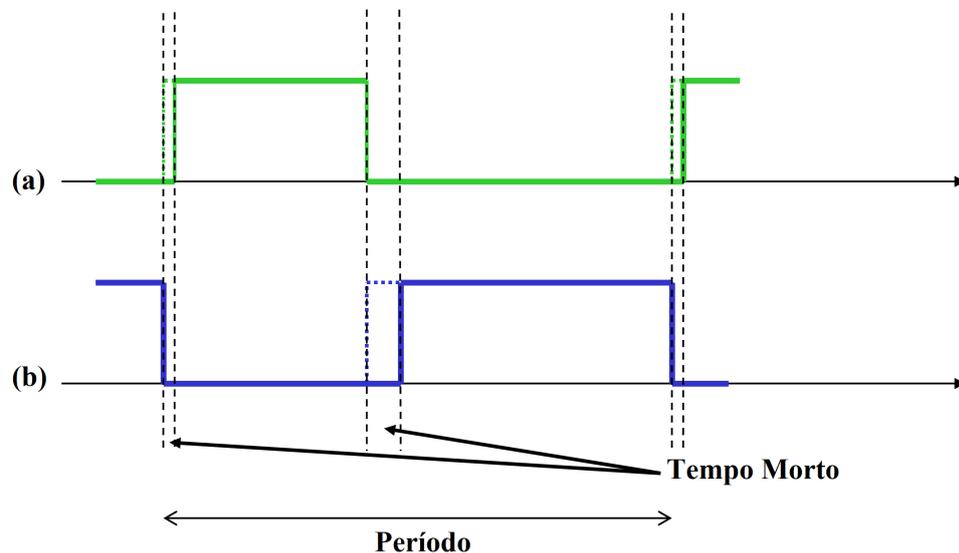
Idealmente, o estágio de saída não introduz distorções ou ruídos na faixa de frequência audível do sinal de saída, ao mesmo tempo em que fornece 100% de eficiência, o que não ocorre devido a características reais dos componentes utilizados.

Os transistores MOSFET não são chaves ideais, eles possuem resistência finita $R_{DS(ON)}$ quando ligados, componentes parasitas que podem causar oscilações durante o chaveamento, e um tempo de comutação entre saturação e corte finito. Enquanto a primeira é responsável pelas perdas de condução das chaves, a última requer grande atenção durante o projeto.

Caso um dos MOSFETs de um dos braços seja acionado enquanto outro conduz, um curto entre as fonte de alimentação será estabelecido, causando o surgimento de altíssimas corrente, em um fenômeno denominado “*Shoot-Through*”. No melhor dos cenários, os pulsos de corrente acarretarão altas perdas de condução devido a resistência das chaves, e caso a especificação de corrente pulsada máxima do transistor seja excedida, este pode ser danificado.

Para impedir que isso aconteça, um intervalo entre a comutação dos transistores de um mesmo braço, denominado tempo morto ou “*Deadtime*”, é introduzido no trem de pulsos, como pode ser visto na figura 9, onde (a) é o sinal PWM da chave superior, e (b) da chave inferior. O valor do tempo morto varia de acordo com as características do transistor usado, e uma distorção proporcional ao seu valor ocorre na saída.

Figura 9 – Sinal PWM com introdução de um tempo morto



Fonte: Adaptado de (MICROCHIP,)

2.4.1 Topologia Meia Ponte

O circuito meia-ponte da figura 8 (a) é uma configuração simples para o estágio de potência, composta por apenas duas chaves. Esta topologia requer a utilização de um barramento positivo e negativo para excursar apropriadamente o sinal amplificado, que

deve estar centrado em zero, para evitar danos ao alto falante causados por tensão DC. Mesmo com uma tensão de alimentação simétrica, as não linearidades do circuito podem causar o surgimento de uma tensão DC na saída.

A máxima tensão sobre a carga durante o chaveamento de um inversor meia ponte, considerando uma alimentação simétrica $V_{ss} = -V_{dd}$, é V_{dd} , e a potência P entregue à carga considerando uma eficiência de 100%, é dada pela equação 2.10, onde R_{Load} é a impedância do alto falante.

$$P = \frac{V_{dd}^2}{2 \cdot R_{Load}} \quad (2.10)$$

Durante o chaveamento, quando ocorre a troca da chave em condução, a corrente momentaneamente se torna zero. O indutor então devolve a energia armazenada em seu campo magnético, forçando a circulação de uma corrente em direção a fonte, passando pelo diodo dos MOSFETs. Essa corrente é absorvida pelos capacitores de barramento, fazendo com que a tensão de alimentação aumente. Esse fenômeno é chamado *Bus-Pumping* e é uma causa de distorção na topologia meia ponte.

Para corrigir as distorções causadas pelo *Bus-Pumping* e corrigir possíveis tensões de offset, é essencial a utilização de realimentação em amplificadores que utilizam essa topologia.

2.4.2 Topologia Ponte Completa

A topologia ponte-completa não apresenta os dois problemas presentes no amplificador em meia ponte. Como a tensão na carga é a diferença entre dois circuitos meia ponte, o offset DC pode ser cancelado sem a utilização de realimentação. Já o *Bus Pumping* não ocorre pois a energia armazenada nos indutores é consumida pelo outro caminho após a comutação.

A tensão máxima sobre a carga em um inversor ponte completa, considerando uma alimentação simétrica e $V_{ss} = -V_{dd}$, é $V_{dd} - (-V_{dd}) = 2V_{dd}$, com uma potência P dada pela equação 2.11

$$P = \frac{(2V_{dd})^2}{2 \cdot R_{Load}} = \frac{2V_{dd}^2}{R_{Load}} \quad (2.11)$$

Pela equação 2.11 pode-se perceber que para uma mesma fonte de alimentação, a topologia de ponte completa pode entregar quatro vezes mais potência à carga. Esse aumento contrabalança a necessidade do dobro do número de chaves e gate drivers em relação à topologia Meia Ponte.

2.4.3 Fontes de Perdas

O estágio de potência é responsável pela maior parte das perdas de energia em um amplificador classe D, sendo as perdas de condução $P_{Condução}$ e chaveamento P_{sw} dos MOSFETs as mais relevantes. Logo a escolha das chaves é de grande importância, não somente para se obter um baixo THD, mas também para garantir a maior eficiência possível.

As perdas de condução ocorrem por efeito joule devido a resistência Dreno-Fonte $R_{DS(ON)}$ do transistor, que pode ser obtida através de seu datasheet, sendo calculada através da equação 2.12, onde I_D é a corrente RMS que passa pela chave.

$$P_{Condução} = R_{DS(ON)} \cdot I_D^2 \quad (2.12)$$

Como os MOSFETs possuem tempo de transição entre corte e saturação finito, existe um intervalo de tempo que há tensão e corrente no transistor, causando perdas a cada ciclo de chaveamento, que podem ser estimadas através da equação 2.13, a partir das especificações do amplificador e de informações obtidas no datasheet da chave (CEREZO, 2016).

$$P_{sw} = [0,5 \cdot I_D \cdot V_{Bus} \cdot (t_r + t_f) \cdot f_{sw}] + [0,5 \cdot C_{oss} \cdot V_{Bus}^2 \cdot f_{sw}] + [K \cdot 0,5 \cdot Q_{rr} \cdot V_{Bus} \cdot f_{sw}] \quad (2.13)$$

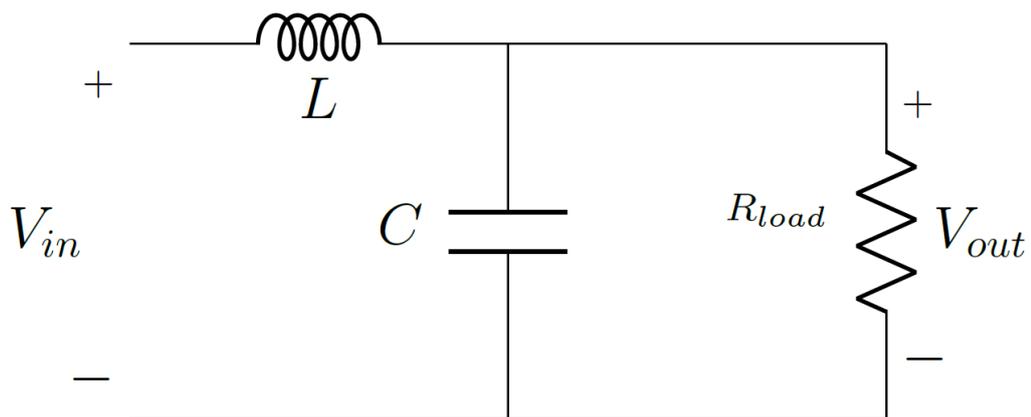
Onde V_{Bus} é a tensão de barramento da alimentação do amplificador, t_r e t_f são os tempos de subida e queda do MOSFET respectivamente, C_{oss} é a capacitância de saída dos MOSFET, Q_{rr} é o tempo de recuperação reversa do diodo de corpo do MOSFET e K é um fator atrelado à temperatura de junção do MOSFET.

2.5 Filtro de Saída

Uma vez amplificado pelo estágio de potência, é necessário remover os componentes de alta frequência do sinal PWM, ao mesmo tempo em que a faixa de frequência audível deve passar sem ser atenuada. Isso é realizado através de um filtro passa-baixa passivo, pois a alta potência torna impeditivo o uso de um filtro ativo.

Devido a restrições de custo e espaço, a maioria dos amplificadores classe D utiliza um filtro de segunda ordem LC como o visto na figura 10, onde R_{load} é a impedância aproximada do alto falante. Um filtro Butterworth normalmente é utilizado, devido a sua resposta em frequência sem ripples para a banda de áudio e um aumento de atenuação suave da banda de corte. (GAALAAS, 2006)

Figura 10 – Filtro de saída LC passivo



Fonte: Adaptado de (Hafizovic; Karlsson, 2020)

O filtro da figura 10 pode ser expresso através da função de transferência de segunda ordem 2.14, que não possui zeros e tem como polos um par complexo conjugado. Por ter dois polos a mais que zeros, a função tem fase de -180° para uma frequência infinita.

$$\frac{V_{out}}{V_{in}} = \frac{\frac{1}{LC}}{s^2 + \frac{1}{R_{load}C}s + \frac{1}{LC}} \quad (2.14)$$

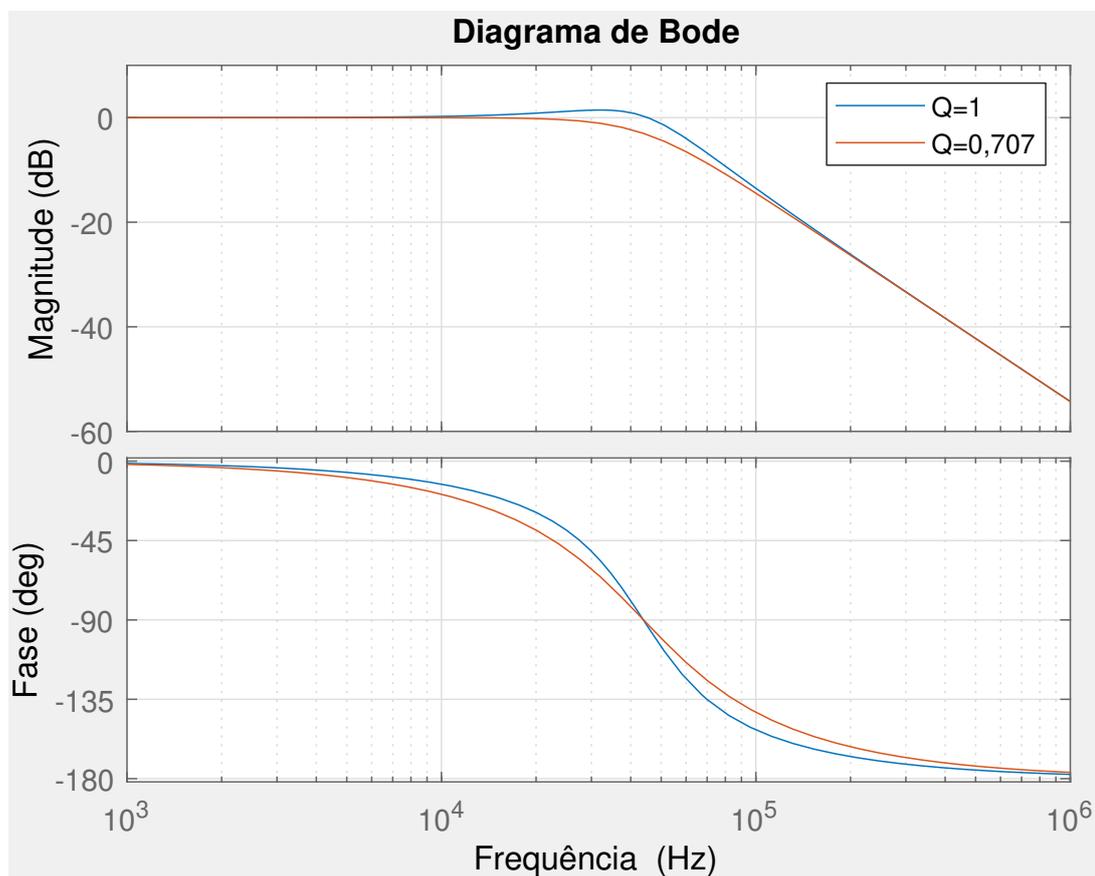
A frequência de corte f_c desta função, definida como a frequência para qual o filtro atenua o sinal de entrada em $-3dB$ é dado pela equação 2.15

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (2.15)$$

Apesar dos aspectos positivos de filtros Butterworth, que possuem fator de qualidade $Q \approx 0,707$, ou seja, demonstram um comportamento criticamente amortecido, algumas topologias de classe D podem se beneficiar de filtros com $Q > 0,707$, com comportamento subamortecido, que causa o surgimento de um pico de ressonância próximo a frequência de corte. Isso causa um aumento do ganho de malha para frequências perto deste pico, e em sistemas realimentados esse aumento pode se traduzir em um menor THD (PUTZEYS, 2009).

A figura 11 mostra a resposta em frequência para dois filtros como o da figura 10, para dois valores de Q .

Figura 11 – Resposta em frequência de filtros LC passa baixa com diferentes fatores de qualidade



Fonte:Autor

Os valores do indutor e capacitor são calculados a partir da frequência de corte e Q desejados a partir das equações 2.16 e 2.17 respectivamente.

$$L = \frac{R_{Load}}{2 \cdot \pi \cdot f_c \cdot Q} \quad (2.16)$$

$$C = \frac{Q}{2 \cdot \pi \cdot f_c \cdot R_{Load}} \quad (2.17)$$

3 Metodologia

Este capítulo apresenta o projeto de um amplificador classe D aos moldes da estrutura vista na figura 1, incluindo escolha da modulação, das chaves do estágio de potência e do filtro passa-baixa de saída.

Especificações de projeto são definidas, e os blocos operacionais de modulação, amplificação e filtro de saída são projetados de forma a atendê-las. Os componentes de cada bloco são dimensionados e escolhidos.

O circuito projetado é então simulado no software LTspice® para verificação de seu funcionamento.

3.1 Especificações

Para que o amplificador possa ser projetado e seus componentes dimensionados, é necessário definir as condições desejadas de operação, que variam de acordo com a aplicação. As seguintes características de projeto foram determinadas para o projeto deste trabalho:

- Potência de saída de : $50\text{ W @ }8\ \Omega$
- THD inferior à 1%

Para a modulação, uma topologia auto-oscilante será utilizada, por ser capaz de alcançar bom desempenho com menor complexidade quando comparada a uma modulação PWM tradicional, além de não necessitar de um gerador de sinal externo, diminuindo o número de componentes.

3.2 Topologia do Estágio de Potência

A topologia meia ponte foi escolhida para o projeto do amplificador por sua menor complexidade e baixo número de componentes quando comparada à ponte completa. O fenômeno de *Bus Pumping* é atenuado pelo uso de feedback e de grandes de capacitores de barramento, de forma que não há grande degradação de desempenho.

3.2.1 Cálculo da Alimentação

A partir da potência à ser entregue para a carga, e com a topologia do estágio de potência definida, deve-se calcular a tensão de alimentação mínima necessária para o

amplificador. Para a topologia meia ponte especificada, a potência máxima é calculada a partir da relação 2.10, portanto temos que:

$$50 W = \frac{V_{dd}^2}{2 \cdot 8 \Omega} \quad (3.1)$$

$$V_{dd} = \sqrt{100 \cdot 8} \quad (3.2)$$

$$V_{dd} = 28,28 V \quad (3.3)$$

Adiciona-se um fator de segurança na alimentação para evitar a saturação do amplificador durante transitórios, portanto a tensão de alimentação adotada é de 32 V. Como a topologia meia ponte requer um alimentação simétrica, uma barramento de $\pm 32 V$ será utilizado.

De maneira análoga, é realizado o cálculo da corrente máxima que circulará pela carga, e portanto pelos MOSFETs e indutor, através da equação 3.4.

$$P = R_{Load} \cdot I_{RMS}^2 \quad (3.4)$$

$$I_{RMS} = \sqrt{\frac{50 W}{8 \Omega}} \quad (3.5)$$

$$I_{RMS} = 2,50 A \quad (3.6)$$

Calcula-se em seguida o valor da corrente de pico.

$$I_{Pico} = \sqrt{2} \cdot I_{RMS} \quad (3.7)$$

$$I_{Pico} = 3,53 A \quad (3.8)$$

3.2.2 Escolha dos MOSFETs

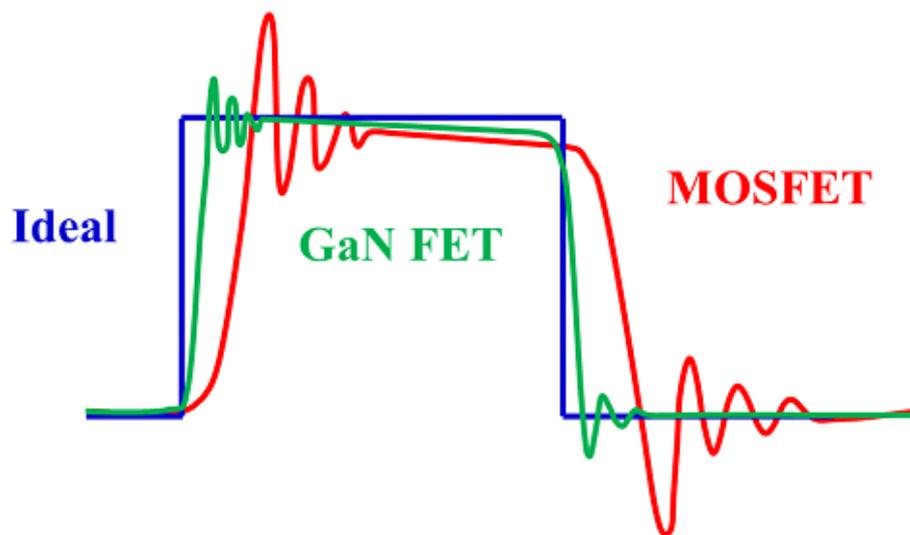
Como um dos principais componentes do amplificador, os MOSFETs do estágio de saída tem grande impacto no desempenho do amplificador. O objetivo de um amplificador é reproduzir o sinal de entrada da forma mais fiel possível, portanto os transistores escolhidos devem ter o comportamento mais próximo realizável de uma chave ideal.

Os MOSFETs de Silício (Si) foram os únicos transistores disponíveis comercialmente até as últimas décadas, quando alternativas como os transistores de Carbetto de

Silício SiC (*Silicon Carbide*) e Nitreto de Gálio GaN (*Gallium Nitrate*) surgiram, corrigindo diversas das deficiências do Si discutidas no capítulo 2.

Dentre as novas tecnologias, os GaN se mostram mais promissores, pois sua larga banda proibida (*Wide Band Gap*) resulta em menores valores de $R_{DS(ON)}$, t_r , t_f , Q_G além de não possuírem diodo de corpo, fazendo com que Q_{rr} seja zero (LIDOW et al., 2019). Essas características reduzem drasticamente as perdas de condução e chaveamento vistas nas equações 2.12 e 2.13, tornando possível a utilização de altas frequências de chaveamento, da ordem de MHz. Essa alta frequência no entanto torna necessário um design de PCB robusto para sua utilização, pois faz com que as indutâncias das trilhas se tornem relevantes, podendo alterar os sinais. Os MOSFETs GaN tem um comportamento mais próximo à uma chave ideal (Bakker; Duffy, 2017), como pode ser visto no comparativo da figura 12.

Figura 12 – Formas de onda de chaveamento de MOSFETs. Em azul, chave ideal; Em verde, GaN FET; Em vermelho, MOSFET Si.



Fonte: Adaptado de (LIDOW, 2014)

Visando uma maior eficiência, bem como uma maior frequência de chaveamento, GaN FETs foram utilizados pelas razões discutidas para o projeto do estágio de potência deste trabalho.

É necessário então escolher transistores que suportem pelo menos duas vezes a tensão de alimentação V_{dd} , somada a uma margem de segurança de pelo menos 10%. A máxima tensão suportada V_{DSMax} por um MOSFET pode ser encontrada no datasheet do

fabricante. Para a alimentação calculada temos que:

$$V_{DS_{Max}} = (2 \cdot 32 \text{ V}) \cdot 1,1 \quad (3.9)$$

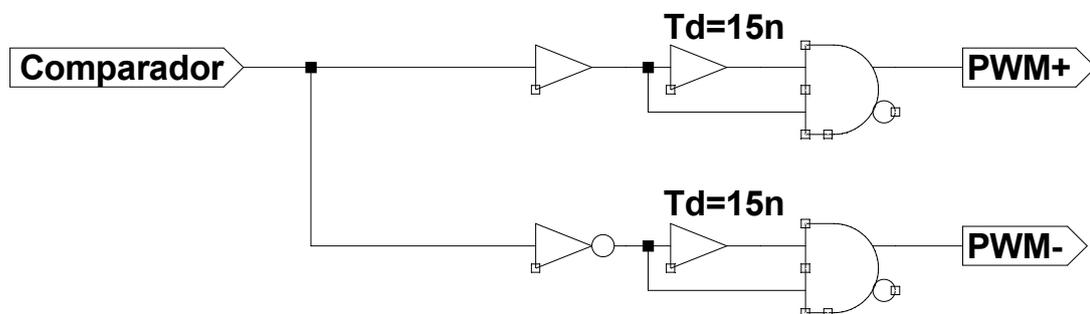
$$V_{DS_{Max}} = 70,4 \text{ V} \quad (3.10)$$

Após pesquisa em sites de componentes eletrônicos, o GaN FET escolhido foi o EPC2016C, da fabricante EPC, com V_{DS} máximo de 100 V e com capacidade de suportar uma corrente RMS máxima de 18 A, por apresentar baixos $R_{DS(ON)}$ e Q_G e ter um custo menor do que outras opções de transistores similares encontrados.

3.3 Gerador de Tempo Morto

O circuito implementado para geração de tempo morto T_d é apresentado na figura 13. O atraso de propagação de portas lógicas é utilizado para definir o tempo morto, que pode ser variado com a adição ou subtração de buffers ou inversores.

Figura 13 – Circuito gerador de tempo morto implementado



Fonte: Autor

A utilização de MOSFETs GaN que possuem rápido tempo de transição permite a escolha de um pequeno tempo morto, definido para este projeto em 15 ns.

Esse mesmo circuito realiza a inversão do sinal PWM para o MOSFET inferior da meia-ponte através de uma porta lógica inversora.

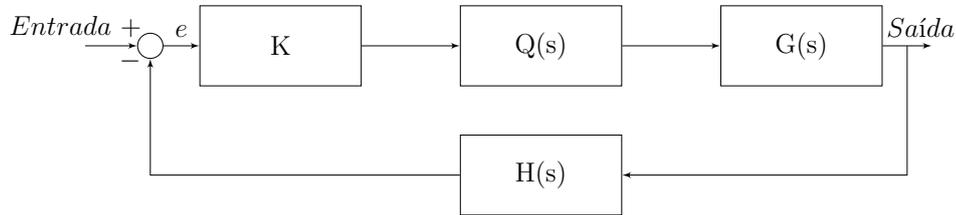
3.4 Modulação do Sinal

Para realizar a modulação do sinal em um trem de pulsos, a técnica de modulação auto-oscilante PSC foi selecionada por ser capaz de apresentar bom desempenho

sem a necessidade de um gerador de sinal externo, portanto utilizando um número reduzido de componentes. A modulação PSC também tem seu princípio utilizado em amplificadores comerciais de alta fidelidade, mostrando grande potencial para otimizações e melhorias (PURIFI-AUDIO, 2019).

Para realizar o projeto da modulação, o circuito da figura 7 foi representado pelo diagrama de blocos da figura 14, onde o ganho do amplificador foi modelado como um ganho K , $G(s)$ é o filtro demodulador com função de transferência vista em 2.14, $Q(s)$ é o atraso causado pelo tempo morto e tempo de propagação do circuito e $H(s)$ é o circuito de realimentação, composto por R_{fb} , C_{lead} e R_{lead} .

Figura 14 – Diagrama de Blocos de um amplificador com modulação PSC



Fonte: Autor

A função de transferência do circuito de avanço de fase $H(s)$ da realimentação pode ser aproximada pela seguinte relação simplificada 3.11, que não inclui R_{in} :

$$H(s) = \frac{(R_{lead} \cdot C_{Lead} + R_{fb} \cdot C_{Lead}) \cdot s + 1}{(R_{Lead} \cdot C_{Lead} \cdot R_{fb}) \cdot s + R_{fb}} \quad (3.11)$$

A frequência de oscilação é então determinada pela frequência em que a condição abaixo é satisfeita:

$$\angle ((G(s) \cdot Q(s) \cdot H(s)) = 180^\circ \quad (3.12)$$

Para este projeto, foi escolhida uma frequência de chaveamento de 1 MHz , o que possibilita uma maior atenuação das componentes de alta frequência pelo filtro demodulador. Frequências dessa magnitude são possíveis graças a utilização de MOSFETs GaN para o circuito.

3.4.1 Escolha do Comparador

Para a escolha do comparador, algumas especificações mínimas devem ser levadas em consideração. Ele deve aceitar uma alimentação simétrica, deve ser capaz de comutar com uma frequência igual ou maior que a de chaveamento de 1 MHz , com baixos tempos de subida e descida, e possuir um pequeno atraso de propagação. Esse último é de maior

relevância para a modulação PSC, pois o atraso faz parte da função de transferência do amplificador, e um pequeno atraso permite maior flexibilidade no projeto dos outros blocos.

Considerando essas especificações, o comparador LT1715 da Linear Technology foi escolhido. Com um atraso de propagação de 4 ns e frequência máxima de comutação de até 150 MHz, ele atende aos requisitos e possui modelo SPICE para simulação.

3.4.2 Projeto do Filtro de Saída

Como o filtro de saída é responsável por fornecer a maior parte do deslocamento de fase, o projeto do modulador será iniciado por ele. Para tal, uma frequência de chaveamento de 1 MHz, possível devido às capacidades dos transistores GaN, e um filtro com frequência de corte de 41 kHz foram escolhidos, com intuito de que haja grande atenuação do ruído de chaveamento na saída pelo filtro.

Para aumentar o ganho de malha nas frequências mais altas da faixa audível, um filtro com fator de qualidade $Q = 1,4$ foi projetado para a frequência de corte e carga especificadas. Os valores do indutor e capacitor são então calculados através das equações 2.16 e 2.17:

$$L = \frac{R_{Load}}{2 \cdot \pi \cdot f_c \cdot Q} \quad (3.13)$$

$$L = \frac{8 \Omega}{2 \cdot \pi \cdot 41 \text{ kHz} \cdot 1,4} \quad (3.14)$$

$$L = 22,18 \mu H \quad (3.15)$$

$$C = \frac{Q}{2 \cdot \pi \cdot f_c \cdot R_{Load}} \quad (3.16)$$

$$C = \frac{1,4}{2 \cdot \pi \cdot 41 \text{ kHz} \cdot 8 \Omega} \quad (3.17)$$

$$C = 679 \text{ nF} \quad (3.18)$$

Foram escolhidos então os valores comerciais dos componentes do filtro que mais se aproximam aos calculados, de 22 μH para o indutor e 680 nF para o capacitor.

Após o cálculo do filtro, e com o comparador e chaves definidos, o circuito do amplificador foi simulado no software LTspice® em malha aberta, para que fosse medido o atraso de propagação total, necessário para o projeto do circuito de avanço de fase

da realimentação. O atraso total encontrado para o circuito em malha aberta foi de aproximadamente 60 ns , temos então que $Q(s)$ pode ser dado pela equação 3.19

$$Q(s) = e^{(60 \cdot 10^{-9})s} \quad (3.19)$$

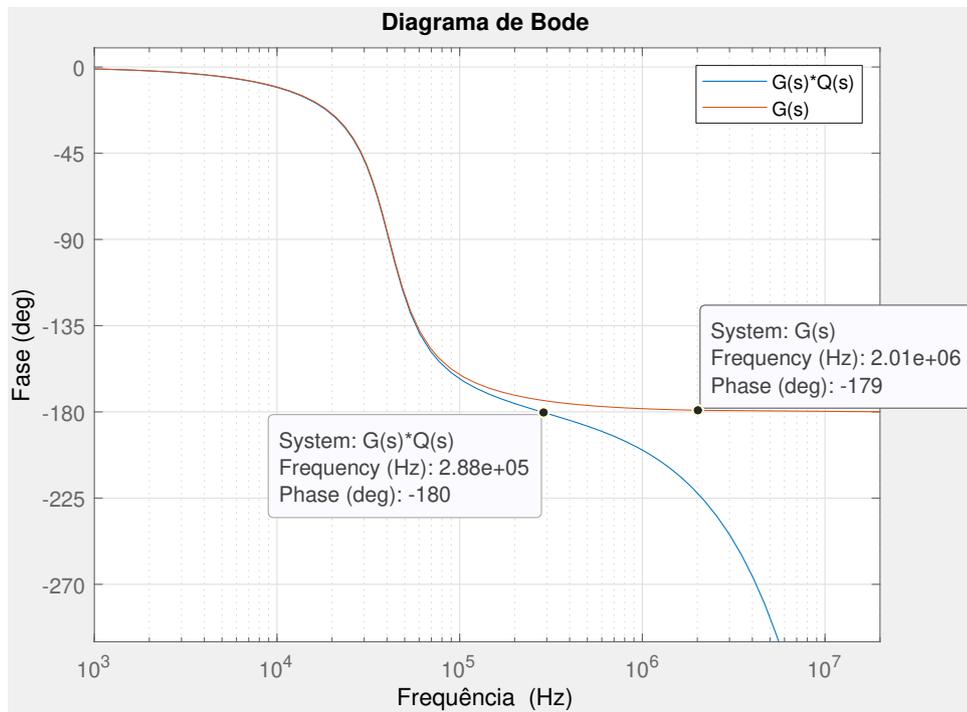
As equações 3.20 e 3.21 mostram a função de transferência do filtro calculado, com e sem o impacto do atraso respectivamente.

$$Q(s) \cdot G(s) = \frac{e^{(60 \cdot 10^{-9})s} (6.684 \cdot 10^{10})}{s^2 + 1.838 \cdot 10^5 s + 6.684 \cdot 10^{10}} \quad (3.20)$$

$$G(s) = \frac{6.684 \cdot 10^{10}}{s^2 + 1.838 \cdot 10^5 s + 6.684 \cdot 10^{10}} \quad (3.21)$$

Através do software MATLAB, a resposta em frequência da fase de 3.20 e 3.21 foi avaliada. A figura 15 mostra que enquanto $G(s)$ somente atinge fase de -180° no infinito, $Q(s) \cdot G(s)$ alcança essa fase para uma frequência de aproximadamente 288 kHz .

Figura 15 – Resposta em frequência da fase de $G(s)$ e $G(s) \cdot Q(s)$



Fonte: Autor

3.4.3 Circuito de Realimentação

Para que a fase de 3.20 cruze -180° somente na frequência desejada de 1 MHz , um circuito de avanço de fase com função de transferência vista em 3.11 é utilizado.

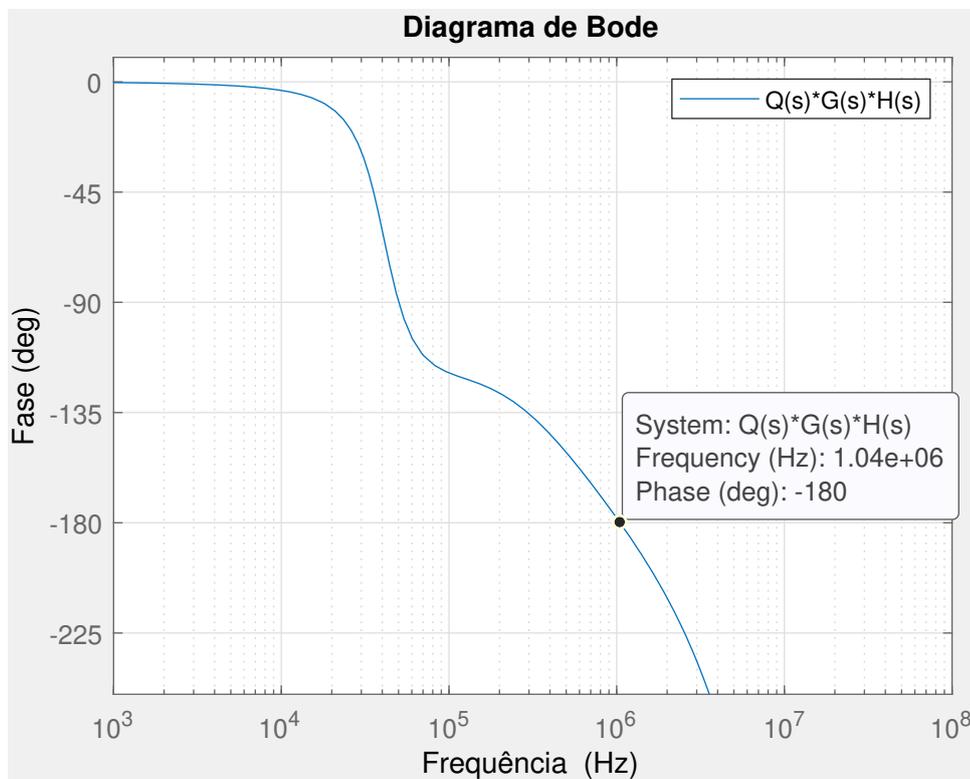
O ganho K do amplificador foi definido como 20, portanto de acordo com 2.9, e escolhendo $R_{in} = 1k\ \Omega$, R_{fb} deve ser $20k\ \Omega$. Com o valor de R_{fb} , foi projetado um $H(s)$ que fornece um avanço de fase de $48,8^\circ$ em uma frequência de 182 kHz , de forma que $Q(s) \cdot G(s) \cdot H(s)$ tenha fase -180° em aproximadamente 1 MHz . Os valores para C_{Lead} e R_{Lead} utilizados são apresentados abaixo:

$$C_{Lead} = 100\text{ pF} \quad (3.22)$$

$$R_{Lead} = 3,3\text{ k}\Omega \quad (3.23)$$

A resposta em frequência de $Q(s) \cdot G(s) \cdot H(s)$ é então avaliada no software MATLAB e é apresentada na figura 16. Pode-se perceber que o sistema tem fase -180° em aproximadamente $1,04\text{ MHz}$, próximo ao desejado.

Figura 16 – Resposta em frequência da fase de $Q(s) \cdot G(s) \cdot H(s)$



Fonte: Autor

3.5 Circuito de Driver dos MOSFETs

Uma vez definido os componentes do circuito, é necessário especificar um circuito de gate driver, responsável por realizar a comutação dos MOSFETs da meia ponte, de forma rápida e eficiente.

Existem poucos circuitos integrados feitos para atender as demandas de velocidade de comutação requeridas por GaN FETs. Uma opção viável é o gate driver para meia ponte LMG1210 da fabricante Texas Instruments, capaz de trabalhar com frequências de chaveamento de até 50 MHz, e possui um ajuste de tempo morto que pode variar entre 0 e 20 ns.

Devido a problemas com o funcionamento de seu modelo SPICE, o CI do gate driver foi substituído por uma fonte controlada por tensão, fornecendo o V_{GS} adequado para comutação do transistor, bem como a corrente de carregamento do capacitor de gate.

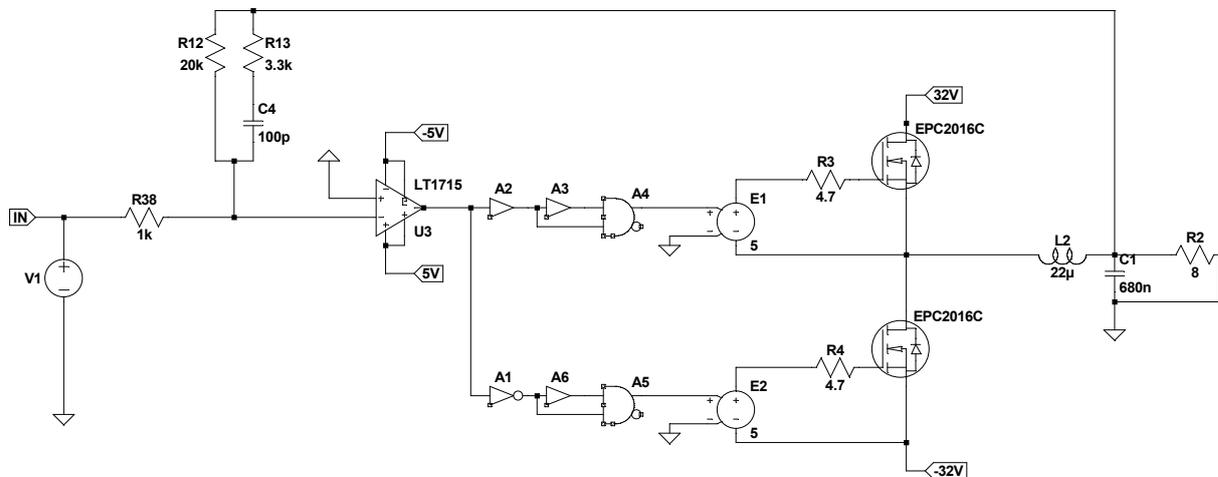
4 Simulações e Resultados

Após o projeto e escolha dos componentes do amplificador, o circuito foi simulado através do software LTspice® e seu desempenho foi avaliado. Neste capítulo será apresentado o circuito completo utilizado, bem como as formas de onda obtidas nos testes realizado em simulação

4.1 Circuito Simulado

A figura 17 mostra o esquemático do circuito com todos os componentes utilizados para a simulação. A fonte de tensão V1 representa o sinal de áudio de entrada, e foi configurada para gerar uma onda senoidal com tensão e frequência determinada pelo teste a ser realizado.

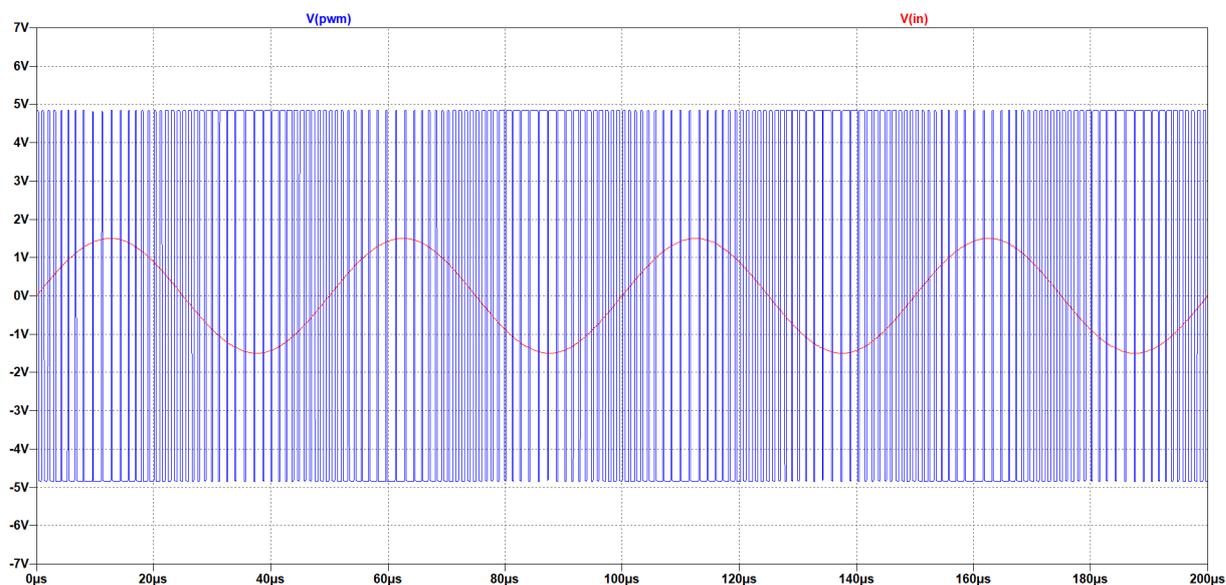
Figura 17 – Circuito Simulado



Fonte: Autor

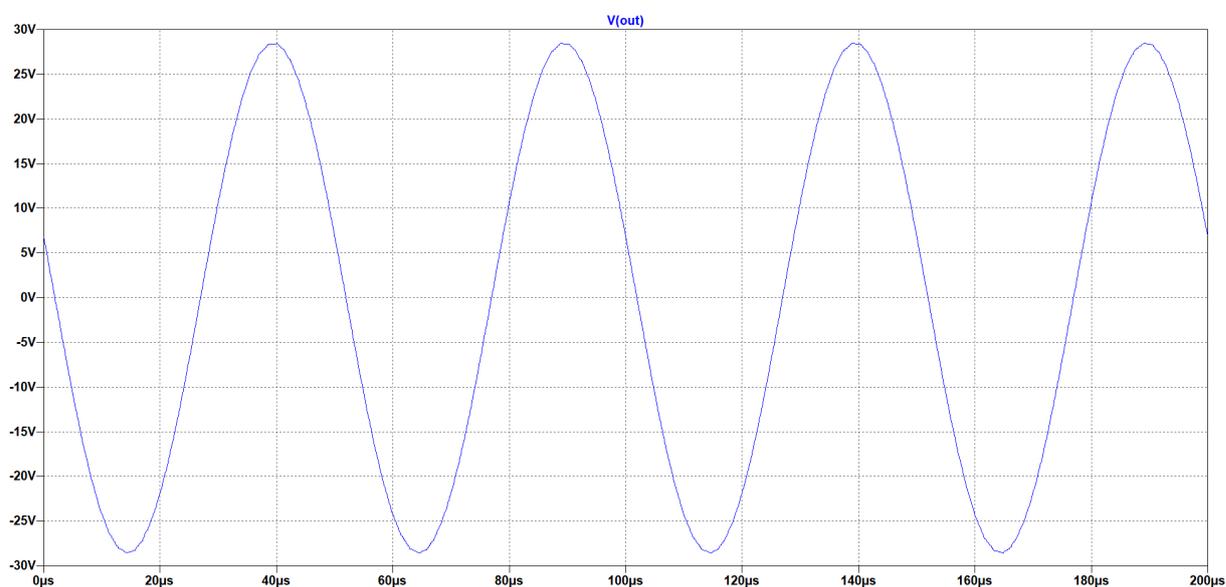
Para verificar o correto funcionamento do circuito, um sinal senoidal de frequência 1 kHz e com tensão de pico de 1,5 V foi aplicado na entrada. A figura 18 mostra a forma de onda da saída comparador, ou seja, o trem de pulsos do sinal modulado em azul, e a onda senoidal de entrada em vermelho. O sinal amplificado após o filtro de saída é apresentado na figura 19. Ambas as formas de onda foram obtidas após o circuito alcançar o regime permanente.

Figura 18 – Onda senoidal de 20 kHz modulada



Fonte: Autor

Figura 19 – Saída do amplificador para uma entrada de 20 kHz e 1,5 V



Fonte: Autor

O ganho total do amplificador G_v foi verificado para o sinal simulado. A senoide de saída tem tensão de pico igual a 28,38V para uma entrada com 1,5 V de pico, portanto

temos que:

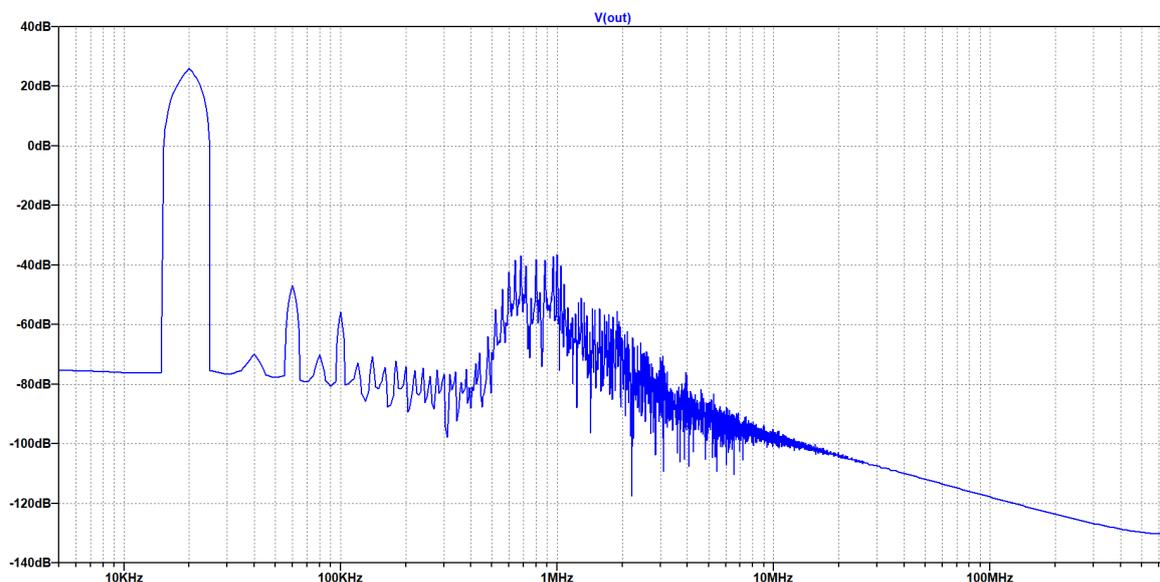
$$G_v = \frac{V_{PicoSaída}}{V_{PicoEntrada}} \frac{V}{V} \quad (4.1)$$

$$G_v = 18,93 \frac{V}{V} \quad (4.2)$$

O valor de ganho encontrado é próximo ao projetado de 20 e é satisfatório. A diferença se deve às aproximações realizadas na modelagem do circuito. Caso um ajuste seja necessário, o resistor R_{in} deve ser modificado, pois R_{fb} faz parte do circuito que determina a oscilação.

Pelo próprio software de simulação a FFT (*Fast Fourier Transform*) do sinal da figura 19 foi obtida e é apresentada na figura 20. Como esperado, o ruído de chaveamento é espalhado devido à variação desta frequência durante a operação do amplificador. Percebe-se também que os harmônicos ímpares do sinal de entrada dominam as distorções.

Figura 20 – FFT do sinal de saída do amplificador para uma entrada de 20 kHz e 1,5V



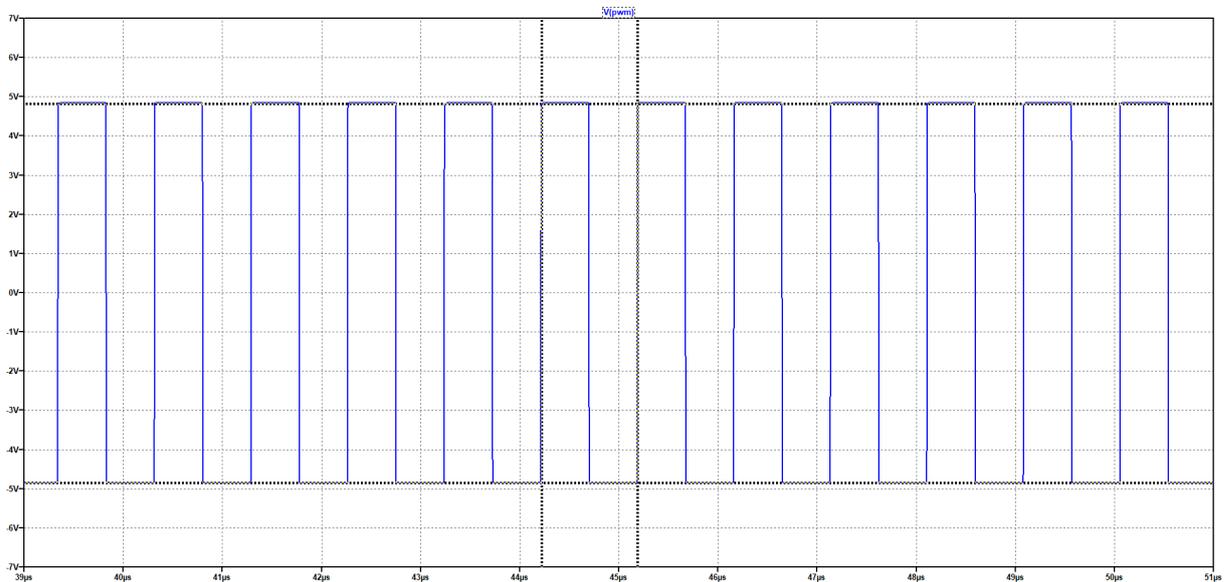
Fonte: Autor

4.2 Entrada Nula

O circuito também foi simulado para uma entrada nula, situação em que ocorre a frequência de chaveamento máxima definida. O sinal PWM desta simulação é apresentado na figura 21 com dois cursores para medição da frequência, com valores vistos na figura 22. A frequência de chaveamento obtida de 1,03 MHz não é exatamente a calculada, o

que era esperado, pois diversas aproximações foram feitas na modelagem do circuito, no entanto é um valor muito próximo ao desejado.

Figura 21 – Sinal PWM para uma entrada nula



Fonte: Autor

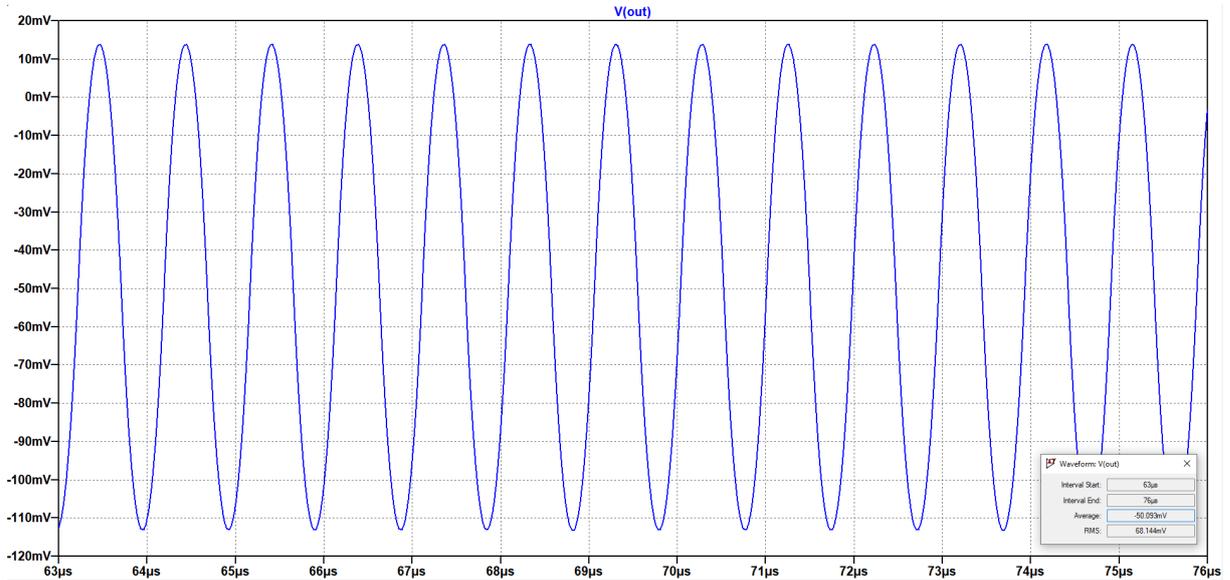
Figura 22 – Cursores utilizados na figura 21 para o cálculo de frequência

Cursor 1	
V(pwm)	
Horz: 44.218783µs	Vert: 4.8271946V
Cursor 2	
V(pwm)	
Horz: 45.185699µs	Vert: -4.8438346V
Diff (Cursor2 - Cursor1)	
Horz: 966.91569ns	Vert: -9.6710292V
Freq: 1.0342163MHz	Slope: -1.00019e+007

Fonte: Autor

A figura 23 mostra o sinal de saída do amplificador para uma entrada nula. O sinal observado é um ruído de chaveamento com frequência aproximada de 1 MHz, centrado em -50 mV e V_{RMS} de 68,14 mV. O offset DC de 50 mV, apesar de pequeno, pode causar danos a alto falantes e deve ser tratado.

Figura 23 – Sinal de saída do amplificador para uma entrada nula

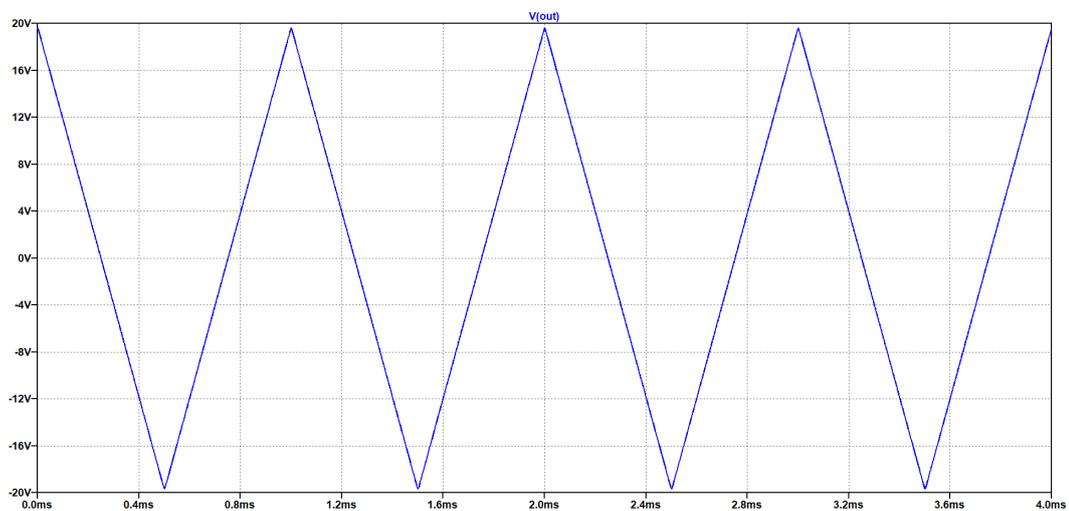


Fonte: Autor

4.3 Entrada Triangular

Com intuito de verificar a linearidade do amplificador, uma simulação com um sinal de entrada triangular com amplitude de 1 V e frequência de 1 kHz foi realizado. A figura 24 mostra a saída do amplificador para este teste. Percebe-se boa linearidade para todos valores de tensão, inclusive para os picos da triangular.

Figura 24 – Sinal de saída do amplificador para uma entrada triangular

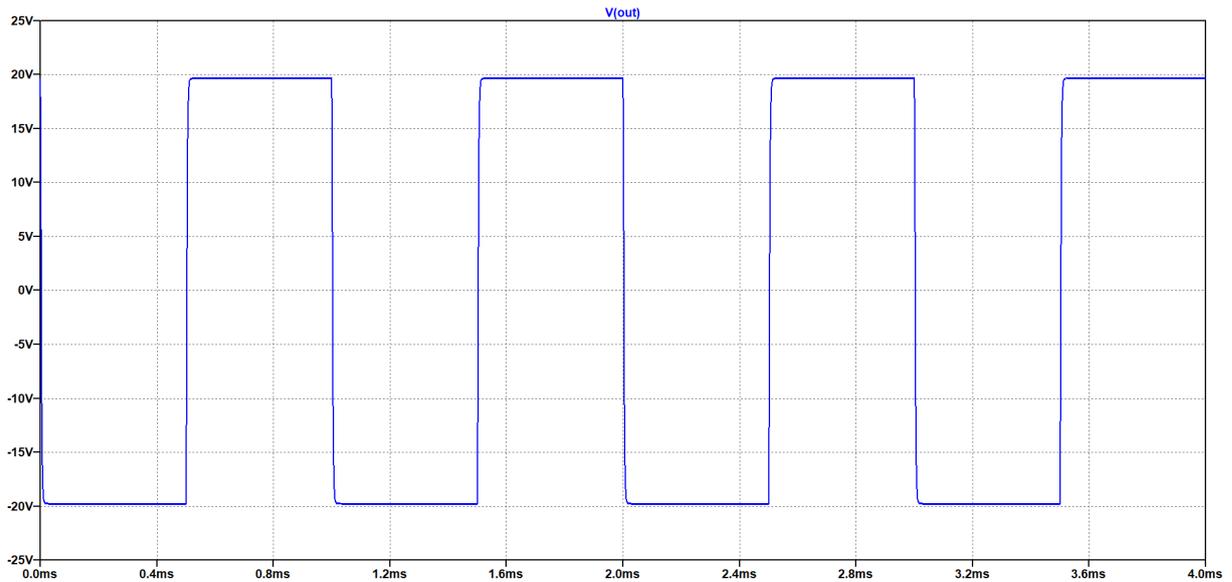


Fonte: Autor

4.4 Entrada Quadrada

Para avaliar o slew rate SR do amplificador, uma onda quadrada foi aplicada em sua entrada. O sinal amplificado é apresentado na figura 25, e um zoom da transição entre os valores negativo e positivo do sinal é visto na figura 26.

Figura 25 – Sinal de saída do amplificador para um sinal de entrada quadrado



Fonte: Autor

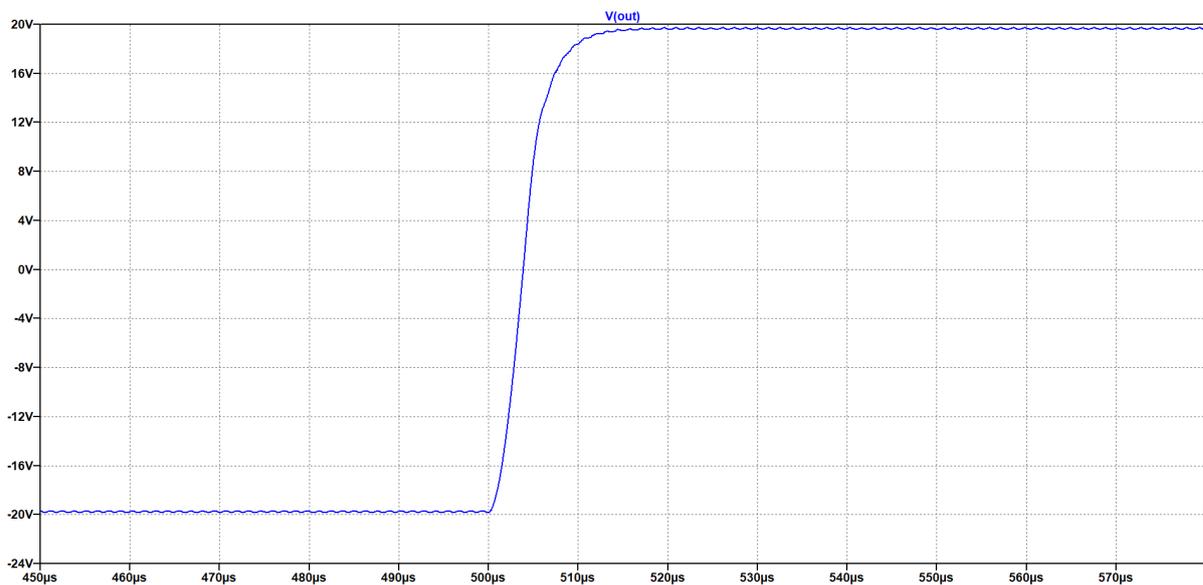
A partir da figura 26, o slew rate é calculado pela variação de tensão ΔV em relação à variação de tempo Δt , de acordo com a equação 4.3.

$$SR = \frac{\Delta V}{\Delta t} \quad (4.3)$$

$$SR = \frac{19 \text{ V} - (-19,83 \text{ V})}{36,56\mu - 24,67\mu} \quad (4.4)$$

$$SR = 3,27 \text{ V}/\mu\text{s} \quad (4.5)$$

Figura 26 – Rising edge do sinal de saída do amplificador para um sinal de entrada quadrado



Fonte: Autor

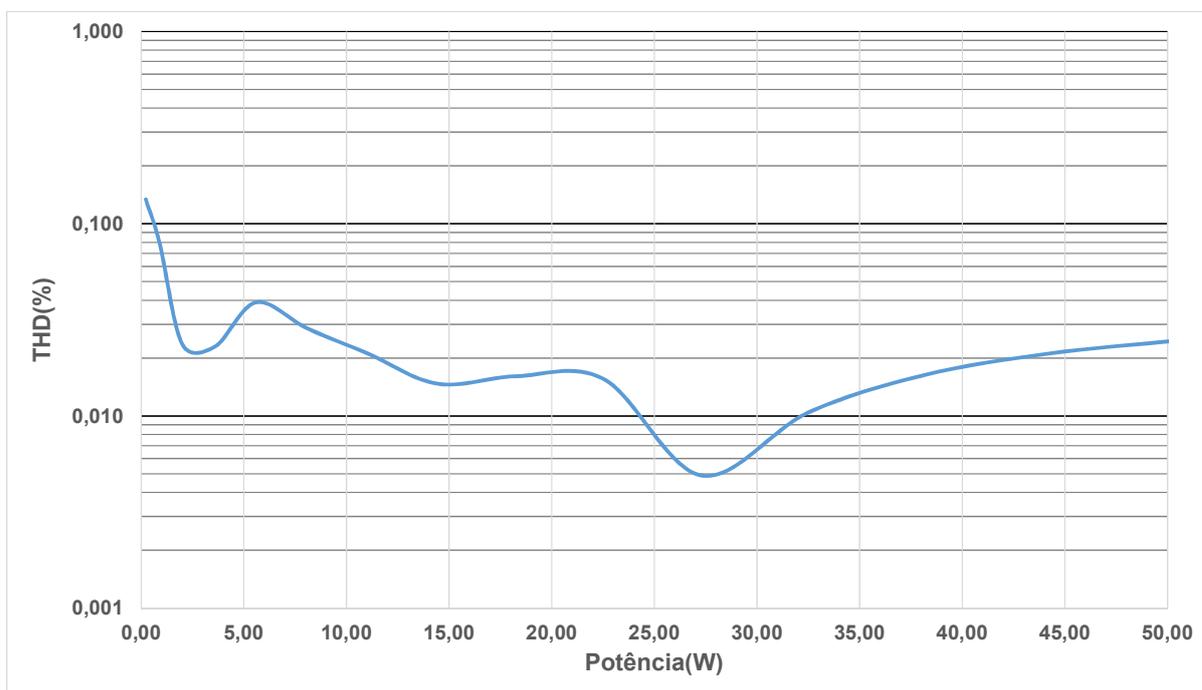
O slew rate de $3,27 V/\mu s$ obtido é baixo quando comparado a circuito integrados modernos, porém é suficiente para que o amplificador apresente um bom desempenho.

4.5 Distorção Harmônica Total

A medição da distorção harmônica total foi realizada através do comando “.four” do LTspice, que retorna o THD de um sinal para os N primeiros harmônicos, onde N é escolhido pelo usuário. A menor frequência testada para o amplificador foi de 1 kHz, portanto N foi definido como 20, para contabilizar todos os harmônicos dentro da faixa de frequência audível.

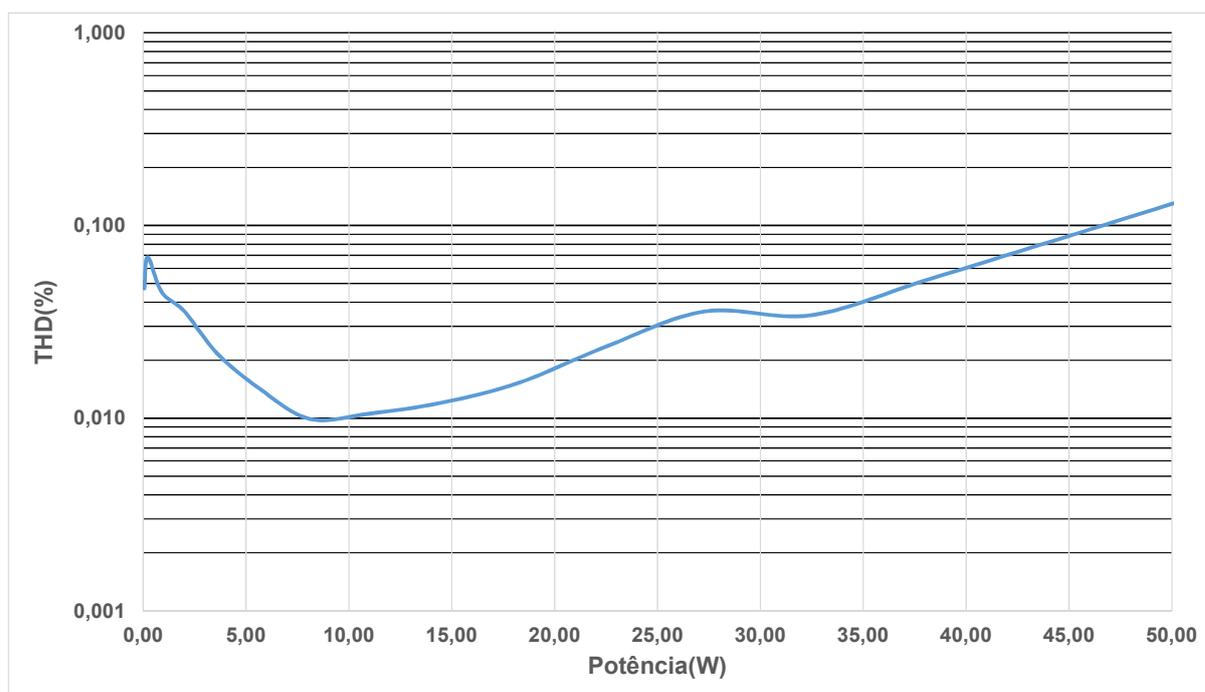
Com o uso do comando “.step” do LTspice, a tensão e frequência de entrada foram variados de forma separada e o valor de THD para cada iteração obtida. As figuras 27 e 28 mostram a variação de THD(%) em relação à potência de saída para uma entrada senoidal de 20 kHz e 1 kHz respectivamente.

Figura 27 – THD do amplificador em relação à potência para uma frequência de 20 kHz



Fonte: Autor

Figura 28 – THD do amplificador em relação à potência para uma frequência de 1 kHz

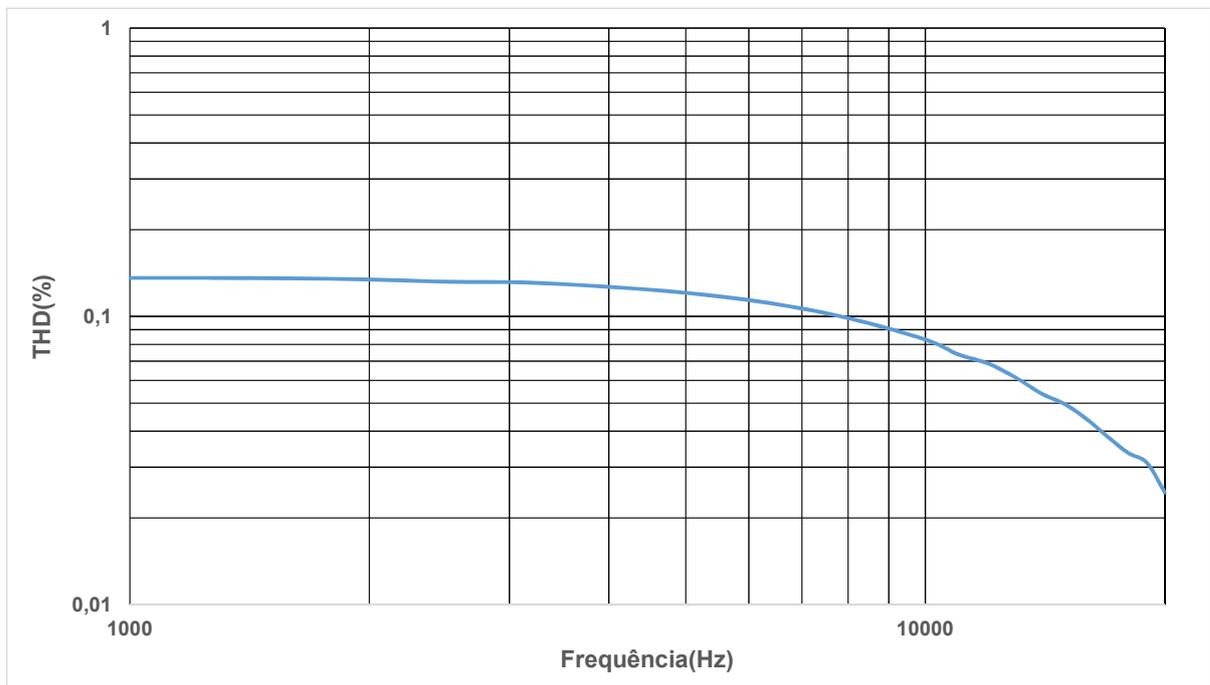


Fonte: Autor

O THD do amplificador permanece abaixo de 0,1% para praticamente todas as potências em ambas frequências, mostrando o bom desempenho do circuito projetado.

A figura 29 mostra o THD em relação à frequência de entrada, variada de 1 kHz até 20 kHz, com potência nominal entregue à carga. Frequências menores não foram verificadas devido ao longo tempo de simulação necessário. Este caso de potência nominal teoricamente apresentar o pior THD do amplificador, e potências menores tendem a produzir THDs mais baixos.

Figura 29 – THD do amplificador em relação à frequência para potência de saída nominal



Fonte: Autor

4.6 Rejeição de Fonte

Para o cálculo da razão de rejeição, uma fonte de tensão senoidal com amplitude de 5 V ($3,53 V_{RMS}$) e frequência de 20 kHz foi conectada em série com a alimentação de 32 V do amplificador, para simular um ruído de fonte. O circuito foi então simulado com entrada nula, e um valor RMS de 71,92 mV foi obtido na saída do amplificador. A mesma simulação sem a fonte de ruído na alimentação resultou em 67,875 mV, portanto de acordo com a equação 2.2:

$$PSRR = 20 \log \frac{\Delta_{Saída}}{\Delta_{Fonte}} \quad (4.6)$$

$$PSRR = 20 \log \left(\frac{71,92 \text{ mV} - 67,875 \text{ mV}}{3,53 \text{ V} - 0 \text{ V}} \right) \quad (4.7)$$

$$PSRR = 20 \log(0,0011469) \quad (4.8)$$

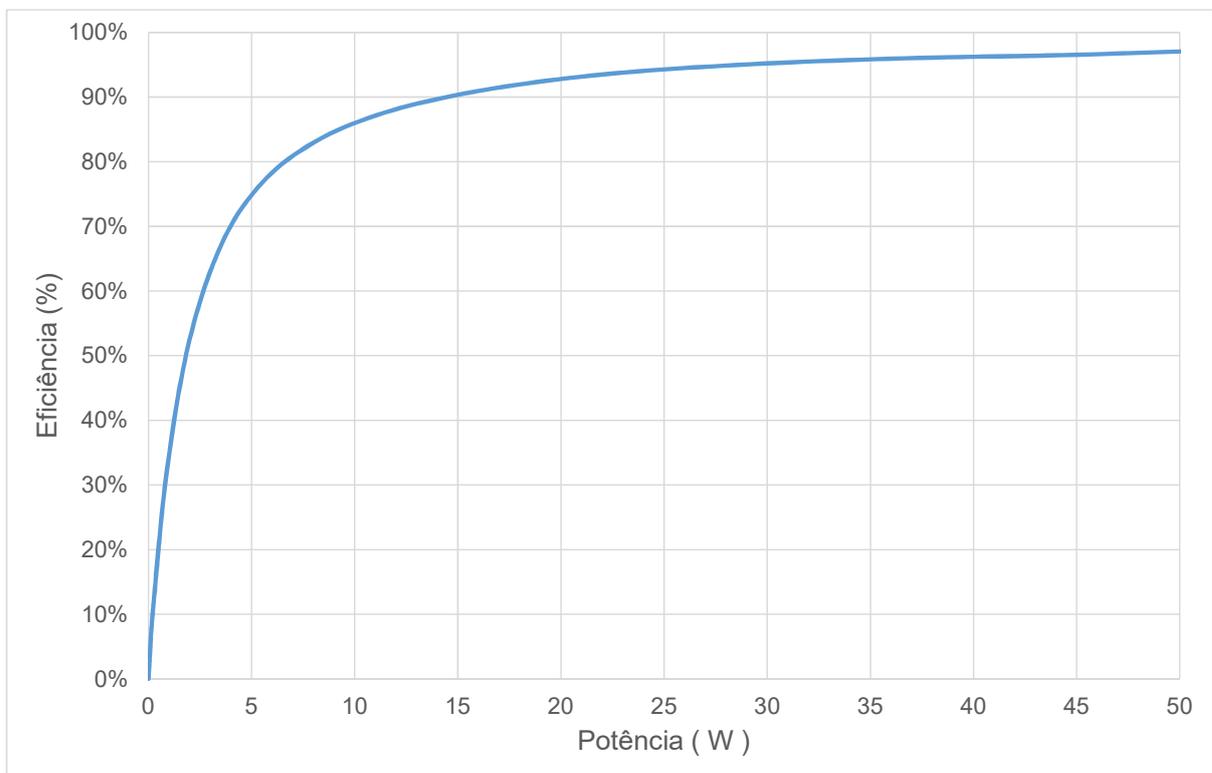
$$PSRR = -58,81 \text{ dB} \quad (4.9)$$

4.7 Eficiência

Durante a variação de potência realizada para o cálculo do THD da figura 27, com entrada de 20 kHz, a eficiência η do amplificador para cada valor de potência foi calculado através da equação 4.10. A figura 30 mostra um gráfico relacionando eficiência a potência fornecida para a carga.

$$\eta = \frac{P_{out}}{P_{V_{cc}} + P_{V_{ee}}} \quad (4.10)$$

Figura 30 – Eficiência do amplificador em relação à potência de saída



Fonte: Autor

O amplificador apresenta boa eficiência, alcançando um rendimento de 97% para a potência nominal, mas sofre para baixas potências devido as perdas de chaveamento. Em uma implementação real, é esperado que a eficiência seja reduzida, pois perdas como as do indutor não são bem aproximadas em simulação.

Conclusão

Neste trabalho foi realizado o projeto de um amplificador classe D com uma modulação auto-oscilante PSC e potência nominal de 50 W. O projeto foi então simulado no software LTspice® e analisado com relação as métricas de desempenho THD e PSRR. Os benefícios de transistores GaN para amplificadores de áudio foi brevemente discutido, e estes utilizados para a simulação do circuito.

Os resultados de THD e PSRR obtidos em simulação mostram que a técnica de modulação auto-oscilante PSC é robusta, alcançando distorções máxima de 0,13%, com um baixo número de componentes e baixa complexidade de implementação. Com THD máximo superior à 0,01%, este amplificador não pode ser considerado de alta fidelidade, mas exibe alta eficiência de até 97% para potência nominal. Isso se deve principalmente devido a utilização de transistores GaN para o estágio de saída, cujas característica permitem o chaveamento em altas frequências, com perdas iguais ou menores à seus equivalentes de silício.

Apesar do bom desempenho, o circuito apresentado pode ser aprimorado com a utilização de realimentação de ordens superiores e outras técnica de compensação que podem ser melhor estudadas. Isso requer uma melhor modelagem das não linearidades do amplificador.

Referências

- Aziz, P. M.; Sorensen, H. V.; vn der Spiegel, J. An overview of sigma-delta converters. *IEEE Signal Processing Magazine*, v. 13, n. 1, p. 61–84, 1996. Citado na página 19.
- Bakker, R.; Duffy, M. Maximising the efficiency of a class-d audio amplifier output stage. In: *2017 28th Irish Signals and Systems Conference (ISSC)*. [S.l.: s.n.], 2017. p. 1–5. Citado 2 vezes nas páginas 14 e 31.
- CEREZO, J. *Class D Audio Amplifier Performance Relationship to MOSFET Parameters*. 2016. Application Note AN-1071, International Rectifier. Citado na página 25.
- FRANTZ, G. W. *Conversor Híbrido Aplicado A Áudio: Estudo Comparativo Com Amplificadores Classe D*. 1–92 p. Dissertação (Mestrado) — Universidade Federal de Santa Maria, 2019. Citado 2 vezes nas páginas 21 e 22.
- FREIXENET, M. C. *Implementation and verification of a hardware-based controller for a three-phase induction motor on an FPGA*. Tese (Doutorado) — UPC, Escola Politècnica Superior d'Enginyeria de Manresa, Departament d'Enginyeria Minera, Industrial i TIC, Mar 2019. Citado na página 16.
- GAALAAS, E. Class d audio amplifiers: What, why, and how. *Analog Dialogue*, v. 40, n. 6, p. 1–7, 2006. Citado 3 vezes nas páginas 12, 22 e 26.
- Hafizovic, D.; Karlsson, M. *GaN Transistor based digital class-D amplifier with Global Feedback*. Dissertação (Mestrado) — Chalmers tekniska högskola / Institutionen för elektroteknik, 2020. Disponível em: <<https://hdl.handle.net/20.500.12380/300862>>. Citado na página 26.
- HOLMES, D.; LIPO, T. *Pulse Width Modulation for Power Converters: Principles and Practice*. Wiley, 2003. (IEEE Press Series on Power Engineering). ISBN 9780471208143. Disponível em: <<https://books.google.com.br/books?id=8LGi1AjSfpcC>>. Citado na página 16.
- Jiang, X. Fundamentals of audio class d amplifier design: A review of schemes and architectures. *IEEE Solid-State Circuits Magazine*, v. 9, n. 3, p. 14–25, 2017. Citado na página 14.
- Jingxue Lu; Gharpurey, R. A self oscillating class d audio amplifier with 0.0012% thd+n and 116.5 db dynamic range. In: *IEEE Custom Integrated Circuits Conference 2010*. [S.l.: s.n.], 2010. p. 1–4. Citado na página 20.
- KANG, Y. et al. A review of audio class d amplifiers. In: IEEE. *2016 International Symposium on Integrated Circuits (ISIC)*. [S.l.], 2016. p. 1–4. Citado 3 vezes nas páginas 15, 17 e 20.
- LIDOW, A. *How to GaN: eGaN® FETS in High Performance Class-D Audio Amplifiers*. 2014. Disponível em: <<https://www.eeweb.com/how-to-gan-egan-fets-in-high-performance-class-d-audio-amplifiers/>>. Citado na página 31.

LIDOW, A. et al. *GaN transistors for efficient power conversion*. [S.l.]: John Wiley & Sons, 2019. Citado na página 31.

LIU, Y.; FURTH, P.; TANG, W. Hardware-efficient delta sigma-based digital signal processing circuits for the internet-of-things. *Journal of Low Power Electronics and Applications*, MDPI AG, v. 5, n. 4, p. 234–256, Nov 2015. ISSN 2079-9268. Disponível em: <<http://dx.doi.org/10.3390/jlpea5040234>>. Citado na página 18.

Meng Tong Tan et al. An investigation into the parameters affecting total harmonic distortion in low-voltage low-power class-d amplifiers. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, v. 50, n. 10, p. 1304–1315, 2003. Citado na página 17.

MICROCHIP. *PWM Operations*. Disponível em: <<https://microchipdeveloper.com/pwr3101:pwm-operations>>. Citado na página 23.

OLIVEIRA, T. R. de. *Amplificadores para Áudio de Alta Fidelidade e Alta Eficiência*. 2008. Trabalho de Conclusão de Curso (Bacharel em Engenharia Elétrica), UFMG (Universidade Federal de Minas Gerais), Belo Horizonte, Brazil. Citado 2 vezes nas páginas 14 e 18.

PURIFI-AUDIO. *1ET400A Datasheet*. [S.l.], 2019. Rev. 1. Citado 2 vezes nas páginas 12 e 33.

PUTZEYS, B. Simple self-oscillating class d amplifier with full output filter control. *Journal Of The Audio Engineering Society*, may 2005. Citado 3 vezes nas páginas 13, 20 e 21.

PUTZEYS, b. globally modulated self-oscillating amplifier with improved linearity. *journal of the audio engineering society*, august 2009. Citado 2 vezes nas páginas 21 e 27.

SELF, D. *Audio power amplifier design handbook*. [S.l.]: Routledge, 2012. Citado na página 12.