

Alexandre Silva Pacheco

Trabalho de Conclusão de Curso
Estudo na Eficiência de conversores estáticos
de duplo estágio para realizar a interface entre
a rede elétrica e uma microrrede c.c..

Belo Horizonte

2018

Alexandre Silva Pacheco

Trabalho de Conclusão de Curso
Estudo na Eficiência de conversores estáticos de duplo estágio para realizar a interface entre a rede elétrica e uma microrrede c.c..

Monografia apresentada durante o Seminário dos Trabalhos de Conclusão do Curso de Graduação em Engenharia Elétrica da UFMG, como parte dos requisitos necessários à obtenção do título de Engenheiro Eletricista.

Universidade Federal de Minas Gerais – UFMG

Escola de Engenharia

Curso de Graduação em Engenharia Elétrica

Orientador: Prof. Thiago Ribeiro de Oliveira

Belo Horizonte

2018

*Este trabalho é dedicado ao amor da minha vida, Lorena.
Obrigado pelo apoio, compreensão e motivação. Você deu sentido à minha vida.*

Agradecimentos

Gostaria de agradecer à minha mãe e minha irmã, pelo apoio e suporte. Também gostaria de agradecer aos meus sogros pelo auxílio nos momentos difíceis e minha cunhada.

Gostaria de agradecer também ao professor Thiago Oliveira pela paciência e ajuda na realização do trabalho e todos os amigos que me ajudaram direta e indiretamente na realização deste.

Porque você falha, você tem a força para se levantar de novo... é isso que acredito ser a força verdadeira! - Hyuuga Hinata.

Resumo

Com o grande crescimento da geração de energia solar e o uso de equipamentos em corrente contínua, voltou-se ao questionamento de qual a melhor distribuição, se em corrente alternada ou corrente contínua.

O principal ponto da forma de geração e distribuição em corrente contínua se deve à geração distribuída, no qual a energia é gerada localmente. É inegável o grande aumento de eficiência em microrredes com corrente contínua se a geração for justamente em corrente contínua, mas ainda assim é necessário conectar com o sistema integrado nacional, que é em corrente alternada.

O enfoque deste trabalho é realizar algumas combinações de topologias e ver a eficiência global do sistema justamente nestes conversores que fazem a interface entre uma rede em corrente alternada e uma hipotética microrrede de corrente contínua.

Há combinações de topologias de conversores de duplo estágio que chegam próximo a 95%, como o Flying Cap - Meia Ponte e o Meia Ponte - Meia Ponte, que mostram a potencial evolução dos conversores e componentes neles empregados.

Palavras-Chaves: Eficiência. Conversores de dois níveis. Flying Cap. Half Bridge. Full Bridge. NPC.

Abstract

With the continuous growing solar energy generation and the increasing use of equipment in direct current, we turned to the question of the distribution in alternating current or direct current.

The main point of the form of generation and distribution in direct current is due to the distributed generation, in which the energy is generated locally. It is undeniable the great increase of efficiency in microgrids with direct current if the generation is just in direct current, but still necessary to connect with the national integrated system, that is in alternating current.

The focus of this work is to perform some combinations of topologies and see the overall efficiency of the system precisely in these converters that interface between a network in alternating current and a hypothetical DC microgrid.

There are combinations of dual stage converters topologies that come close to 95 %, such as the Flying Cap - Half Bridge and Half Bridge - Half Bridge, which show the potential evolution of converters and components employed.

Palavras-Chaves: Efficiency. Two level converter. Flying Cap. Half Bridge. Full Bridge. NPC.

Lista de ilustrações

Figura 1 – Visão geral da interface entre a rede e a microrrede.	23
Figura 2 – Configuração da simulação. Tensão de entrada $127 V_{RMS}$, Tensão do barramento CC de 600V e tensão de saída de 380V.	25
Figura 3 – Topologias de dois estágios.	29
Figura 4 – Topologias de múltiplos estágios.	29
Figura 5 – Diagrama do diodo. Anodo(A), junção P. Catodo (K), junção N. Corrente (I).	31
Figura 6 – Representação do diodo real através de uma fonte de tensão V_{TO} e um resistor interno r_T	32
Figura 7 – Comportamento estático do diodo real. Há a tensão reversa máxima, V_{RRM} e a tensão mínima para condução, V_{TO} . É possível também notar que há uma relação linear entre a tensão e a corrente e é dada por $1/r_T$	32
Figura 8 – Comportamento dinâmico de bloqueio do diodo.	32
Figura 9 – Correntes I_F e tensão V_F de condução, para diferentes temperaturas, retiradas do datasheet.	33
Figura 10 – Representação do capacitor no diagrama de circuitos.	34
Figura 11 – Representação do dielétrico, em cinza, no interior do capacitor.	34
Figura 12 – Capacitor com capacitância C, resistência R_{se} e indutância L_{se}	34
Figura 13 – Composição do Mosfet, como referência, e o IGBT, utilizado no trabalho.	35
Figura 14 – Corrente de coletor, I_c vs Tensão entre coletor e emissor, V_{CE} retirada de um datasheet.	35
Figura 15 – Perdas no Transistor.	36
Figura 16 – Comportamento do IGBT, representado em um datasheet.	36
Figura 17 – Representação das perdas ao ligar, E_{ON} , e das perdas ao desligar, E_{OFF} , que é maior.	37
Figura 18 – Tensão de referência contínua.	37
Figura 19 – Sinal portadora triangular.	38
Figura 20 – Representação da modulação PWM através dos blocos de controle V_Control_1 e V_Control_2 (Que é V_Control_1 multiplicado pela constante $K = -1$) e uma portadora triangular, gerando os sinais de controle s1, s2, s3 e s4.	39
Figura 21 – Modulação Full. Sinais de controle V_Control_1, sendo a entrada do primeiro comparador, e V_Control_2, entrada do segundo comparador. Gerando os sinais de comando s1 e s3.	39

Figura 22 – Sinal de Controle $V_Control_1$ e duas portadoras deslocadas, $V_portadora1$ e $V_portadora2$. São gerados os sinais de comando depois do comparador, $s1, s2, s3$ e $s4$	40
Figura 23 – Exemplificação da entrada dos sinais de comando, $s1, s2, s3$ e $s4$ para Ponte Completa	40
Figura 24 – Sinal de Controle $V_Control_1$ e duas portadoras deslocadas, $V_portadora1$ e $V_portadora2$	41
Figura 25 – Exemplificação da entrada dos sinais de comando, $s1, s2, s3$ e $s4$ para NPC	41
Figura 26 – Valores de capacitores para uma dada tensão de barramento e variação na magnitude da ondulação. Fonte: (OLIVEIRA, 2016)	44
Figura 27 – Bloco de Controle. Tensão de Entrada(V_{dc}), Tensão de saída(V_o), Corrente de Entrada(i_L), Sinais de controle (s_1, s_2, s_3, s_4)	45
Figura 28 – Circuito Meia Ponte.	46
Figura 29 – Tensão do barramento CC (V_{DC}), de 600V com um ripple de 2.5%. Corrente no indutor (I_L) e Corrente de referência (I_{ref}). Tensão nos capacitores, V_{DC1} e V_{DC2}	46
Figura 30 – Diagrama do circuito Neutral Point Clamped (NPC).	47
Figura 31 – Tensão do barramento CC (V_{DC}), de 600V com um ripple de 2.3%. Corrente no indutor (I_L) e Corrente de referência (I_{ref}). Tensão nos capacitores, V_{DC1} e V_{DC2}	47
Figura 32 – Diagrama do circuito Flying Cap.	48
Figura 33 – Tensão do barramento CC (V_{DC}), de 600V com um ripple de 2.5%. Corrente no indutor (I_L) e Corrente de referência (I_{ref}). Tensão nos capacitores, V_{DC1} e V_{DC2}	49
Figura 34 – Circuito Ponte Completa CA/CC.	49
Figura 35 – Tensão do barramento CC (V_{DC}), de 600V com um ripple de 2.5%. Corrente no indutor (I_L) e Corrente de referência (I_{ref}).	50
Figura 36 – Circuito Meia Ponte CC.	50
Figura 37 – Tensão de saída CC (V_{DC}), de 380V. Corrente no indutor (I_L) e Corrente de referência (I_{ref}).	51
Figura 38 – Circuito Ponte Completa CC.	51
Figura 39 – Tensão de saída CC (V_{DC}), de 380V. Corrente no indutor (I_L) e Corrente de referência (I_{ref}).	52
Figura 40 – Circuito Flying Cap CC/CC.	52
Figura 41 – Tensão de saída CC (V_{DC}), de 380V. Corrente no indutor (I_L) e Corrente de referência (I_{ref}).	53
Figura 42 – Local no Psim para adicionar curvas características do componente IGBT.	55

Figura 43 – Blocos utilizados para facilitar a simulação e análise de resultados. . . .	57
Figura 44 – Tensão do barramento ($V_{Barramento}$) e tensão na carga (V_{dc}) para a configuração Meia ponte - Flying Cap	58
Figura 45 – Combinações para o primeiro conversor como Ponte Completa.	58
Figura 46 – Perdas no IGBT do primeiro estágio na combinação FULL-FULL	59
Figura 47 – Perdas no IGBT no segundo estágio na combinação FULL-FULL	59
Figura 48 – Perdas no IGBT do primeiro estágio na combinação FULL-HALF	59
Figura 49 – Perdas no IGBT no segundo estágio na combinação FULL-HALF	60
Figura 50 – Perdas no IGBT do primeiro estágio na combinação FULL-FC	60
Figura 51 – Perdas no IGBT no segundo estágio na combinação FULL-FC	60
Figura 53 – Combinações para o primeiro conversor como Meia Ponte.	61
Figura 55 – Combinações para o primeiro conversor como Flying Cap.	62
Figura 57 – Combinações para o primeiro conversor como NPC.	63
Figura 59 – Eficiência, em porcentagem, das diferentes combinações de topologia. .	64

Lista de tabelas

Tabela 1 – Correntes eficazes no Capacitor	53
Tabela 2 – Correntes eficazes no Capacitor	53
Tabela 3 – Capacitor do filtro de saída.	54
Tabela 4 – Diodo Escolhido.	54
Tabela 5 – Transistor escolhido.	54
Tabela 6 – Diodo escolhido.	54

Lista de abreviaturas e siglas

CA	Corrente Alternada
CC	Corrente Contínua
CHB	Cascaded H-Bridge
ESR	Equivalent Series Resistance
FC	Flying Cap
FULL	Full Bridge
HALF	Half Bridge
IGBT	Insulated Gate Bipolar Transistor
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
NPC	Neutral Point Clamped
PID	Proportional–Integral–Derivative
PLL	phase-locked loop
PWM	Pulse With Modulation
RMS	Root Mean Square
SiC	Carbeto de Silício
SPWM	Sinusoidal Pulse With Modulation

Sumário

1	INTRODUÇÃO	23
1.1	Contexto	23
1.2	Colocação do problema	23
1.3	Objetivo geral	24
1.4	Explicação sobre o tema	24
1.5	Solução proposta	24
1.6	Objetivos específicos	25
1.7	Organização do trabalho	25
2	VISÃO GERAL	27
2.1	Histórico do Problema	27
2.2	Estado da Arte	28
3	TEORIA	31
3.1	Fundamentação básica dos componentes	31
3.1.1	Diodos de potência	31
3.1.1.1	Funcionamento	31
3.1.1.2	Perdas	33
3.1.2	Capacitor	33
3.1.2.1	Funcionamento	33
3.1.2.2	Perdas	34
3.1.3	Transistores	35
3.1.3.1	Funcionamento	35
3.1.3.2	Perdas	36
3.2	Modulações	37
3.2.1	Explicação teórica	37
3.2.1.1	Sinal de Referência	37
3.2.1.2	Sinal de portadora	38
3.2.1.3	Modulador	38
4	METODOLOGIA	43
4.1	Topologias	43
4.1.1	Capacitor e Filtro	44
4.1.1.1	Capacitor	44
4.1.1.2	Filtro	44
4.1.2	Controle	45

4.1.3	CA - CC	45
4.1.4	CC - CC	50
4.2	Componentes Reais	53
4.2.1	Capacitores	53
4.2.2	Diodos	54
4.2.3	Transistor Escolhido	54
4.3	PSIM	55
4.3.1	PSIM - Módulo Térmico	55
5	RESULTADOS E DISCUSSÃO	57
6	CONCLUSÕES	65
	REFERÊNCIAS	67

1 Introdução

1.1 Contexto

Uma microrrede é um sistema independente de distribuição de energia que engloba cargas locais, geração distribuída, armazenamento e gerenciamento de energia em um mesmo grupo. Tal sistema pode se interligar à rede elétrica ou operar de forma ilhada.

Uma microrrede C.C (corrente contínua) típica possui um conversor de interface CA/CC com a rede e toda distribuição local (ou parte dela) em corrente contínua, com níveis de tensão na ordem de 380V, podendo haver no entanto, barramentos secundários de baixa tensão em 48V ou 24V. O conversor de interface tem um papel importante no gerenciamento do intercâmbio de energia com a rede da concessionária, mas também atua no sentido de isolar a microrrede de distúrbios oriundos da rede elétrica (fisicamente se necessário) e na definição dos níveis de segurança da microrrede.

Além disso, ao trocar energia com a rede elétrica, as perdas do conversor ditam a eficiência da microrrede como um todo, sendo então a sua escolha crucial para o desempenho da microrrede. Uma visão geral pode ser vista em 1.

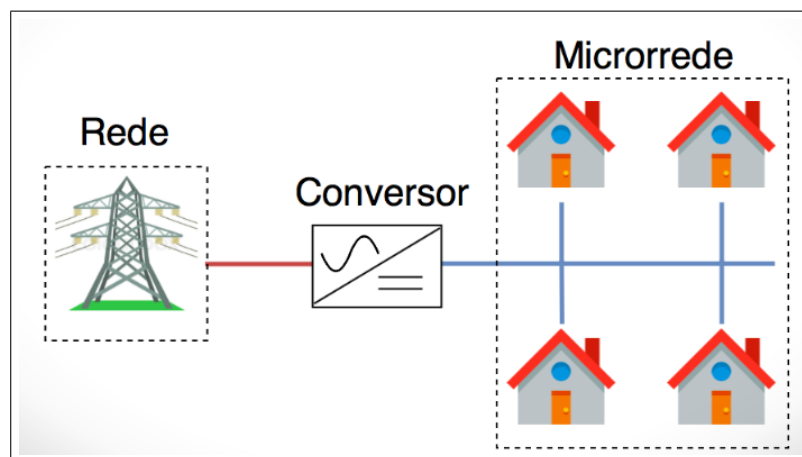


Figura 1 – Visão geral da interface entre a rede e a microrrede.

1.2 Colocação do problema

O aparecimento de conversores estáticos possibilitou a transformação de níveis de tensões contínuas. Tornou-se viável então o seu uso em redes elétricas em tensões elevadas para transmissão e tensões menores em usos residenciais ou comerciais.

Estudos recentes, citados adiante, sugerem ganhos de eficiência na substituição do sistema de distribuição em ambientes residenciais e comerciais ao trocar de corrente alter-

nada para corrente contínua, sendo da ordem de 2% a 10% . Além disso há a possibilidade de integração e gerenciamento simplificado de múltiplas fontes de energia.

Contudo, ao intercambiar energia elétrica com a rede através destes conversores de interface, há perdas nos mesmos, o que acabam eliminando os potenciais ganhos energéticos desta solução.

Há então a necessidade do desenvolvimento de conversores com alta eficiência para tornar a distribuição viável.

1.3 Objetivo geral

Comparar o rendimento de diferentes topologias para conversores de dois estágios em nível de simulação e comparar suas eficiências energéticas.

1.4 Explicação sobre o tema

Microrrede é uma malha de energia local, podendo ou não ser conectada a malhas externas, que constitui de fontes de energia de geração locais, como energia solar, eólica e turbinas a gás , por exemplo. Além disso possui conversores de potência e dispositivos armazenadores de energia, tais como baterias e capacitores, além de cargas definidas. Outro fato é a possibilidade de operar de forma autônoma ao se desconectar da rede externa.

As topologias que são escolhidas nos conversores estáticos definirão em grande parte o rendimento do sistema.

1.5 Solução proposta

Realizar simulações no software PSIM das topologias no lado de corrente alternada (Half-bridge, Full-bridge, NPC e Flying Cap) e no lado de corrente contínua (Meia Ponte, Ponte completa e Flying Cap) com componentes não ideais. A tensão da rede, senoidal, possuirá frequência de 60Hz e uma tensão de $127 V_{RMS}$.

O barramento intermediário possuirá tensão de 600V, em algumas topologias, e $\pm 300V$ em outras. O barramento secundário possuirá tensão de 380V. Esta descrição está representada em 2.

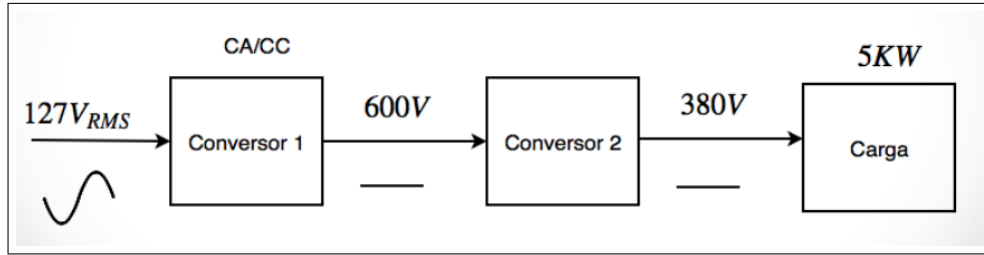


Figura 2 – Configuração da simulação. Tensão de entrada $127 V_{RMS}$, Tensão do barramento CC de 600V e tensão de saída de 380V.

As escolhas dos valores dos barramentos primário e secundário foram feitas com base em (OLIVEIRA, 2016), que servirá de guia também para as escolhas de alguns componentes e da malha de controle dos conversores.

1.6 Objetivos específicos

O objetivo específico será portanto:

- Projetar os componentes.
- Escolher opções do mercado.
- Simular com o PSIM.
- Comparar eficiências das topologias.
- Analisar as eficiências

1.7 Organização do trabalho

O capítulo 1 introduz o tema e o objeto de estudo, com uma breve explicação do problema e a sua contextualização. No capítulo 2 é feita uma ambientação e estado da arte do problema. O capítulo 3 faz um embasamento teórico que é necessário para a leitura e análise do trabalho desenvolvido.

No capítulo 4 é explicado a metodologia utilizada e considerações feitas, sendo o capítulo 5 dedicado para a análise dos resultados obtidos utilizando a metodologia anterior. O último capítulo, de número 6, é dedicado a conclusão do que foi realizado e uma análise sobre os valores das eficiências encontradas.

2 Visão Geral

2.1 Histórico do Problema

No final do século XIX houve uma grande discussão acerca de qual seria a forma mais adequada para o fornecimento de energia elétrica, novidade na época, que viria substituir em grande parte a energia a gás, iluminação a vela/querosene e outras formas de energia.

As opções de energia elétrica discutidas eram a energia em corrente contínua (CC) e a energia em corrente alternada (CA). Tal discussão foi denominada de guerra das correntes, entre dois dos principais cientistas da época, Thomas Edison que defendia a CC e Nikolas Tesla, que defendia a CA (GUARNIERI, 2013a) (GUARNIERI, 2013b).

Um dos papéis dominantes para que a CA predominasse em relação à CC foi o uso da invenção do transformador (GUARNIERI, 2013c), sendo consolidado ao longo do tempo, que permitia alterar níveis de tensão e corrente. Para grandes distâncias de transmissão, os níveis de tensão eram elevados para diminuir as perdas, sendo diminuídos localmente por um outro transformador para operação local.

Atualmente essa mesma discussão foi retomada, sendo denominada por alguns como a segunda guerra das correntes (FAIRLEY, 2012). Esse questionamento está sendo feito pois há uma crescente projeção de geração em energia CC, através da energia solar (GUARDIAN, 2017) e um uso cada vez maior de equipamentos e eletrônicos que operam em tensões contínuas. Logo, há a necessidade de converter a energia gerada de CC para CA, na transmissão, e converter novamente de CA para CC, para seu uso final.

A eficiência desses processos estão sendo discutidos atualmente. Utilizando a distribuição em CC em residências domésticas não adaptadas (ou seja, caso não sejam trocados os equipamentos e sim a forma ofertada de energia) há perdas (DASTGEER; GELANI, 2017) , na ordem de 2% e ganhos caso os equipamentos sejam trocados para operar em CC de 5% (HAMMERSTROM, 2007). Para ambientes comerciais os ganhos são maiores, na ordem de 10% (GERBER et al., 2017).

Para todos estes estudos, a maior perda na utilização da energia CC estão nos conversores, principalmente no conversor de interface com a rede elétrica convencional, cujas perdas podem ser dominantes na eficiência global do sistema de distribuição local.

Por este motivo este trabalho estuda combinações de topologias de conversores multiníveis com foco na eficiência do processo.

Este trabalho não focará na tensão de modo comum, que pode ser introduzida

pela modulação PWM do conversor (RODRÍGUEZ et al., 2003), (LAI, 1999) e deve ser minimizada para reduzir estresses no motor, caso utilizado (RENDUSARA et al., 2000).

No contexto da microrrede, a tensão de modo comum pode gerar correntes parasitas e problemas em relação à segurança do sistema (OLIVEIRA; BOLZON; DONOSO-GARCIA, 2014), havendo estudos para mitigar este efeito (DONG et al., 2012), (CHEN et al., 2017), (OLIVEIRA SELEME I. SELEME JR., 2017).

2.2 Estado da Arte

O uso de conversores estáticos de duplo estágio facilita o controle da conversão CA para CC, antes utilizada em estágio único. Entre as vantagens estão na separação do controle do ramo CA com o ramo CC, ficando um dos controles focados em atender a parte CA e o outro em atender o lado CC. Outro ponto é correspondente ao uso de conversores multiníveis, que por si só já aumentam a eficiência do sistema, além possibilitar o uso de componentes menores, aumentando portando a densidade de energia, conforme pode ser visto em (CHEN; BURGOS; BOROYEVICH, 2015) .

Alguns dos desafios atuais estão na modelagem e controle dos conversores de potência nas microrredes CC inteligentes (FRANCES et al., 2017). O sistema deve ser capaz de operar conectado à rede e de modo ilhado, quando este apresentar falha. Outra característica é a intermitência da geração de energias renováveis e a variação do consumo de energia.

O crítico dos conversores são a eficiência do processo de conversão, havendo ramos de estudo relacionados à eficiência deste. No artigo já citado (CHEN; BURGOS; BOROYEVICH, 2015) é feito um estudo sobre a eficiência de conversores monofásicos bidirecionais AC/DC. É chegado a conclusão que topologias de 3 estágios possuem uma maior eficiência que topologias de 2 estágios.

Algumas das principais topologias de conversores de dois estágios utilizadas são a Ponte Completa (Full- Bridge) e a Meia Ponte (Half-Bridge), conforme figura 3 retiradas de (OLIVEIRA, 2016).

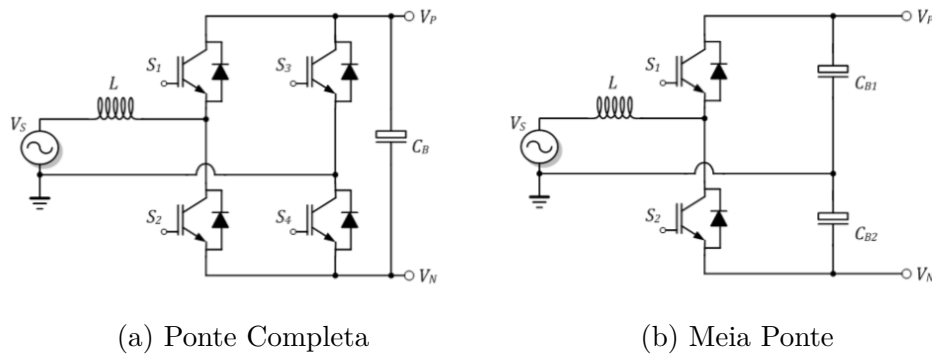


Figura 3 – Topologias de dois estágios.

Algumas das topologias usualmente utilizadas de múltiplos estágios são o NPC (Neutral-Point-Clamped), FC (Flying Capacitor), conforme figura 4 retiradas de (OLIVEIRA, 2016).

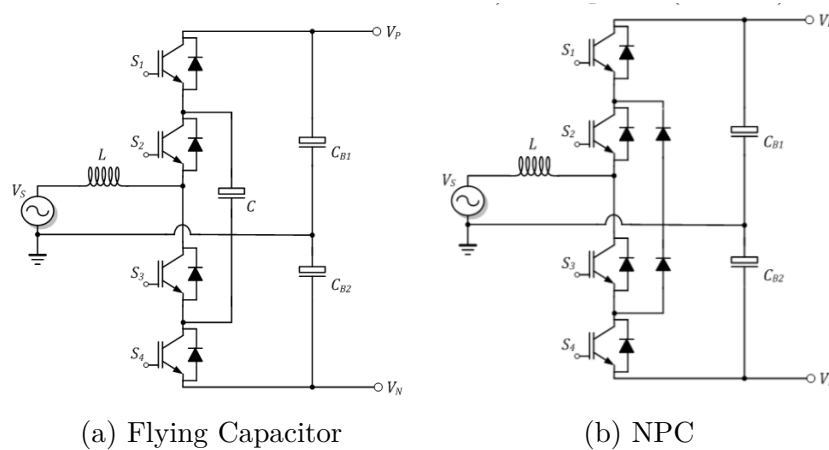


Figura 4 – Topologias de múltiplos estágios.

Por fim, também são utilizados atualmente conversores multiníveis modulares, proposta por Marquardt (LESNICAR; MARQUARDT, 2003). Nestas topologias é possível combinar diversos módulos e é utilizado em altas tensões.

Pela flexibilidade na combinação entre módulos, houve grande aceitação na indústria. Além disso, não é necessário o processo de filtragem em ambas as partes (filtro no lado CA e filtro no lado CC), bastando apenas em um dos lados, pois possui baixa distorção harmônica e alta eficiência (BHASKER; AGARWAL, 2017) (RANGEL; CARRASCO; MANCILLA-DAVID, 2017).

Concomitantemente ao estudo de novas topologias e controle, há pesquisas relacionadas aos materiais utilizados nos conversores, entre eles o transistor. Há significativos ganhos no uso de transistores MOSFET (Metal Oxide Semiconductor Field Effect Transistor, ou transistor de efeito de campo metal) de SiC (Carbeto de Silício) (SRIRAM et al., 2009) (ZHANG; TOLBERT, 2011).

Apesar destes estudos, este trabalho utilizará um transistor IGBT (Insulated Gate Bipolar Transistor - Transistor Bipolar de Porta Isolada) de Silício comumente utilizado na indústria. Outro ponto importante é que os datasheets dos transistores com SiC ainda não são de alta confiabilidade. Como o estudo de eficiência serão guiado pelos datasheets, estes não foram escolhidos.

3 Teoria

3.1 Fundamentação básica dos componentes

As principais topologias, descritas anteriormente, possuem como componentes básicos os diodos, capacitores e transistores.

Será feita uma fundamentação teórica com foco nas perdas dos componentes e em seu funcionamento básico.

3.1.1 Diodos de potência

O diodo de potência é um dispositivo de junção PN que possui dois terminais. O terminal que possui a junção P é denominada Anodo (A) e o que possui a junção N é denominado Catodo (K). Seu diagrama, tais como suas junções e terminais, são descritos na figura 5.

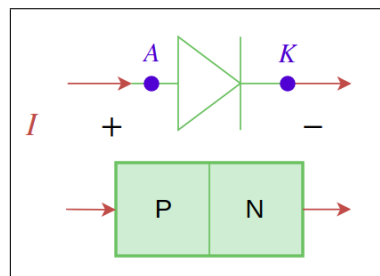


Figura 5 – Diagrama do diodo. Anodo(A), junção P. Catodo (K), junção N. Corrente (I).

3.1.1.1 Funcionamento

O diodo ideal funciona como uma chave. Ele permite a passagem de corrente quando o seu fluxo é do anodo para o catodo e apresenta uma alta impedância no sentido inverso.

No diodo real, há uma tensão inversa máxima aplicada nos terminais de Anodo e Catodo suportado pelo diodo sem que haja corrente. Tal tensão é denominada tensão reversa máxima, V_{RRM} , e a partir dessa tensão o diodo começa a conduzir inversamente.

Outro ponto é que mesmo no bloqueio, ou seja para tensões entre 0 e $-V_{RRM}$, o diodo não está completamente bloqueado, permitindo que uma pequena corrente passe.

Além disso, há uma tensão positiva mínima, V_{TO} , que deve ser aplicado para que o diodo comece a entrar em condução. Outro ponto é que como o diodo não é ideal, o mesmo possui uma resistência interna r_T .

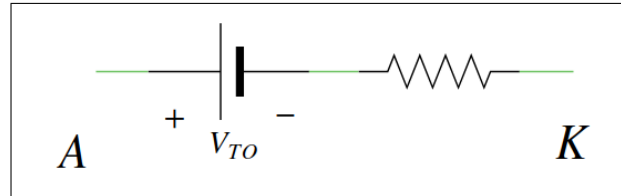


Figura 6 – Representação do diodo real através de uma fonte de tensão V_{TO} e um resistor interno r_T .

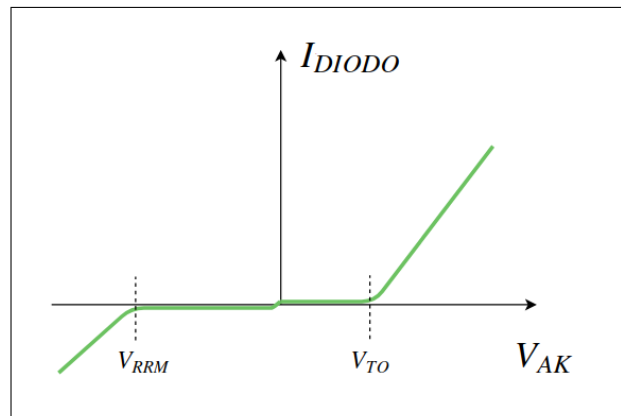


Figura 7 – Comportamento estático do diodo real. Há a tensão reversa máxima, V_{RRM} e a tensão mínima para condução, V_{TO} . É possível também notar que há uma relação linear entre a tensão e a corrente e é dada por $1/r_T$.

Outra característica do diodo real é seu comportamento dinâmico. Quando se inicia o processo de bloqueio do diodo, a corrente decresce, por um tempo t_f , havendo um tempo de recuperação reversa, t_{rr} , até que a corrente se aproxime de zero. Este comportamento está descrito na figura 8.

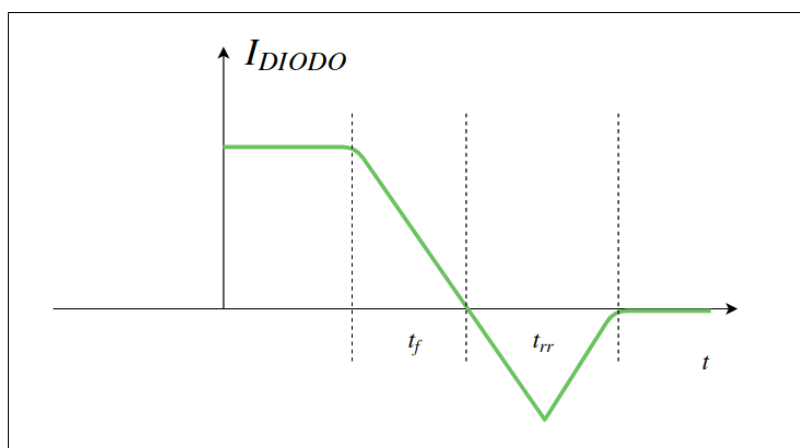


Figura 8 – Comportamento dinâmico de bloqueio do diodo.

Uma curva importante que é utilizada do datasheet para o estudo da eficiência é justamente o comportamento entre a corrente de condução e sua tensão, visto em 9, para o diodo antiparalelo.

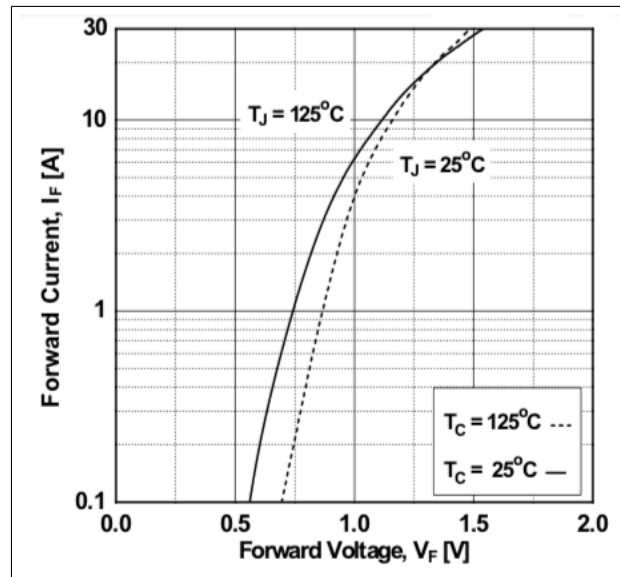


Figura 9 – Correntes I_F e tensão V_F de condução, para diferentes temperaturas, retiradas do datasheet.

3.1.1.2 Perdas

Conforme dito anteriormente, o diodo possui dois tipos de perdas. A primeira perda é devido ao seu comportamento estático e a segunda perda é decorrente do seu comportamento dinâmico.

No comportamento estático a primeira perda é pela não capacidade de bloquear totalmente a corrente no bloqueio, havendo uma corrente de vazamento, chamada de *leakage current*, que junto com a tensão em seus terminais dissipa potência. A segunda perda, decorrente do comportamento estático, é decorrente da tensão que aparece quando a chave é fechada, na ordem de 0,7V, que com a corrente do circuito dissipa potência.

A outra perda é referente ao comportamento dinâmico, quando se inicia o processo de bloqueio, representado anteriormente na figura 8.

3.1.2 Capacitor

3.1.2.1 Funcionamento

Na eletrônica, capacitores são componentes armazenadores de energia na forma de cargas elétricas entre seus terminais. São utilizados tanto para propriamente armazenar energia quanto para outros fins, como por exemplo filtros ou correção do fator de potência.

Seu princípio básico são duas ou mais placas condutoras de metal, separadas por um dielétrico, que pode ser mica, cerâmica, plástico dentre outros (há também dielétricos gasosos e líquidos).

Há também os capacitores eletrolíticos, havendo um fluido condutor, ao invés de

placas metálicas, no catodo e uma folha de alumínio no anodo, sendo formada uma camada de óxido entre essas superfícies, que será o dielétrico.

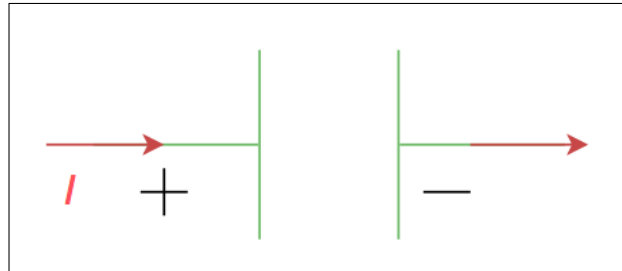


Figura 10 – Representação do capacitor no diagrama de circuitos.

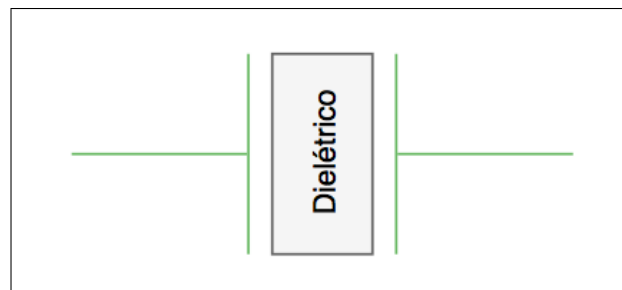


Figura 11 – Representação do dielétrico, em cinza, no interior do capacitor.

3.1.2.2 Perdas

Há no capacitor perdas associadas à frequência da corrente de entrada, assim como seu próprio módulo. As perdas podem ser associadas ao material condutor ou ao material dielétrico.

Para ambos os casos, sua representação é dada por uma resistência série R_{se} e uma indutância L_{se} , também em série. Ambos parâmetros ajudam a modelar o comportamento real do capacitor e podem ser vistos na figura 12.

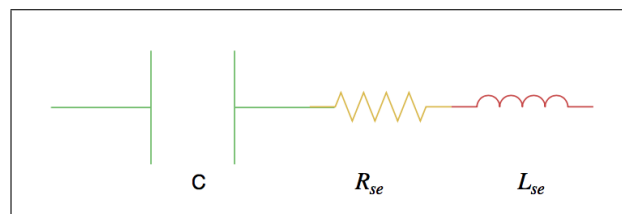


Figura 12 – Capacitor com capacitância C , resistência R_{se} e indutância L_{se}

É possível notar que para baixas frequências R_{se} é dominante, sendo que para altas frequências L_{se} é dominante.

Estes parâmetros são importantes no projeto de fontes chaveadas e são considerados no cálculo térmico e nas simulações, para a escolha dos capacitores reais. Entretanto

estes apresentam perdas na ordem de 0,3 a 0,4 % do sistema e não são utilizados em estudos de eficiência, mas são utilizados para dimensionamento de dissipadores, quando necessário.

3.1.3 Transistores

3.1.3.1 Funcionamento

O IGBT está representado na figura 13 junto com o MOSFET. É possível notar uma grande semelhança entre ambos, sendo que o IGBT possui uma substrato do tipo P+.

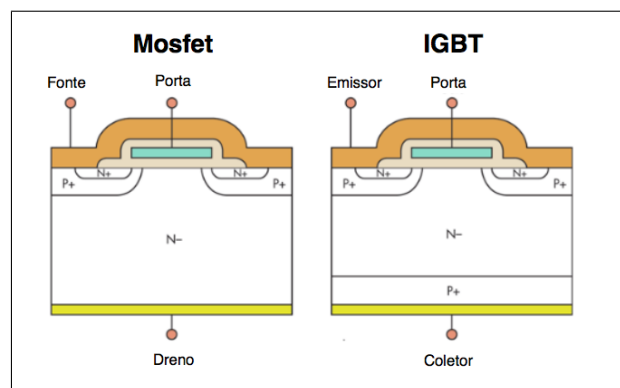


Figura 13 – Composição do Mosfet, como referência, e o IGBT, utilizado no trabalho.

Ao aplicar uma pequena tensão positiva entre o coletor e o emissor, o IGBT entra em condução. É possível observar esse comportamento através da curva de um datasheet 14, que mostra a corrente de coletor I_c versus a tensão entre o coletor e emissor.

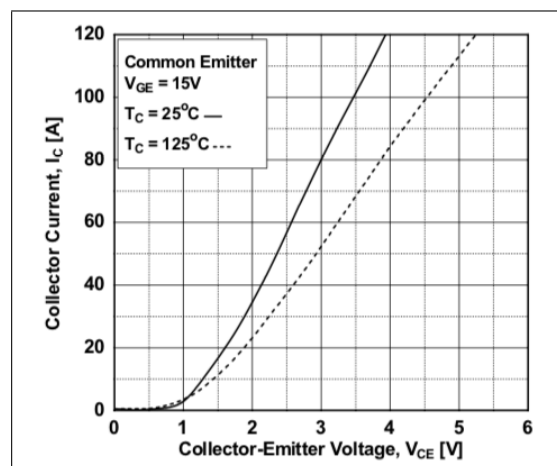


Figura 14 – Corrente de coletor, I_c vs Tensão entre coletor e emissor, V_{CE} retirada de um datasheet.

3.1.3.2 Perdas

As perdas no transistor IGBT podem ser sintetizadas conforme figura 15.

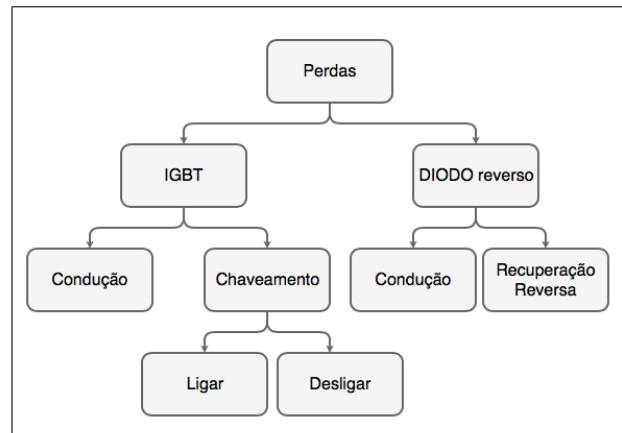


Figura 15 – Perdas no Transistor.

Diferentemente do MOSFET, o IGBT "possui" um TBJ em sua composição. Este efeito é facilmente percebido nas diferenças entre ligar e desligar. No caso de ligar não há nenhum efeito de diferente. Entretanto no momento de desligar, o mosfet é mais rápido que o TBJ, restando uma "cauda", que pode ser vista na figura acima e em 16 , retirada de um datasheet.

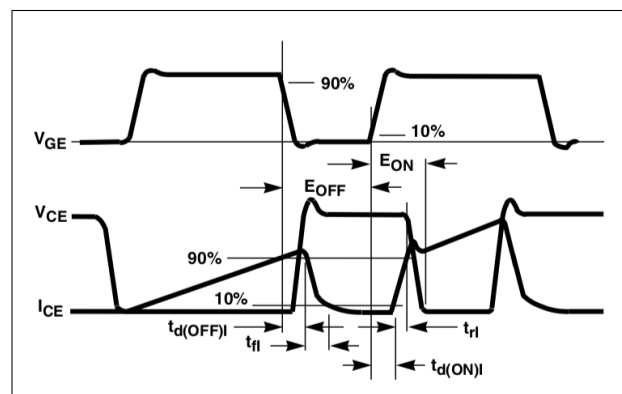


Figura 16 – Comportamento do IGBT, representado em um datasheet.

Esta cauda resulta em maiores perdas. Estas maiores perdas estão representadas em um datasheet, conforme 17.

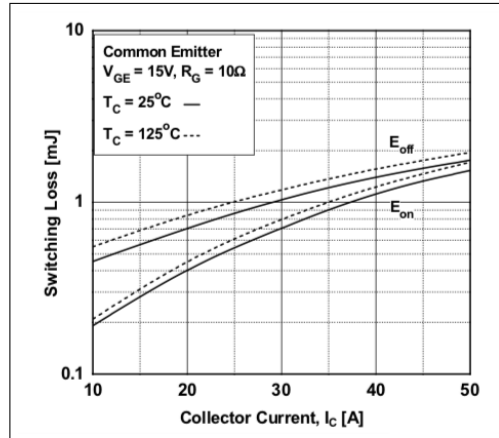


Figura 17 – Representação das perdas ao ligar, E_{ON} , e das perdas ao desligar, E_{OFF} , que é maior.

3.2 Modulações

3.2.1 Explicação teórica

Para que os inversores e os conversores funcionem corretamente, são necessários pulsos nos gates dos IGBTs, de tal forma que eles permitam a condução ou não das tensões e correntes entre os coletores e emissores, conforme explicado anteriormente.

Esses sinais serão gerados por uma técnica de modulação chamada de PWM (Pulse With Modulation) bem explicado em (HOLMES; LIPO, 2003) .

Esta modulação consiste na comparação de um sinal de referência e um outro sinal de maior frequência, o chamado de portadora.

3.2.1.1 Sinal de Referência

O sinal de referência é o sinal que irá variar e ao ser comparado no circuito comparador com a portadora, produzirá pulsos que serão utilizados no gate. Ele pode ser contínuo, conforme figura 18.

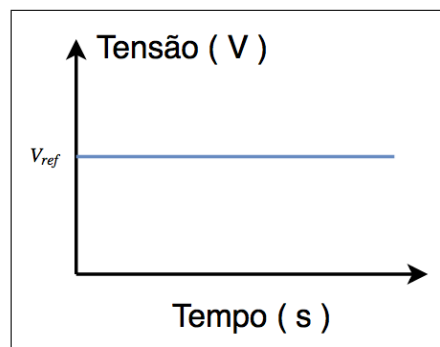


Figura 18 – Tensão de referência contínua.

3.2.1.2 Sinal de portadora

O sinal de portadora é o sinal que define a frequência de chaveamento e a razão cíclica. Conforme o Teorema da amostragem de Nyquist–Shannon, a frequência de amostragem, que é a frequência da portadora, deve ser pelo menos 2 vezes maior que o sinal de referência.

A frequência da portadora é tipicamente na ordem de kHz, pois quanto maior a frequência da portadora, menores serão os valores dos filtros necessários. Portanto o Teorema é respeitado, uma vez que o sinal senoidal de referência, quando houver, é de 60 Hz (frequência nominal da rede).

O sinal da portadora utilizado no presente trabalho será o triangular, conforme figura 19

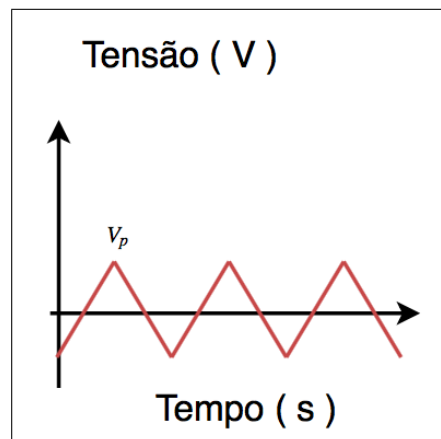


Figura 19 – Sinal portadora triangular.

3.2.1.3 Modulador

O modulador é o circuito que será utilizado para comparar o sinal de referência com o sinal da portadora. O sinal resultante desta comparação será o sinal de controle dos gates dos transistores.

A modulação PWM tem este nome pois o sinal de saída é um pulso, com a modulação dada pela comparação dos sinais descritos anteriormente.

O parâmetro desse modulador é o *duty cycle* (tempo cíclico) que corresponde à porcentagem entre o tempo ligado (T_{ON}) e o período (T):

$$d = \frac{T_{ON}}{T} \quad (3.1)$$

Para este trabalho foram necessários 3 modulações. A modulações para Ponte Completa, Meia Ponte, e os de 2 níveis (Flying Cap e NPC). O controle da modulação em ponte completa está representado na figura 20. A tensão de controle para este caso é

uma tensão contínua de 0.5V. Ela é a entrada do primeiro comparador, e é multiplicada por uma constante $K = -1$ sendo o resultado a entrada do outro comparador. O de Meia Completa é o mesmo, sem o comparador debaixo, restando somente os sinais de comando s1 e s2.

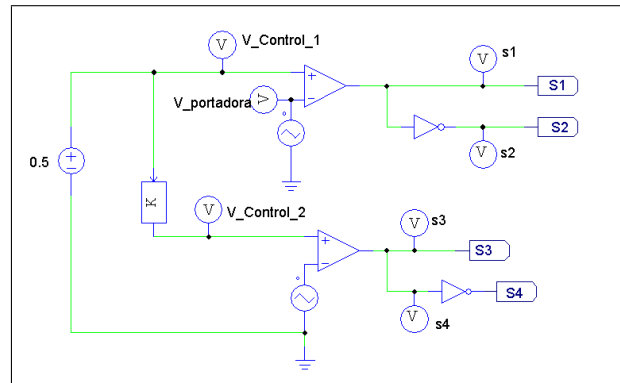


Figura 20 – Representação da modulação PWM através dos blocos de controle $V_Control_1$ e $V_Control_2$ (Que é $V_Control_1$ multiplicado pela constante $K = -1$) e uma portadora triangular, gerando os sinais de controle s1, s2, s3 e s4.

As portadoras comparadora são a mesma, de frequência de 20kHz e é uma triangular com amplitude de 1.5 V. Com isso são gerados os sinais de controle s1, s2, s3 e s4. Para fácil visualização, a figura 21 apenas mostra s1 e s3, sendo s2 o $\text{not}(s1)$ e o s4 o $\text{not}(s3)$.

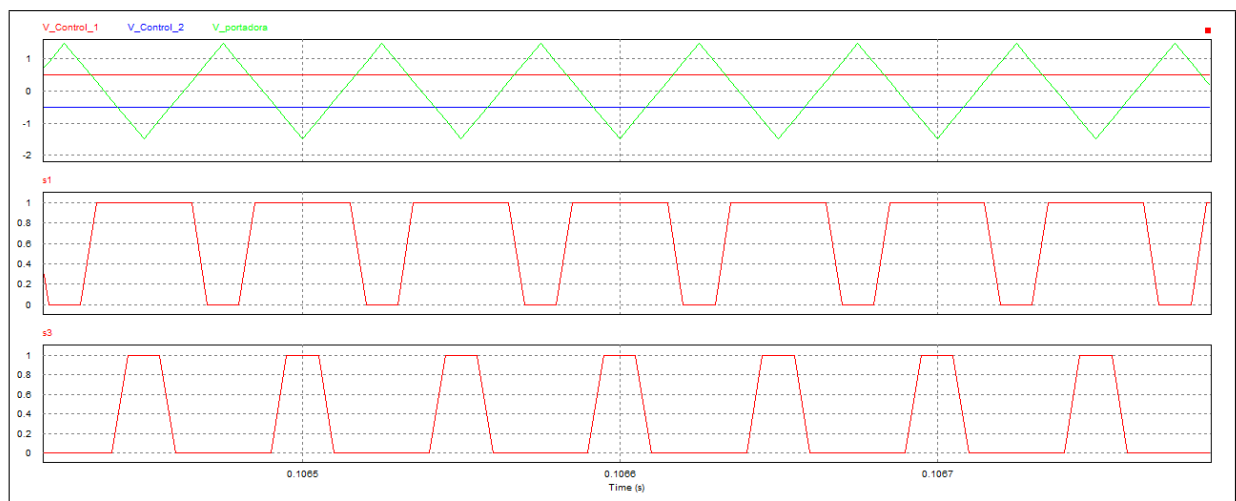


Figura 21 – Modulação Full. Sinais de controle $V_Control_1$, sendo a entrada do primeiro comparador, e $V_Control_2$, entrada do segundo comparador. Gerando os sinais de comando s1 e s3.

Para a modulação das topologias multiníveis, FC e NPC, foi feito por PWM com portadora deslocada em nível, conforme (ANGULO et al., 2007). A primeira portadora

foi deslocada para a parte positiva, e a segunda portadora foi deslocada para a parte negativa. Ambas terão neste caso o mesmo sinal de controle, conforme pode ser visto em 22.

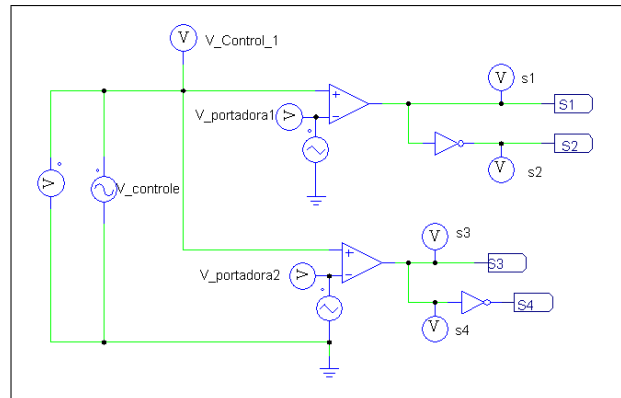


Figura 22 – Sinal de Controle $V_Control_1$ e duas portadoras deslocadas, $V_portadora1$ e $V_portadora2$. São gerados os sinais de comando depois do comparador, $s1$, $s2$, $s3$ e $s4$.

Os controles serão as entradas dos transistores da Ponte Completa, conforme pode ser visto em 23.

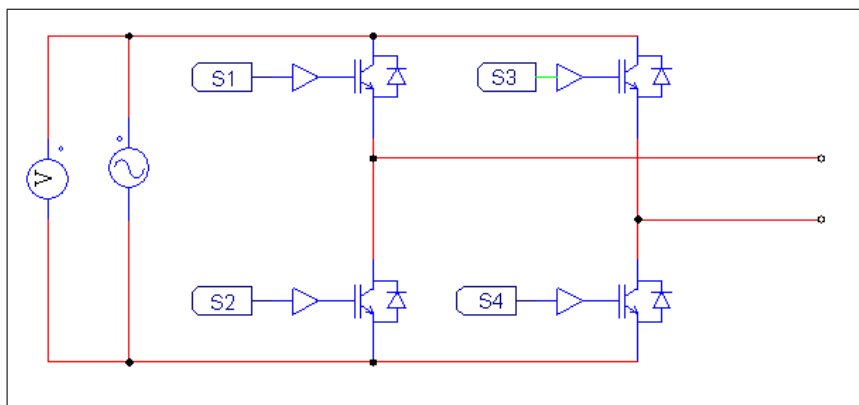


Figura 23 – Exemplificação da entrada dos sinais de comando, $s1$, $s2$, $s3$ e $s4$ para Ponte Completa

Para facilitar na visualização da modulação, foi utilizado uma entrada senoidal, com amplitude de 3V e uma frequência de portadora de 1kHz (que não é a frequência que será utilizada neste trabalho, apenas para uma melhor visualização das figuras, repito). Os sinais de comando $s1$ e $s3$ podem ser visto na figura 24.

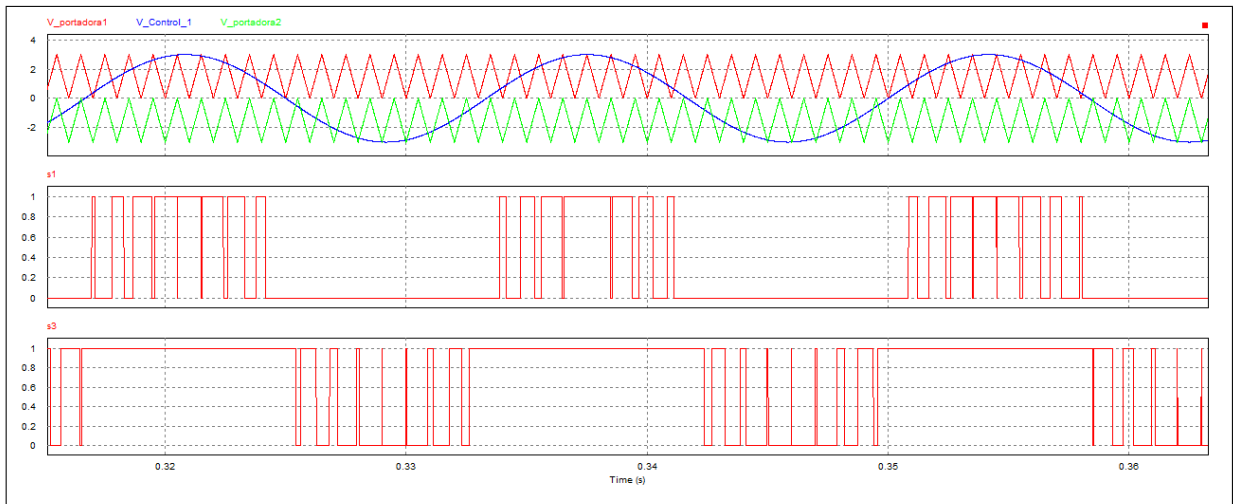


Figura 24 – Sinal de Controle $V_Control_1$ e duas portadoras deslocadas, $V_portadora1$ e $V_portadora2$.

Os controles serão as entradas dos transistores do FC e NPC, conforme pode ser visto em 25, para o NPC.

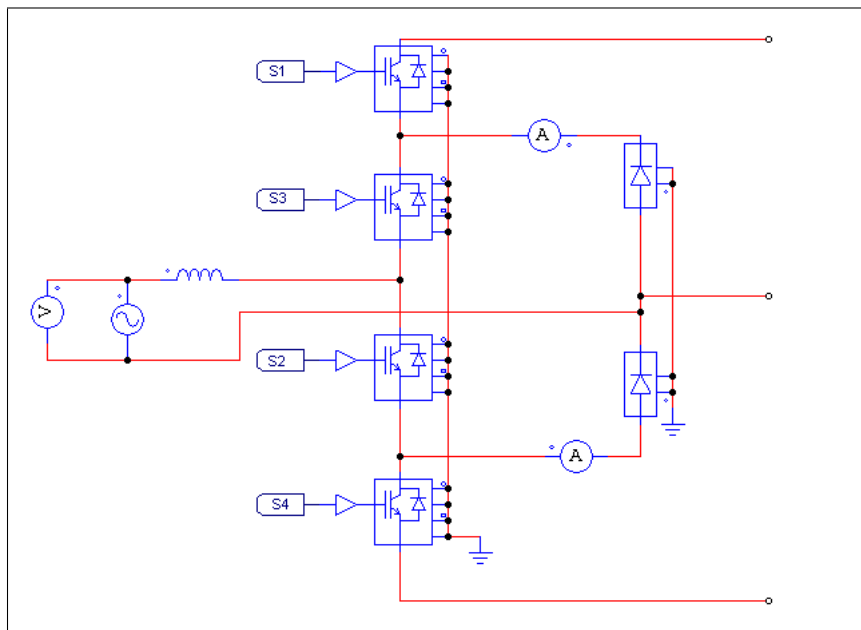


Figura 25 – Exemplificação da entrada dos sinais de comando, $s1$, $s2$, $s3$ e $s4$ para NPC

4 Metodologia

4.1 Topologias

As topologias de conversores de dois níveis tratados neste trabalho serão uma combinação destes a seguir.

No lado CA/CC, a tensão de entrada é uma senoidal, monofásica, com tensão RMS de 127V, ou seja, uma tensão de pico de aproximadamente 180V. A tensão do barramento é de $\pm 300V$ para as configurações de Meia Ponte, NPC e Flying Cap e 600V para a configuração de Ponte Completa, conforme figura 2.

1. Meia Ponte
2. NPC
3. Flying cap
4. Ponte Completa

No lado CC/CC haverá a tensão de barramento descrita anteriormente e uma tensão final de 380V para as configurações abaixo.

1. Ponte completa
2. Meia ponte
3. Flying cap

A carga consumirá uma potência de 5KW.

Para o barramento CC, isso demandará uma corrente:

$$\begin{aligned}
 P &= V \times I \\
 5000 &= 600 \times I \\
 I &\approx 8A
 \end{aligned}
 \tag{4.1}$$

Para o segundo estágio, como a tensão final é de 380V, teremos:

$$\begin{aligned}
 P &= V \times I \\
 5000 &= 380 \times I \\
 I &= 13A
 \end{aligned}
 \tag{4.2}$$

Estes valores serão utilizados como fontes de corrente no software PSIM.

4.1.1 Capacitor e Filtro

4.1.1.1 Capacitor

É necessário definir um capacitor para o barramento CC. O valor da capacitância foi escolhido conforme gráfico 26. Como a maior tensão do barramento é de 600V, qualquer valor acima de $1,5mF$ já atende um ripple menor que 1%.

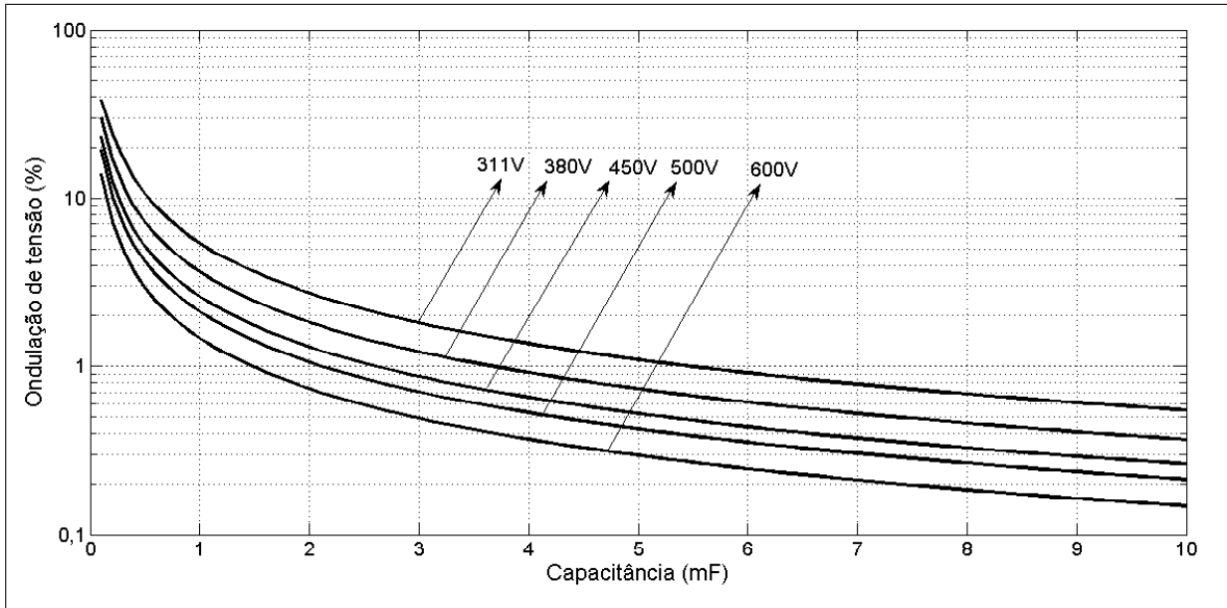


Figura 26 – Valores de capacitores para uma dada tensão de barramento e variação na magnitude da ondulação. Fonte: (OLIVEIRA, 2016) .

Portanto, será utilizado um capacitor de $1,5mF$ para as simulações iniciais e posteriormente será escolhido um capacitor no mercado com valores próximos e que atendam os requisitos de corrente I_{RMS} .

4.1.1.2 Filtro

O indutor L de entrada corresponde ao filtro necessário para evitar distúrbios na rede devido ao chaveamento dos conversores.

De acordo com a metodologia em (NARDI et al., 2016):

$$L = \frac{V_{CC}}{4 \times f_s \times \Delta i_p} \quad (4.3)$$

Para um ripple de corrente de 8A, conforme 4.1, e uma frequência de chaveamento de 20kHz:

$$L = \frac{600}{4 \times 20000 \times 8} = 937\mu H \approx 900\mu H \quad (4.4)$$

4.1.2 Controle

Não é da pretensão deste trabalho realizar um enfoque no controle, sendo utilizado a estratégia feita em (OLIVEIRA, 2016), não sendo utilizado o PLL (phase-locked loop).

Em todas as topologias procurou-se utilizar a mesma estratégia de controle. Para os conversores do tipo CA/CC, a primeira malha feita foi a do controle de corrente. A corrente de entrada (i_l) é comparada com a corrente de controle ($i_{controle}$). Esta corrente de controle é vinda da malha de tensão. Após essa comparação, utilizou-se um controlador PI e bloco posteriormente para evitar a saturação. Após esse passo, a corrente é somada com a tensão de saída multiplicada por uma constante, conforme 27.

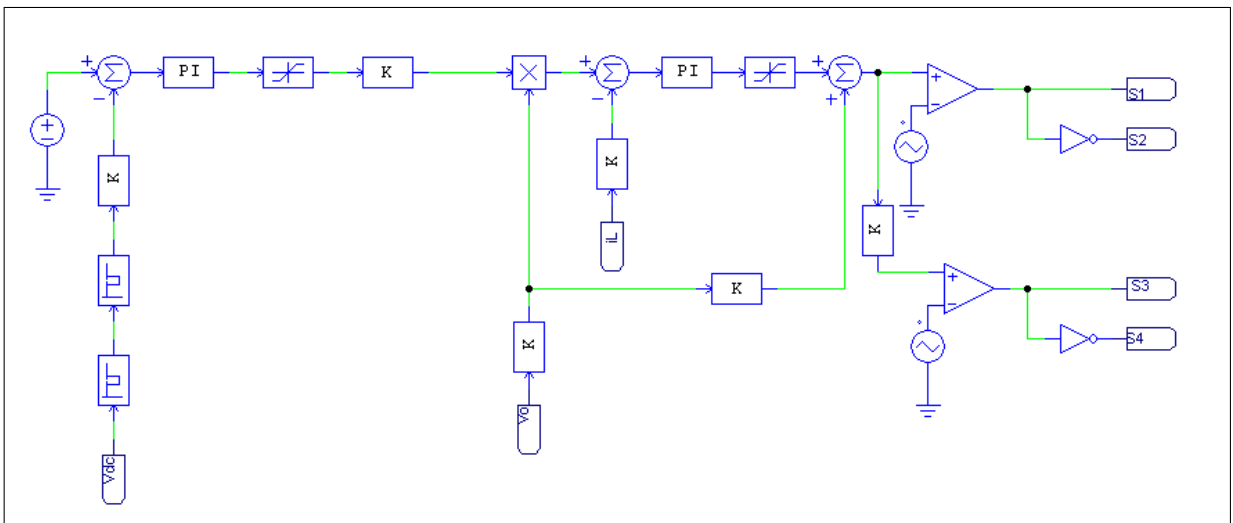


Figura 27 – Bloco de Controle. Tensão de Entrada(V_{dc}), Tensão de saída(V_o), Corrente de Entrada(i_L), Sinais de controle (s_1, s_2, s_3, s_4)

Será gerado após essa etapa uma tensão de controle. A modulação feita é do tipo PWM com uma portadora triangular de frequência 20 kHz, com descrição conforme a seção de teoria de modulação.

Nos casos em que são necessários 4 sinais de controle, uma das portadores é deslocada, ficando na parte positiva, e a outra parte é deslocada para a parte negativa, conforme (CARRARA et al., 1992).

4.1.3 CA - CC

A primeira parte do trabalho consistia em verificar que os controles das topologias convergiam, utilizando de componentes ideais. Isto é necessário, pois os dados de eficiência serão retirados em regime permanente. Para este caso, foi utilizado uma fonte de corrente de 8A, conforme calculado em 4.1.

O circuito de meia ponte segue conforme figura 28.

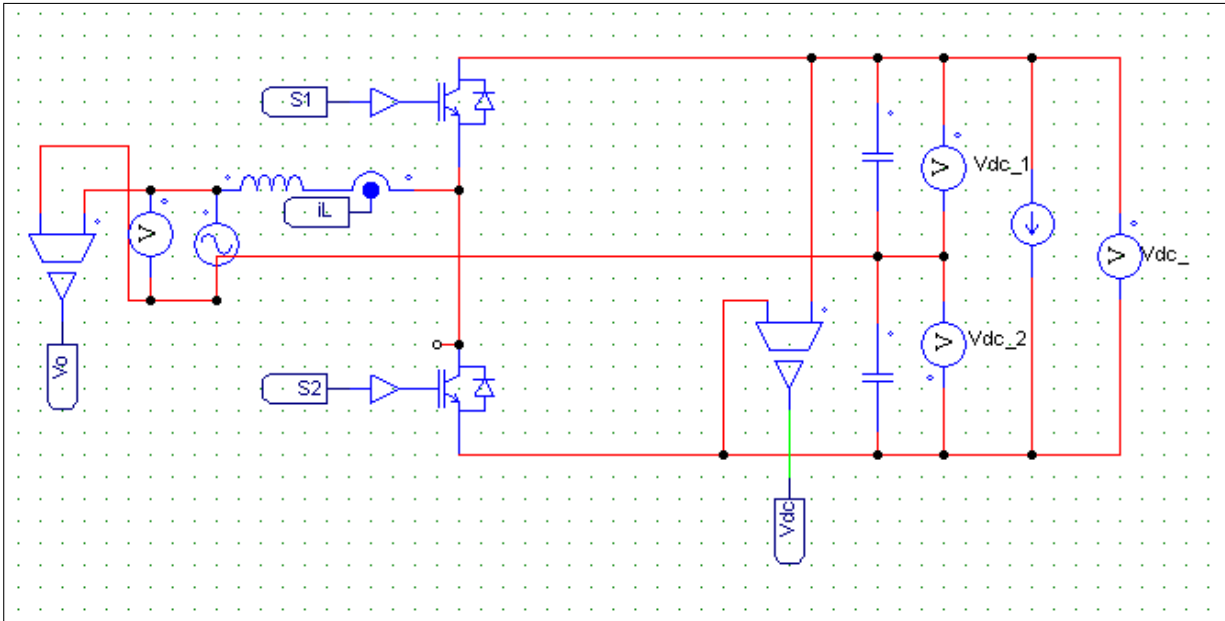


Figura 28 – Circuito Meia Ponte.

Foi emulado uma carga com corrente de 8A no barramento. Os resultados estão na figura 29. É possível notar que a tensão do barramento V_{DC} ficou estável após um tempo, com um ripple de 2.5%. Também pode ser verificado que a corrente i_{ref} de controle conseguiu seguir a corrente de entrada i_L . Em separado as tensões de barramento apresentam um ripple maior, mas ambas estão em $\pm 300V$.

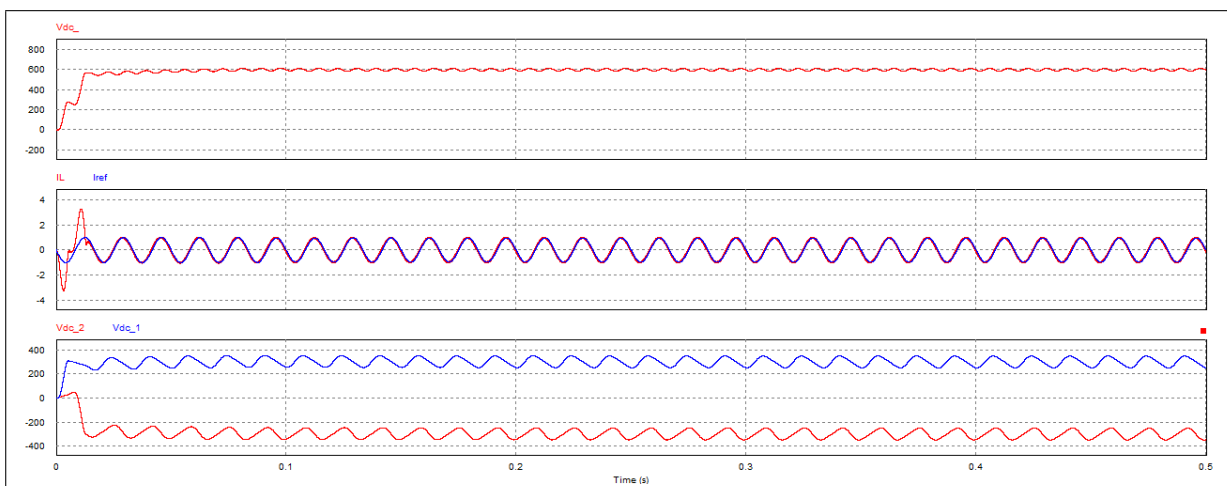


Figura 29 – Tensão do barramento CC (V_{DC}), de 600V com um ripple de 2.5%. Corrente no indutor (I_L) e Corrente de referência (I_{ref}). Tensão nos capacitores, V_{DC1} e V_{DC2}

O Neutral Point Clamped (NPC), (CRITTENDEN, 1996) tem seu circuito representado pela figura 30, também emulando para uma corrente de 8A.

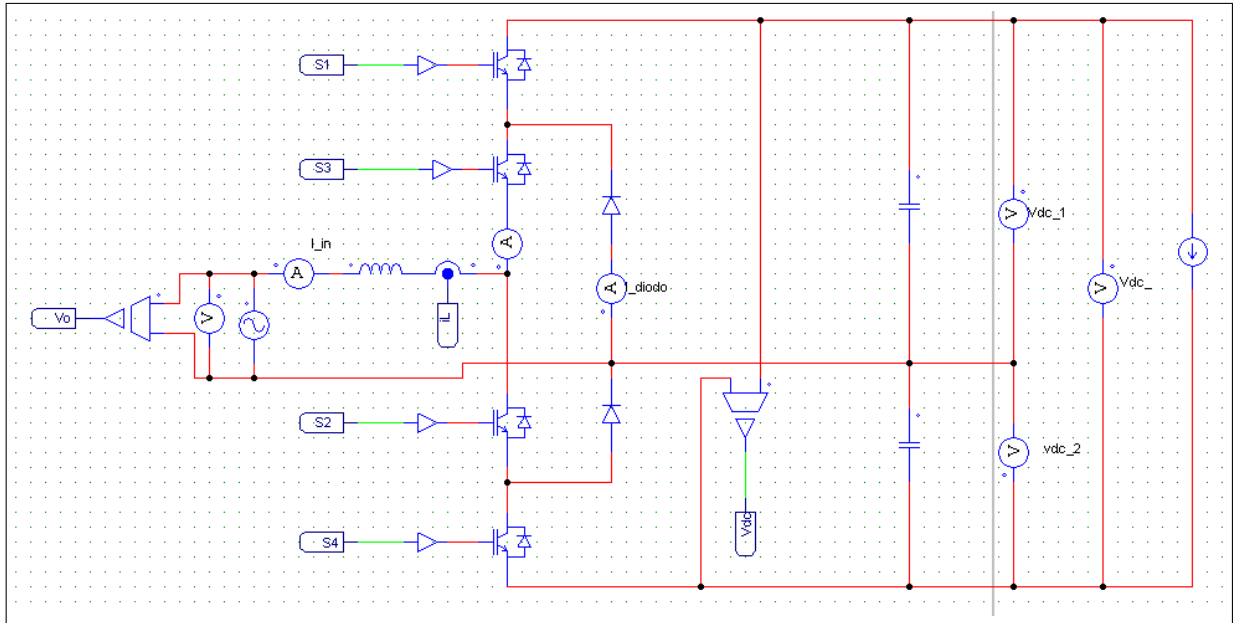


Figura 30 – Diagrama do circuito Neutral Point Clamped (NPC).

O tempo para que a tensão se estabilizasse foi próximo do 28. Entretanto, teve um ripple ligeiramente menor, de 2.3%. A corrente de referência do controle i_{ref} também seguiu a corrente de entrada i_L , conforme pode ser visto em 31.

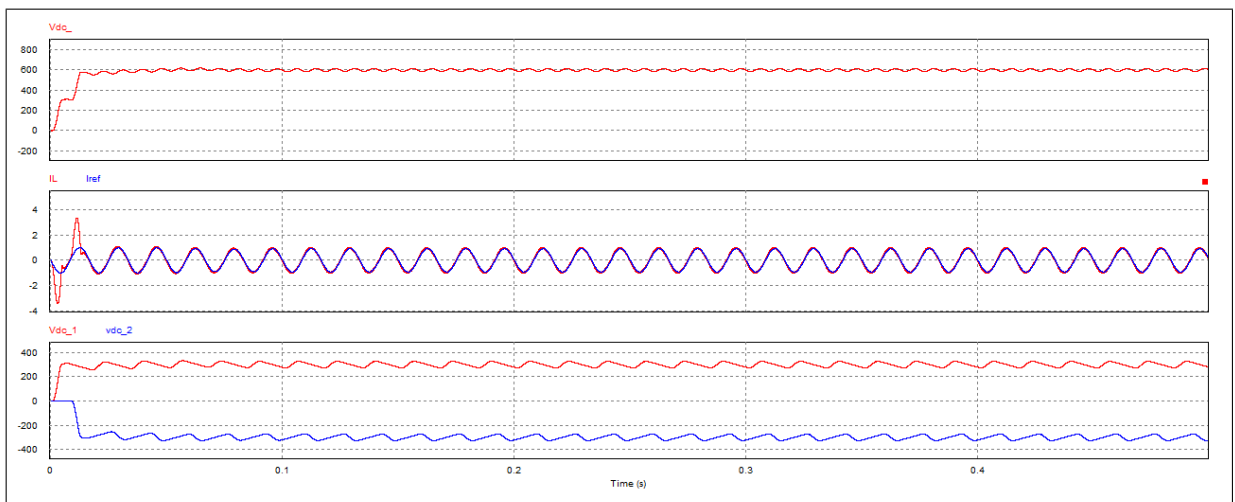


Figura 31 – Tensão do barramento CC (V_{DC}), de 600V com um ripple de 2.3%. Corrente no indutor (i_L) e Corrente de referência (i_{ref}). Tensão nos capacitores, V_{DC1} e V_{DC2}

Outra topologia de entrada CA/CC é o Flying Cap, representada na figura 32.

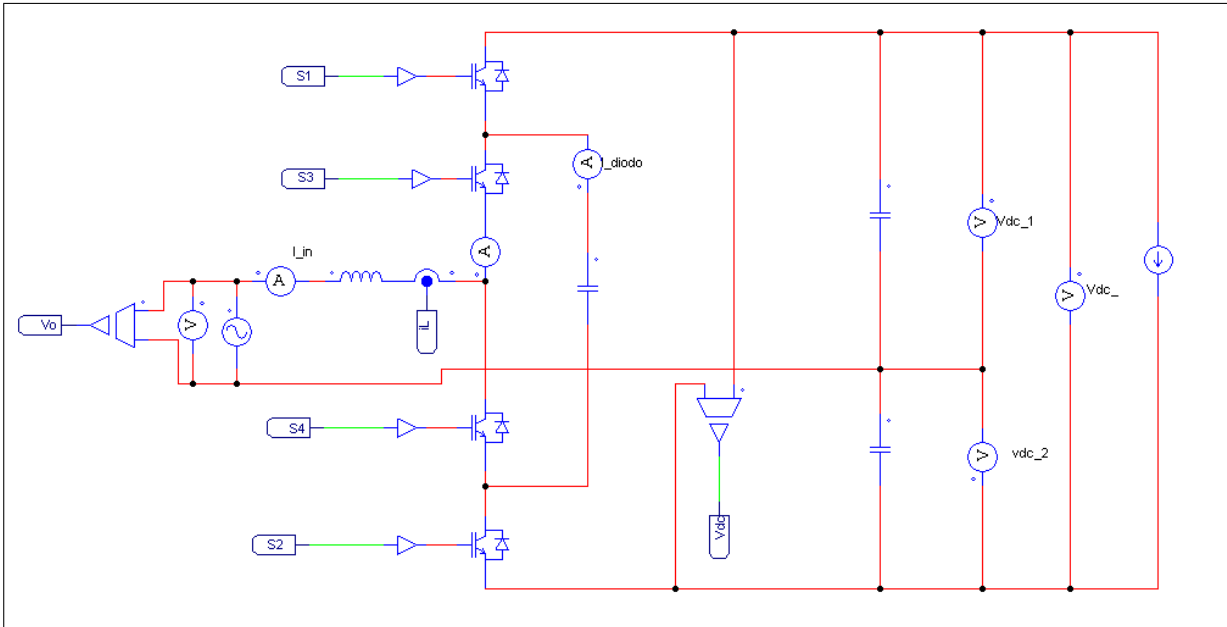


Figura 32 – Diagrama do circuito Flying Cap.

O valor do capacitor adicional deve ser calculado. Para isso, utilizou-se a metodologia apresentada em (PONNIRAN; ORIKAWA; ITOH, 2016) para calcular um valor mínimo, conforme equação abaixo.

$$C = \frac{P_{in} \text{ times } D}{V_{in} \times f_{chav} \Delta V_{FC}} \quad (4.5)$$

Sendo que:

C = Capacitância do Flying Cap

D = Duty Cycle ≈ 0.5

P_{in} = Potência de entrada $\approx 5\text{kW}$

V_{in} = Tensão de entrada = $127V_{RMS}$

f_{chav} = Frequência de chaveamento = 20kHz

ΔV_{FC} = Ripple no Flying Cap = 1V

Para estes valores,

$$C > 984\mu\text{F} \quad (4.6)$$

Será escolhido o valor de 1.5mF que é o mesmo que os outros capacitores. É importante lembrar que para essa topologia o capacitor deve ser previamente carregado com uma tensão de metade do barramento completo. Neste caso, de 300V .

Os resultados obtidos estão em 33. O ripple foi de 2.5% e levou um tempo maior para que a tensão ficasse em 600V. A corrente de entrada também foi seguida pelo controle e as tensões em ambos os capacitores nos valores desejados, de 300V.

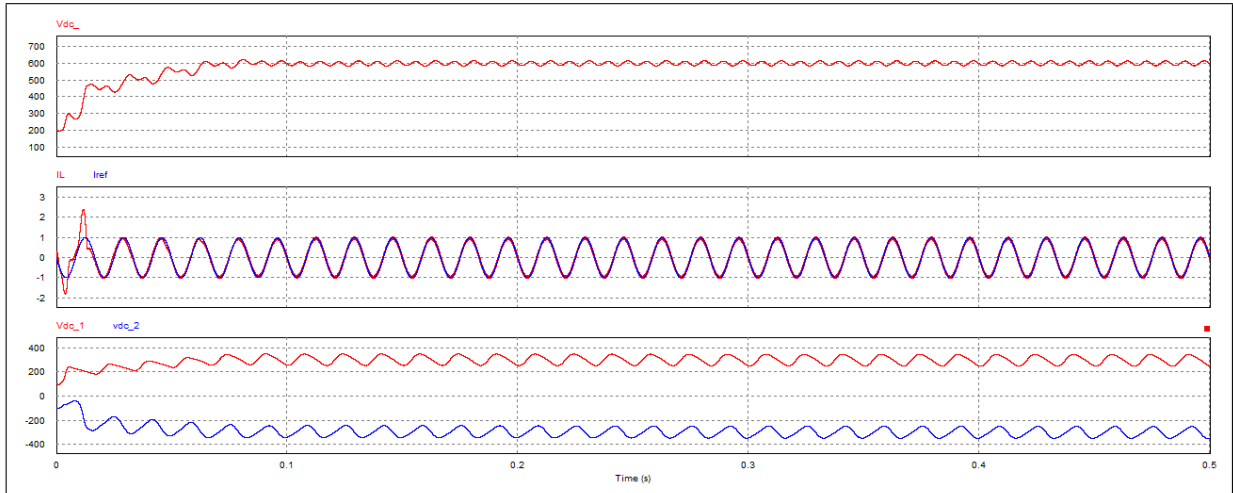


Figura 33 – Tensão do barramento CC (V_{DC}), de 600V com um ripple de 2.5%. Corrente no indutor (I_L) e Corrente de referência (I_{ref}). Tensão nos capacitores, V_{DC1} e V_{DC2}

Por fim o último circuito de retificação é a topologia de ponte completa, que pode ser vista em 34.

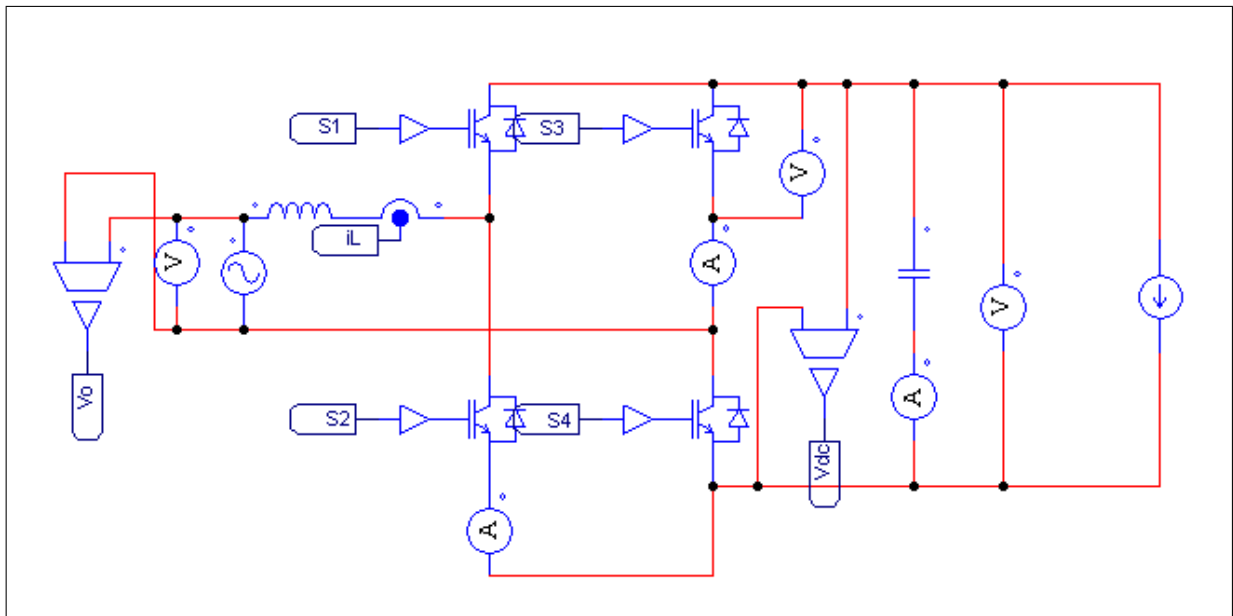


Figura 34 – Circuito Ponte Completa CA/CC.

As formas de onda desta configuração pode ser vista em 35. É possível notar que também houve um tempo maior de estabilização, parecida com o Flying Cap, e apresentou um ripple de 2.5%.

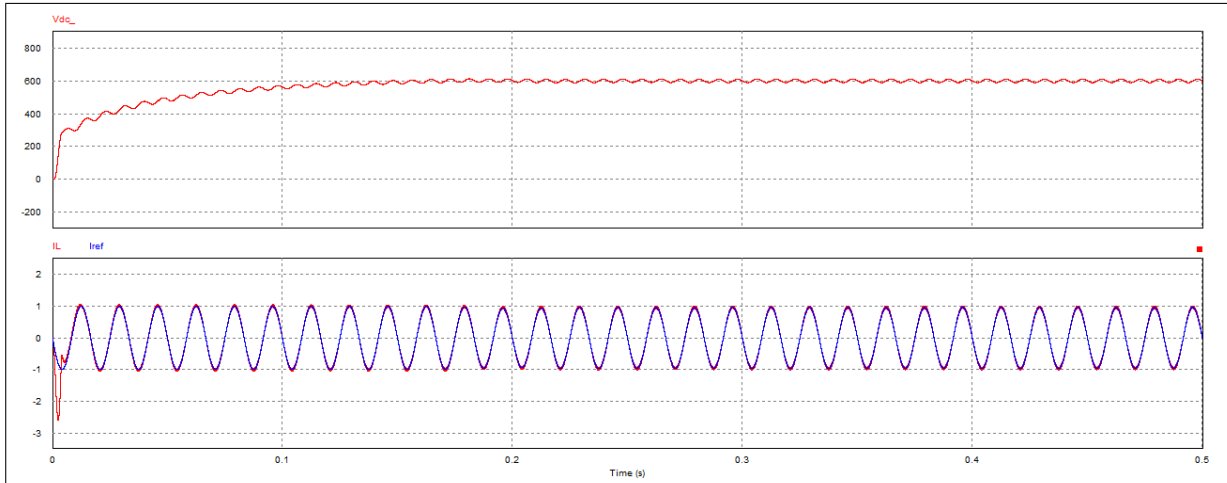


Figura 35 – Tensão do barramento CC (V_{DC}), de 600V com um ripple de 2.5%. Corrente no indutor (I_L) e Corrente de referência (I_{ref}).

4.1.4 CC - CC

Para as simulações de transformação de uma tensão de 600V para 380V, foi utilizada uma carga de 13A, calculada em 4.2. Isto é necessário, pois os dados de eficiência serão retirados em regime permanente. Assim como na simulação inicial de CA/CA, serão utilizados componentes reais a princípio para verificar a estabilização de tensão.

A topologia meia ponte também será utilizada para abaixar a tensão CC do barramento de 600V para 380V.

O diagrama está na figura 36.

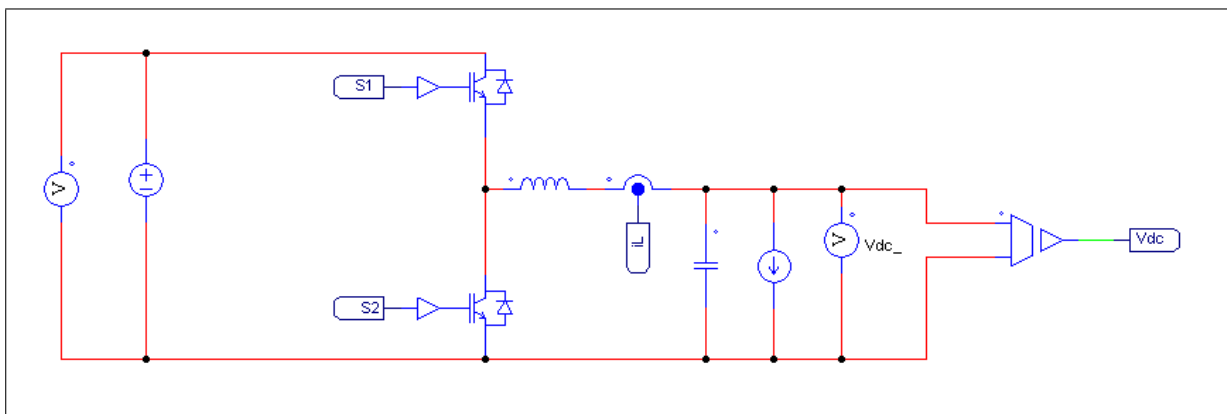


Figura 36 – Circuito Meia Ponte CC.

Os valores do capacitores e indutor são:

$$C = 500\mu F$$

$$L = 900\mu H$$

Os resultados estão na figura 37. Houve um sobressinal de aproximadamente 27%. A corrente de controle também se estabilizou, conforme pode ser observado.

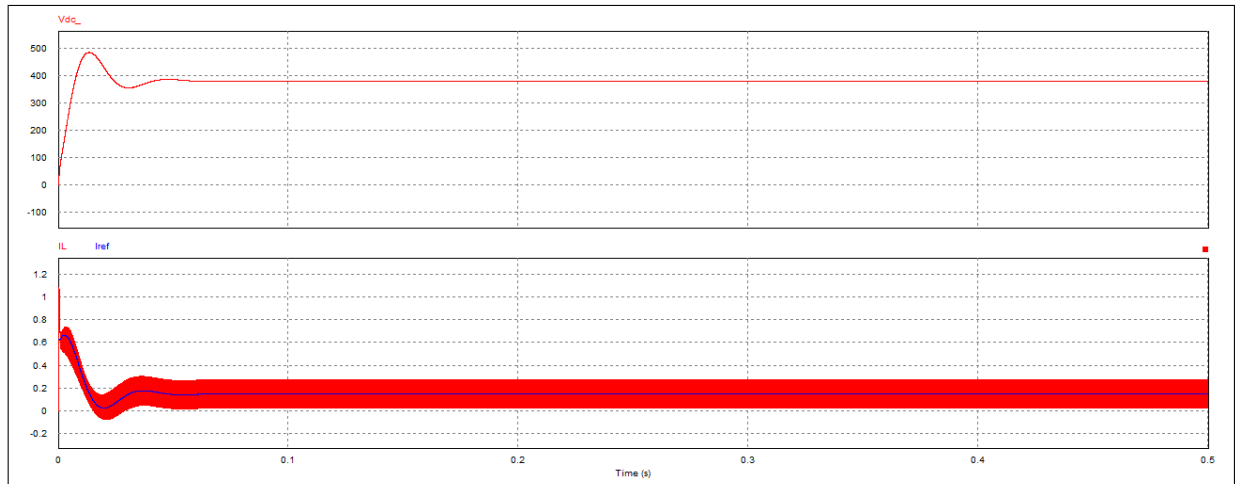


Figura 37 – Tensão de saída CC (V_{DC}), de 380V. Corrente no indutor (I_L) e Corrente de referência (I_{ref}).

O circuito da topologia Ponte Completa para abaixar a tensão de 600V para 380V se encontra na figura 38

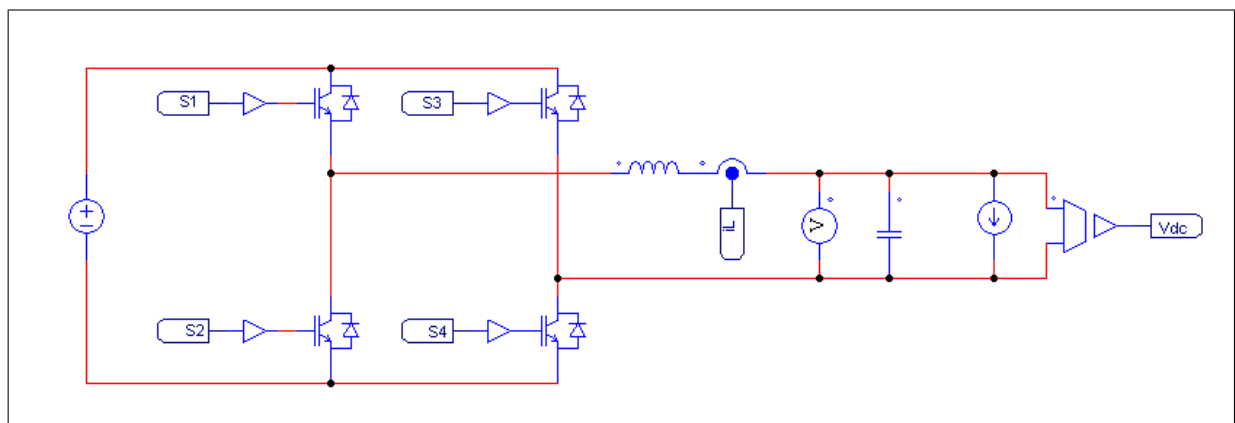


Figura 38 – Circuito Ponte Completa CC.

O circuito de controle se encontra em anexo. Os resultados estão na figura 39.

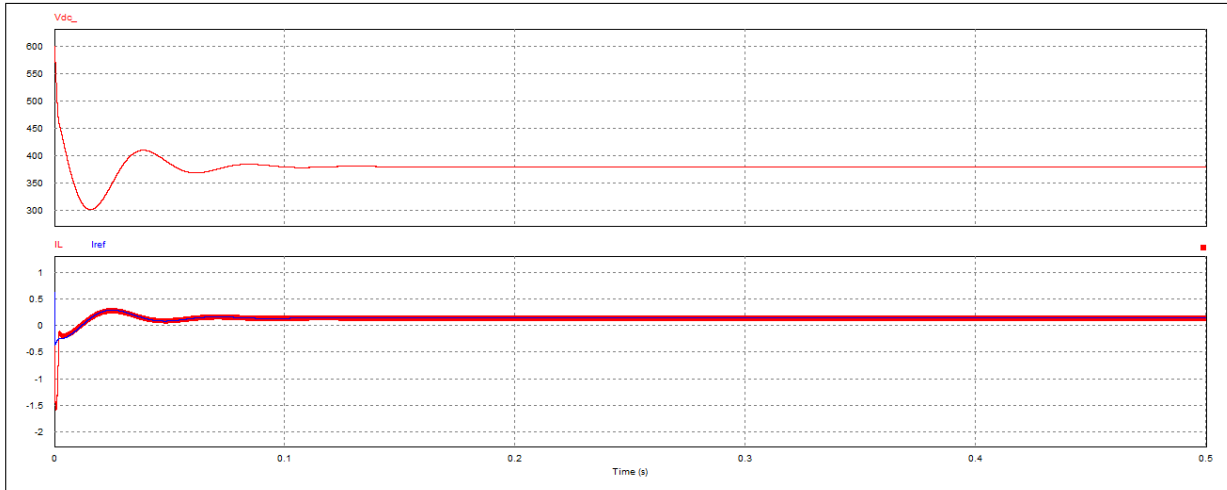


Figura 39 – Tensão de saída CC (V_{DC}), de 380V. Corrente no indutor (I_L) e Corrente de referência (I_{ref}).

O circuito da topologia Flying Cap para abaixar a tensão de 600V para 380V se encontra na figura 40.

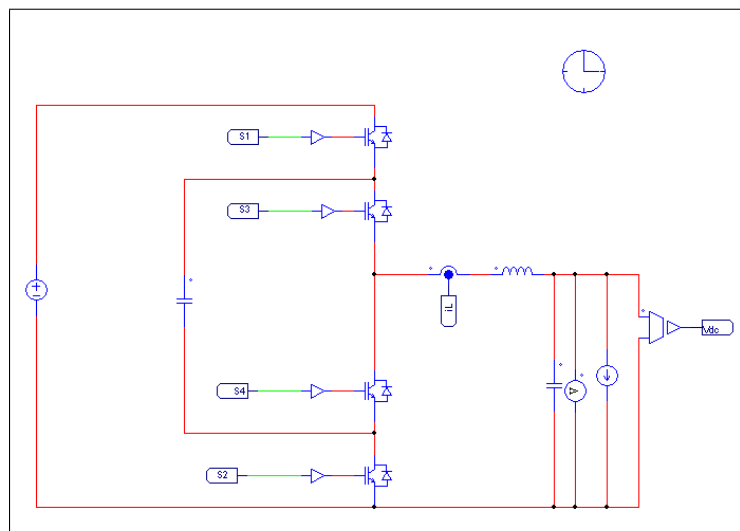


Figura 40 – Circuito Flying Cap CC/CC.

Os resultados estão na figura 41. Houve um sobressinal de aproximadamente 34%, mas após aproximadamente 0.1s houve uma estabilização na tensão, assim como o controle da corrente.

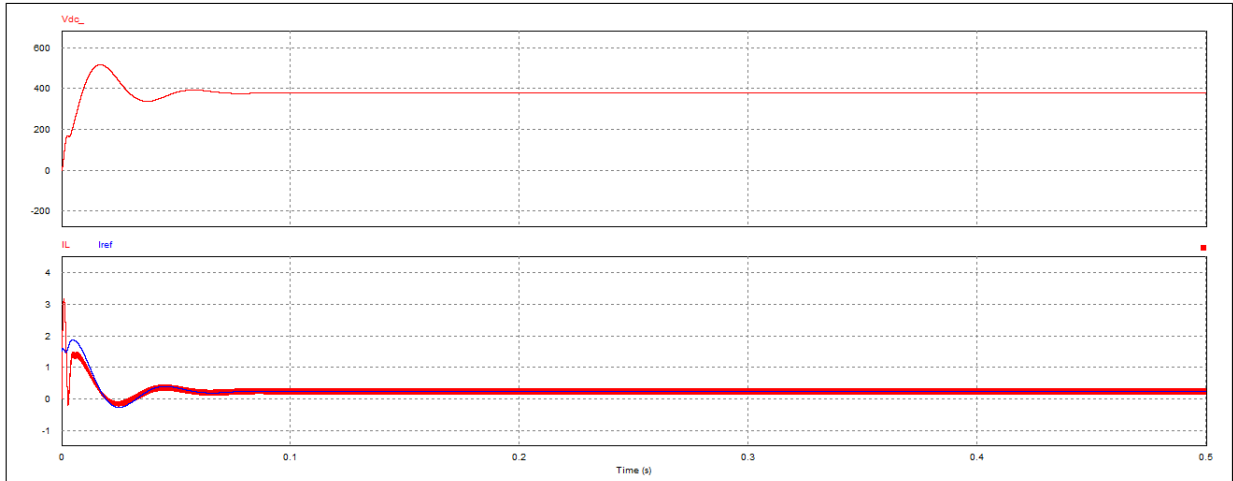


Figura 41 – Tensão de saída CC (V_{DC}), de 380V. Corrente no indutor (I_L) e Corrente de referência (I_{ref}).

4.2 Componentes Reais

4.2.1 Capacitores

Neste trabalho haverá o uso de capacitores para 3 casos. O primeiro caso é o uso do capacitor do barramento de corrente contínua. O segundo é o capacitor do Flying Cap. O terceiro é o capacitor utilizado no filtro de saída.

Para o primeiro caso, será utilizado um capacitor de filme. Este é feito de polipropileno metalizado, capaz de suportar as tensões elevadas e correntes eficazes elevadas.

Para as topologias deste trabalho, a corrente eficaz para uma capacitância de 1.5mF e uma resistência esr (Equivalent Series Resistance) de $1m\Omega$ podem ser acompanhadas na tabela 1.

Configuração	Meia Ponte	NPC	Flying Cap	Ponte Completa
Corrente (A_{RMS})	25	16	25	18

Tabela 1 – Correntes eficazes no Capacitor

Foi encontrado no mercado um capacitor que possui valores que suportam as especificações, conforme tabela 2, modelo 947D152K901DLRSN-ND.

Capacitância μF	Tensão contínua (V)	Resistência Série ($m\Omega$)	Corrente (I_{RMS})
1500	900	1.6	94

Tabela 2 – Correntes eficazes no Capacitor

O terceiro caso é referente ao filtro de saída. O calculo deste foi feito com base em (OLIVEIRA, 2016) chegando ao valor de $470\mu F$.

Uma opção do mercado foi o modelo 338-1400-ND.

Capacitância (μF)	Tensão DC	$R_{serie} m\Omega$
470	1000	4.3

Tabela 3 – Capacitor do filtro de saída.

4.2.2 Diodos

Os diodos somente serão utilizados na topologia NPC. O diodo necessitará de suportar uma tensão reversa de V_p , que neste caso é de aproximadamente 311V, quando não estiver conduzindo e uma corrente eficaz de aproximadamente 700mA (resultados obtidos na simulação).

Foi encontrado no mercado o diodo ISL9R18120G2 que possui valores que suportam as especificações, conforme tabela 4.

Tensão reversa (V)	Corrente de Condução (A)	t_{rr} (ns)	Corrente Reversa (μA)
1200	18	300	100

Tabela 4 – Diodo Escolhido.

4.2.3 Transistor Escolhido

Os transistores terão em seus terminais uma tensão de no máximo 1200V. As correntes dependerão da topologia e seguem abaixo:

Configuração	Meia Ponte	NPC	Flying Cap	Ponte Completa
Corrente (A_{RMS})	26	27	31	27

Tabela 5 – Transistor escolhido.

Para os requisitos, o diodo encontrado foi o FGL40N120AND, que atende as especificações e possui um datasheet completo.

Tensão (V)	Corrente
1200	40

Tabela 6 – Diodo escolhido.

Nas topologias de dois estágios, FC e NPC, as tensões que estarão nos transistores serão de no máximo a metade da tensão. Logo, para estes últimos casos, é possível trabalhar com transistores de 600V, que terão uma eficiência maior. Como este trabalho foca no estudo de eficiência apenas das combinações de topologias, será utilizado apenas este transistor.

4.3 PSIM

4.3.1 PSIM - Módulo Térmico

O software utilizado para a simulação dos componentes é o PSIM[®]. Neste software há a possibilidade de adicionar curvas dos transistores e diodos que são encontradas nos seus respectivos datasheets. Com isso a simulação se torna mais próxima da realidade. Este é feito no local conforme figura 42, com alguns dos datasheets já apresentados, como 16, 9, 14, além de outras.

The screenshot shows the PSIM software interface for configuring an IGBT component. The interface is organized into several sections:

- Manufacturer:** Fairchild Semiconductor (dropdown menu)
- Part Number:** NewIGBT (text input)
- Package:** Discrete (dropdown menu)
- Absolute Maximum Ratings:**
 - Vce,max (V): 1200
 - Ic,max (A): 40
 - Tj,max (oC): 150
- Electrical Characteristics - Transistor:**
 - Vce(sat) vs. Ic (Plot and Edit button)
 - Eon vs. Ic (Plot and Edit button)
 - Eoff vs. Ic (Plot and Edit button)
- Electrical Characteristics - Diode:**
 - Vd vs. IF (Plot and Edit button)
 - trr vs. IF (Plot and Edit button)
 - Irr vs. IF (Plot and Edit button)
 - Qrr vs. IF (Plot and Edit button)
 - Err vs. IF (Plot and Edit button)

Figura 42 – Local no Psim para adicionar curvas características do componente IGBT.

Para o cálculo das perdas em ambos os componentes, será utilizado o módulo térmico do software. Conforme manual (PSIM, 2016), há 4 nós de saída, para o IGBT:

1. P_{condQ} Perda de condução no transistor.
2. P_{swQ} - Perda de chaveamento do transistor.
3. P_{condD} Perda de condução no diodo.
4. P_{swD} Perda de chaveamento no diodo.

5 Resultados e Discussão

Durante as simulações as perdas dos capacitores e dos indutores foram baixas (na ordem de 0,1 % para capacitores e 0,3 % para os indutores), depois de feito as simulações e por esse motivo não serão consideradas no cálculo da eficiência global apresentados a seguir.

Para facilidade da simulação e resultados, foram feitos blocos para cada uma das topologias, assim como seus controles. Deste modo o circuito final ficou enxuto e mais fácil de retirar as informações. Um destes exemplos pode ser visto na figura 43 para o caso da simulação FULL-HALF, Ou seja, Full Bridge no primeiro conversor, CA/CC, e um Half Bridge no segundo conversor, CC/CC.

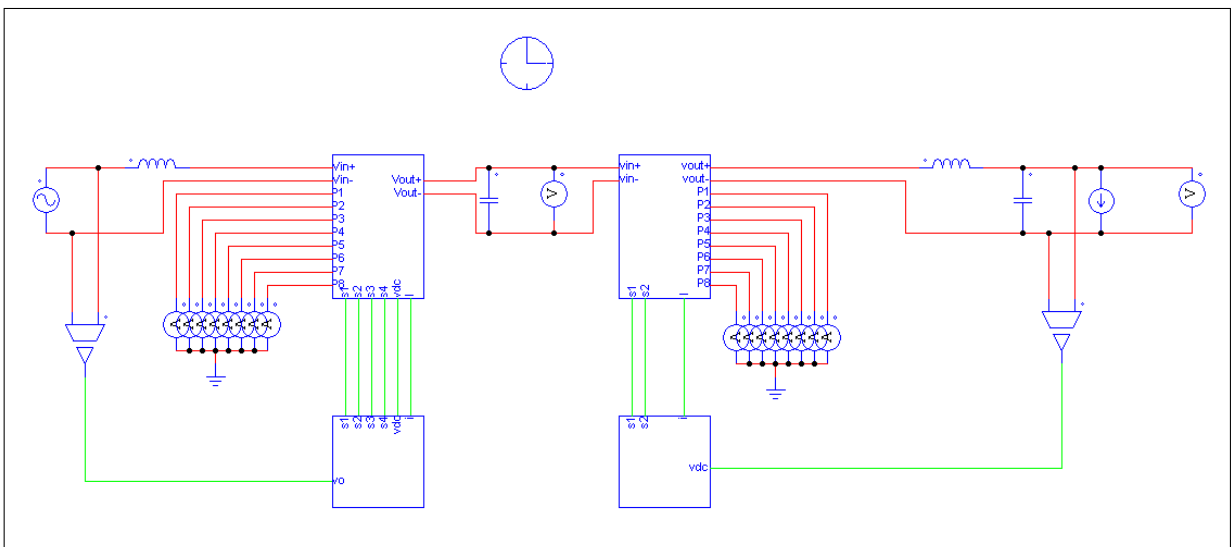


Figura 43 – Blocos utilizados para facilitar a simulação e análise de resultados.

Um exemplo do sinal de resposta, de ambos os barramentos, pode ser observado na figura 44. É possível notar uma oscilação, mas o sistema se estabiliza e neste momento que serão medidos as potências dissipadas.

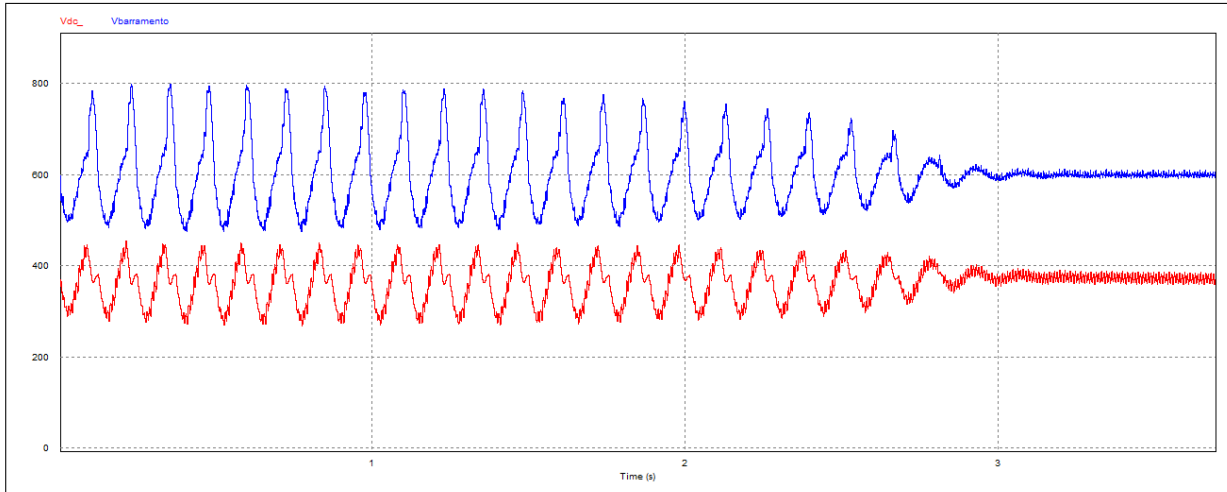


Figura 44 – Tensão do barramento ($V_{Barramento}$) e tensão na carga (V_{dc}) para a configuração Meia ponte - Flying Cap .

Para as combinações de topologia no qual o primeiro conversor é Ponte Completa, teremos as seguintes combinações, conforme figura 47.

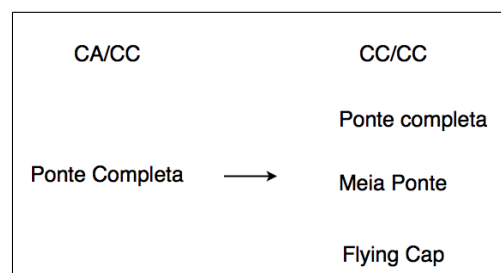


Figura 45 – Combinações para o primeiro conversor como Ponte Completa.

Como exemplo do resultado, serão apresentados as perdas para cada uma das etapas, que possuem passos semelhantes nas outras combinações das topologias. Estão representadas das figuras 46 até 51.

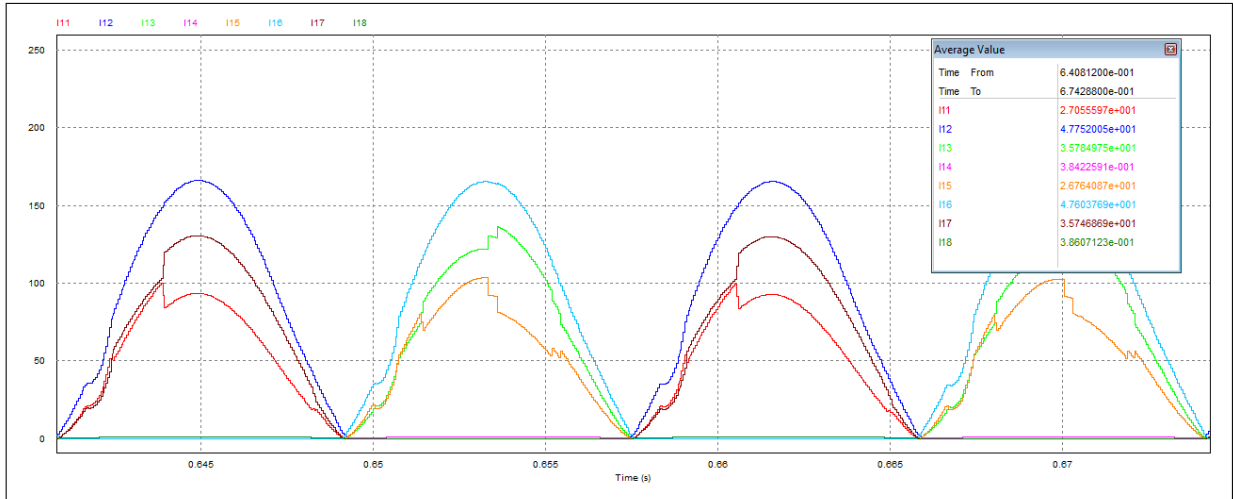


Figura 46 – Perdas no IGBT do primeiro estágio na combinação FULL-FULL

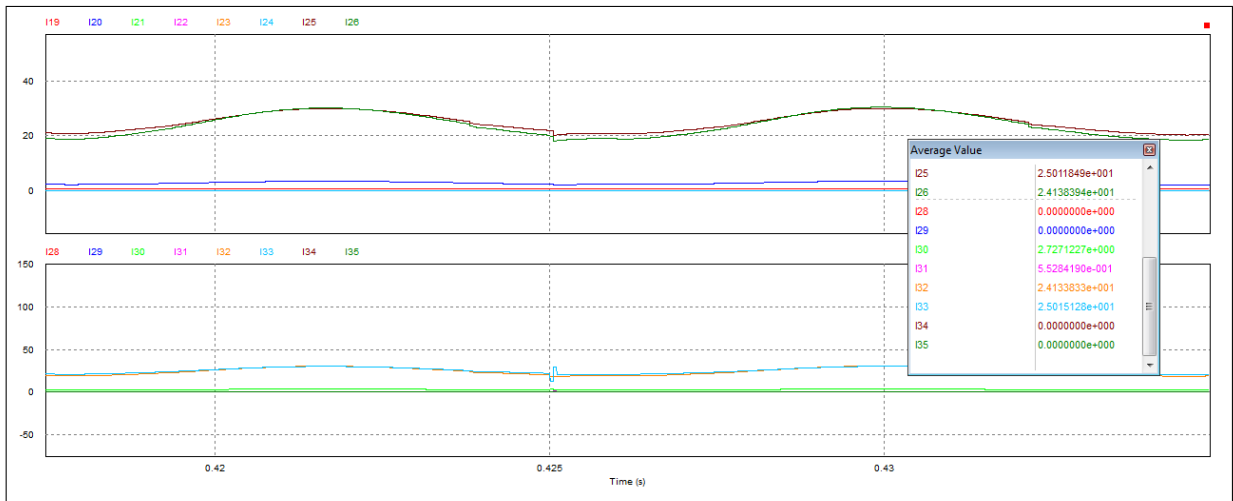


Figura 47 – Perdas no IGBT no segundo estágio na combinação FULL-FULL

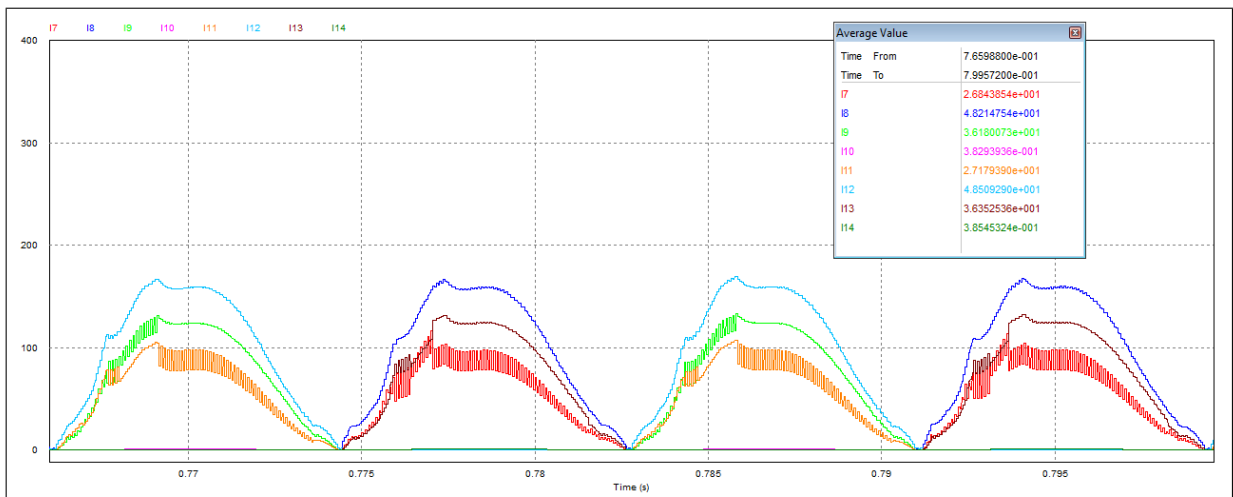


Figura 48 – Perdas no IGBT do primeiro estágio na combinação FULL-HALF

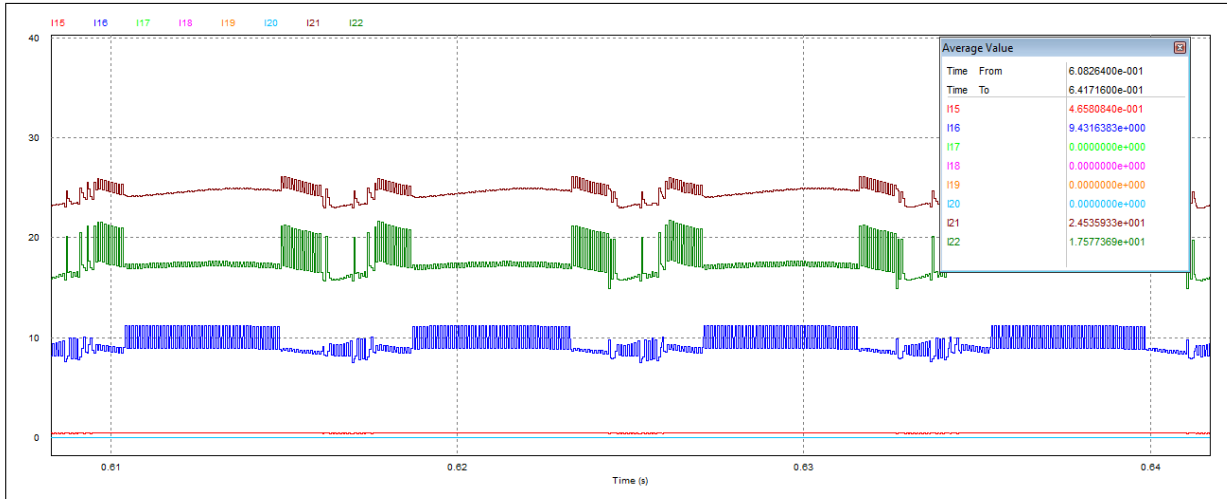


Figura 49 – Perdas no IGBT no segundo estágio na combinação FULL-HALF

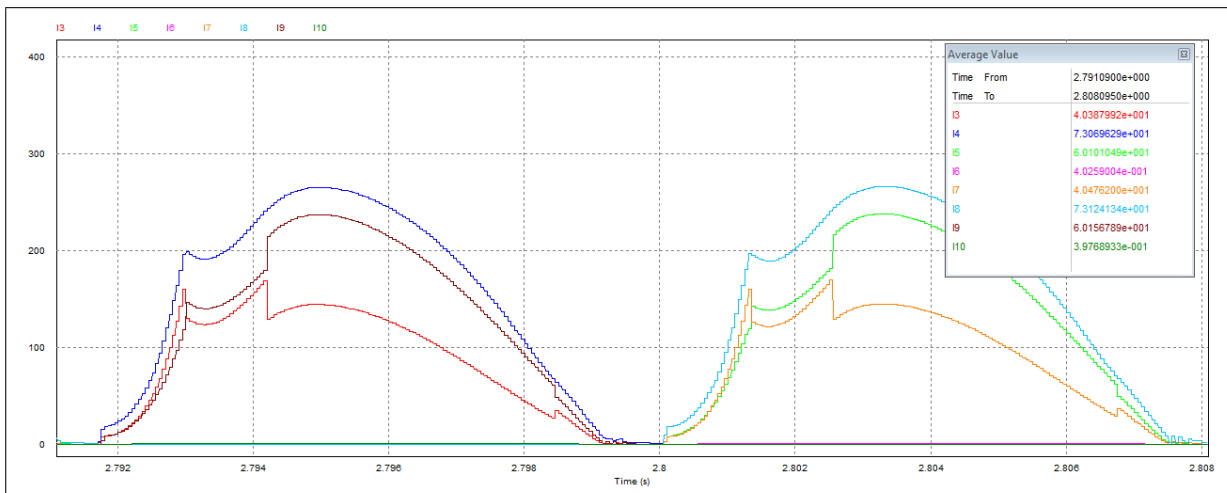


Figura 50 – Perdas no IGBT do primeiro estágio na combinação FULL-FC

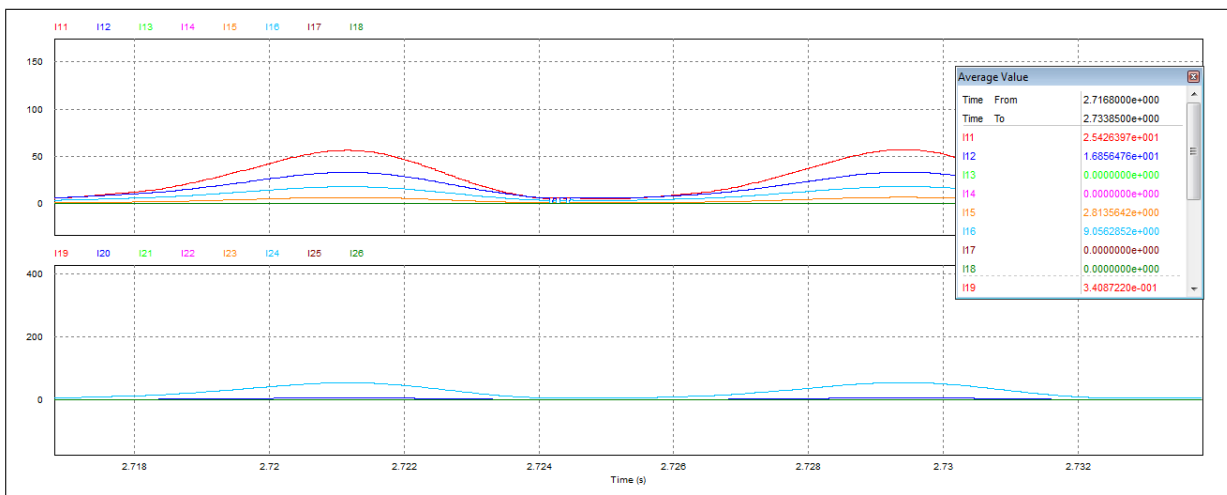
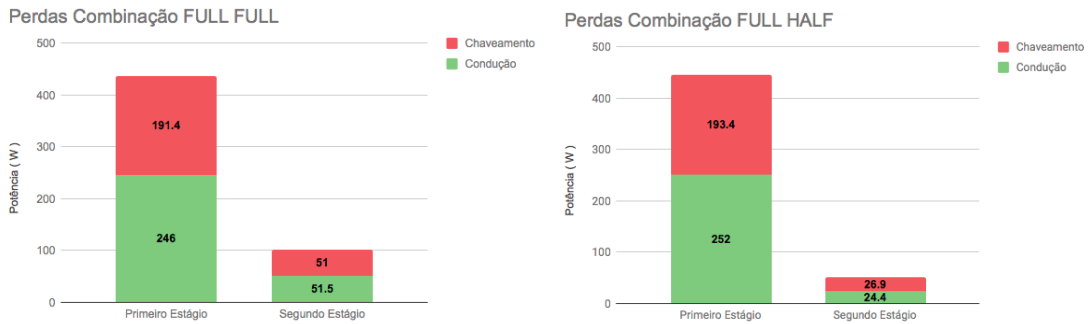
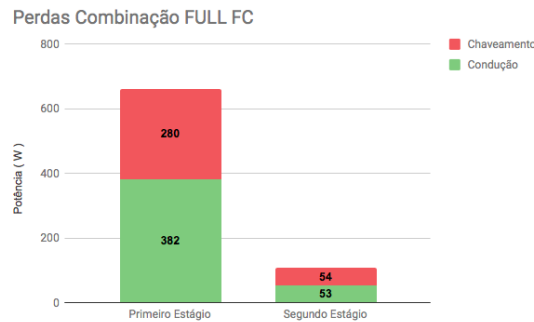


Figura 51 – Perdas no IGBT no segundo estágio na combinação FULL-FC

Nestas combinações, as perdas, divididas em perdas por condução (IGBT e diodo) e perdas por chaveamento, estão nas figuras 52a, 52b e 52c.



(a) Perdas na configuração FULL - FULL (b) Perdas na configuração FULL - HALF



(c) Perdas na configuração FULL - FC

Para as combinações de topologia no qual o primeiro conversor é Meia Ponte, teremos as seguintes combinações, conforme figura 53.

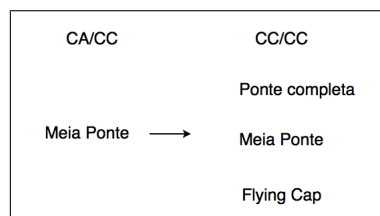
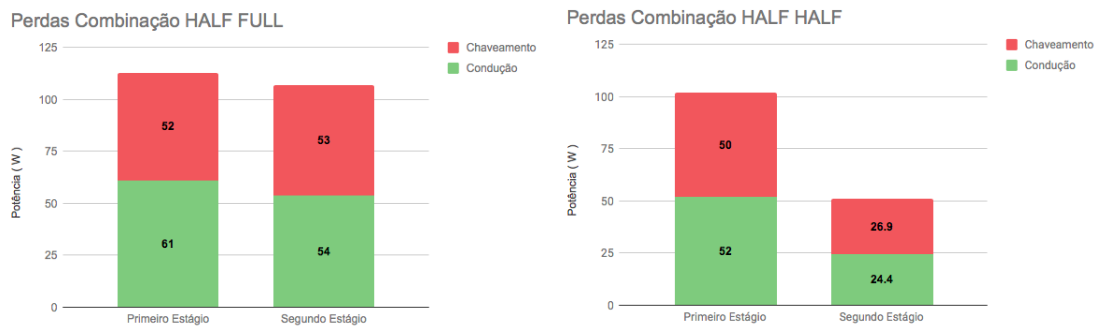
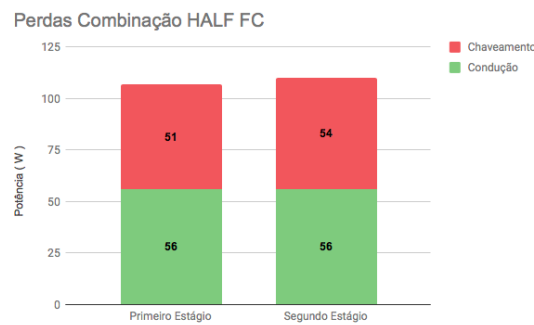


Figura 53 – Combinações para o primeiro conversor como Meia Ponte.

Nestas combinações, as perdas, divididas em perdas por condução (IGBT e diodo) e perdas por chaveamento, estão nas figuras 54a, 54b e 54c.



(a) Perdas na configuração HALF - FULL (b) Perdas na configuração HALF - HALF



(c) Perdas na configuração HALF - FC

Para as combinações de topologia no qual o primeiro conversor é Flying Cap, teremos as seguintes combinações, conforme figura 55.

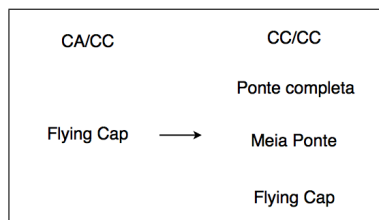
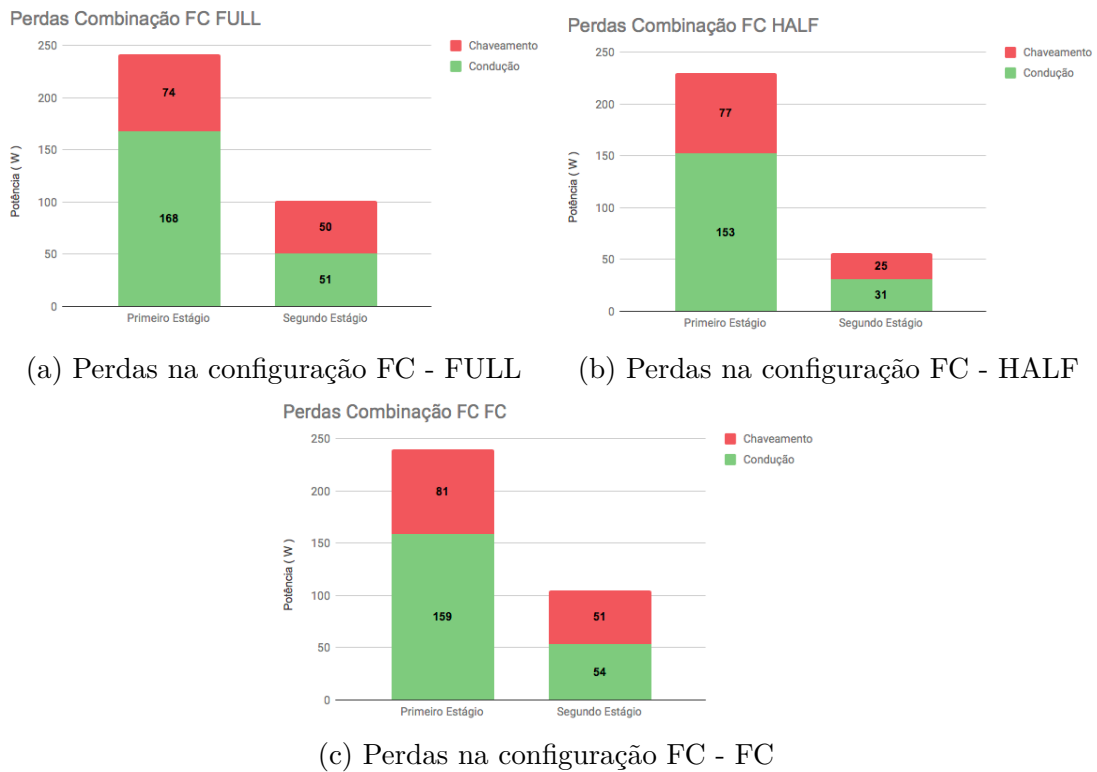


Figura 55 – Combinações para o primeiro conversor como Flying Cap.

Nestas combinações, as perdas, divididas em perdas por condução (IGBT e diodo) e perdas por chaveamento, estão nas figuras 56a, 56b e 56c.



Para as combinações de topologia no qual o primeiro conversor é NPC, teremos as seguintes combinações, conforme figura 57.

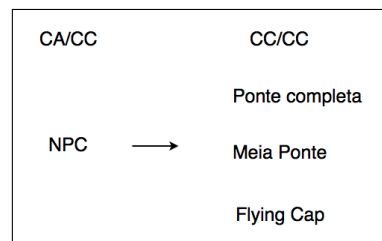
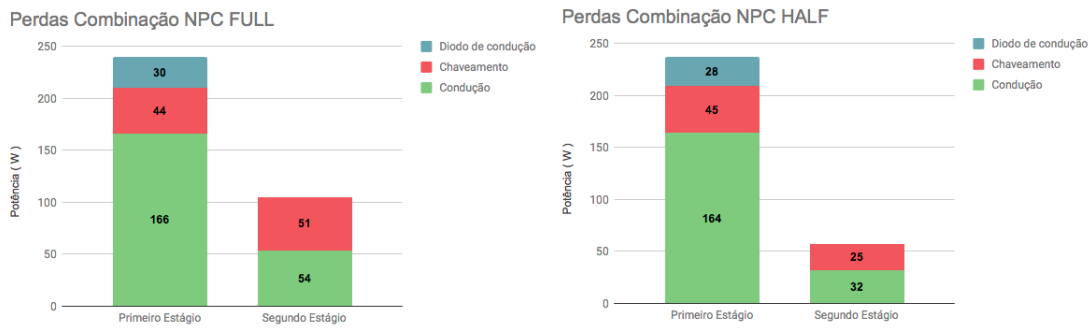
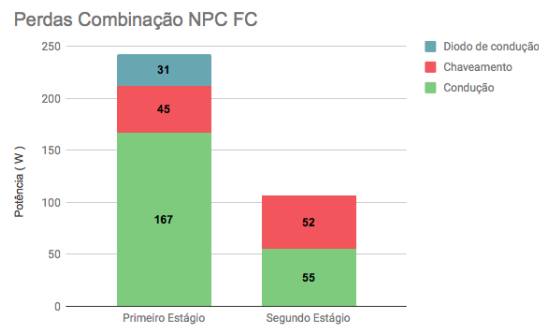


Figura 57 – Combinações para o primeiro conversor como NPC.

Nestas combinações, as perdas, divididas em perdas por condução (IGBT e diodo) e perdas por chaveamento, estão nas figuras 58a, 58b e 58c. As perdas no diodo de grampeamento são majoritariamente de condução e portanto somente estes estão nas tabelas abaixo.



(a) Perdas na configuração NPC - FULL (b) Perdas na configuração NPC - HALF



(c) Perdas na configuração NPC - FC

Os rendimentos das combinações de diferentes topologias estão no gráfico 59.

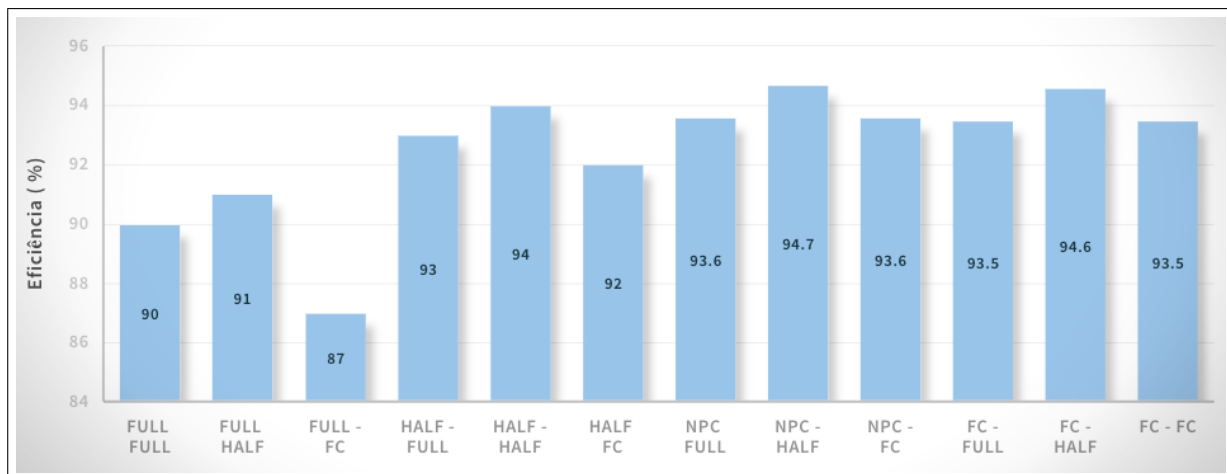


Figura 59 – Eficiência, em porcentagem, das diferentes combinações de topologia.

É possível notar que não há ganhos tão acentuados nas diferentes combinações no segundo estágio, mas há uma grande diferença quando utiliza-se combinações multi-níveis como NPC e FC em detrimento do Ponte completa. Este é portanto o gargalo dos conversores de dois estágios.

6 Conclusões

Observando-se os valores de rendimentos em 59, é possível notar que o primeiro estágio é o que apresenta maiores perdas, independente da configuração dada. Este é portanto quem define a eficiência da interface de conversores CC/CA e o lugar de maior gargalo atualmente.

Outro ponto a se notar é que não há grandes ganhos, do ponto de vista de eficiência energética, nas diferentes topologias para o segundo nível de conversão. É importante atentar que neste trabalho foram usados o mesmos tipos de controle do gate dos IGBT, diferenciando apenas os ganhos do PID conforme sua estabilidade necessitasse.

A configuração que apresentou melhor rendimento foi o NPC-Half com rendimentos de 94,7 % . A configuração que apresentou o pior rendimento foi a configuração FULL-FC com rendimento de 87%.

Portanto, a escolha da primeira topologia dita a eficiência dos conversores de duplo estágio e deve ser bem consideradas.

Referências

- ADAM, G. et al. Comparison between flying capacitor and modular multilevel inverters. In: *Proc. IEEE 35th IECON*. [S.l.: s.n.], 2009. p. 271–276. Nenhuma citação no texto.
- ANGULO, M. et al. Level-shifted pwm for cascaded multilevel inverters with even power distribution. In: IEEE. *Power Electronics Specialists Conference, 2007. PESC 2007. IEEE*. [S.l.], 2007. p. 2373–2378. Citado na página 39.
- BHASKER, R.; AGARWAL, V. Modeling of modular multilevel converter for grid application. IEEE, p. 1–5, 2017. Citado na página 29.
- CARRARA, G. et al. A new multilevel pwm method: A theoretical analysis. *IEEE Transactions on power electronics*, IEEE, v. 7, n. 3, p. 497–505, 1992. Citado na página 45.
- CHEN, F.; BURGOS, R.; BOROYEVICH, D. Efficiency comparison of a single-phase grid-interface bidirectional ac/dc converter for dc distribution systems. In: IEEE. *Energy Conversion Congress and Exposition (ECCE), 2015 IEEE*. [S.l.], 2015. p. 6261–6268. Citado na página 28.
- CHEN, F. et al. Low-frequency common-mode voltage control for systems interconnected with power converters. *IEEE Transactions on Industrial Electronics*, IEEE, v. 64, n. 1, p. 873–882, 2017. Citado na página 28.
- CRITTENDEN, D. B. *Design of a neutral point clamped power inverter*. Tese (Doutorado) — Texas Tech University, 1996. Citado na página 46.
- DASTGEER, F.; GELANI, H. E. A comparative analysis of system efficiency for ac and dc residential power distribution paradigms. *Energy and Buildings*, Elsevier, v. 138, p. 648–654, 2017. Citado na página 27.
- DONG, D. et al. Leakage current reduction in a single-phase bidirectional ac–dc full-bridge inverter. *IEEE Transactions on Power Electronics*, IEEE, v. 27, n. 10, p. 4281–4291, 2012. Citado na página 28.
- FAIRLEY, P. Dc versus ac: the second war of currents has already begun [in my view]. *IEEE Power and energy magazine*, IEEE, v. 10, n. 6, p. 104–103, 2012. Citado na página 27.
- FRANCES, A. et al. Modeling electronic power converters in smart dc microgrids-an overview. *IEEE Transactions on Smart Grid*, IEEE, 2017. Citado na página 28.
- GERBER, D. L. et al. A simulation-based efficiency comparison of ac and dc power distribution networks in commercial buildings. *Applied Energy*, Elsevier, 2017. Citado na página 27.
- GUARDIAN, T. *Time to shine: Solar power is fastest-growing source of new energy*. 2017. Disponível em: <<https://www.theguardian.com/environment/2017/oct/04/solar-power-renewables-international-energy-agency>>. Citado na página 27.

- GUARNIERI, M. The beginning of electric energy transmission: part one [historical]. *IEEE Industrial Electronics Magazine*, IEEE, v. 7, n. 1, p. 50–52, 2013. Citado na página 27.
- GUARNIERI, M. The beginning of electric energy transmission: Part two [historical]. *IEEE Industrial Electronics Magazine*, IEEE, v. 7, n. 2, p. 52–59, 2013. Citado na página 27.
- GUARNIERI, M. Who invented the transformer?[historical]. *IEEE Industrial Electronics Magazine*, IEEE, v. 7, n. 4, p. 56–59, 2013. Citado na página 27.
- HAMMERSTROM, D. J. Ac versus dc distribution systems did we get it right? In: IEEE. *Power Engineering Society General Meeting, 2007. IEEE*. [S.l.], 2007. p. 1–5. Citado na página 27.
- HOLMES, D. G.; LIPO, T. A. *Pulse width modulation for power converters: principles and practice*. [S.l.]: John Wiley & Sons, 2003. v. 18. Citado na página 37.
- LAI, Y.-S. Investigations into the effects of pwm techniques on common mode voltage for inverter-controlled induction motor drives. In: IEEE. *Power Engineering Society 1999 Winter Meeting, IEEE*. [S.l.], 1999. v. 1, p. 35–40. Citado na página 28.
- LESNICAR, A.; MARQUARDT, R. An innovative modular multilevel converter topology suitable for a wide power range. In: IEEE. *Power Tech Conference Proceedings, 2003 IEEE Bologna*. [S.l.], 2003. v. 3, p. 6–pp. Citado na página 29.
- NARDI, C. et al. *Dimensionamento de filtros passivos para conversores estáticos de energia*. Dissertação (Mestrado) — Universidade Tecnológica Federal do Paraná, 2016. Citado na página 44.
- OLIVEIRA SELEME I. SELEME JR., P. F. D.-G. T. R. Feed-forward active attenuation of low frequency common-mode voltages in dc microgrids. 2017. Citado na página 28.
- OLIVEIRA, T. R. de. Distribuição local de energia em corrente contínua: Estudo, desenvolvimento e implementação de um protótipo de nanorrede cc dedicado aos setores residencial e comercial. 2016. Citado 7 vezes nas páginas 14, 25, 28, 29, 44, 45 e 53.
- OLIVEIRA, T. R. de; BOLZON, A. S.; DONOSO-GARCIA, P. F. Grounding and safety considerations for residential dc microgrids. In: IEEE. *Industrial Electronics Society, IECON 2014-40th Annual Conference of the IEEE*. [S.l.], 2014. p. 5526–5532. Citado na página 28.
- PONNIRAN, A. B.; ORIKAWA, K.; ITOH, J. Minimum flying capacitor for n-level capacitor dc/dc boost converter. *IEEE Transactions on Industry Applications*, IEEE, v. 52, n. 4, p. 3255–3266, 2016. Citado na página 48.
- PSIM. *IGBT Loss Calculation in the Thermal Module*. 2016. Disponível em: <<https://powersimtech.com/drive/uploads/2016/12/Tutorial-IGBT-Loss-Calculation-in-the-Thermal-Module.pdf>>. Citado na página 55.
- RANGEL, C. A. S.; CARRASCO, M.; MANCILLA-DAVID, F. A comparative evaluation of hvdc ties using line commutated and modular multilevel converters. In: *2017 North American Power Symposium (NAPS)*. [S.l.]: IEEE, 2017. p. 1–6. Citado na página 29.

- RENDUSARA, D. A. et al. Analysis of common mode voltage-"neutral shift" in medium voltage pwm adjustable speed drive (mv-asd) systems. *IEEE transactions on power electronics*, IEEE, v. 15, n. 6, p. 1124–1133, 2000. Citado na página 28.
- RODRÍGUEZ, J. et al. Modeling and analysis of common-mode voltages generated in medium voltage pwm-csi drives. *IEEE Transactions on Power electronics*, IEEE, v. 18, n. 3, p. 873–879, 2003. Citado na página 28.
- SRIRAM, S. et al. High-gain sic mesfets using source-connected field plates. *IEEE Electron Device Letters*, IEEE, v. 30, n. 9, p. 952–953, 2009. Citado na página 29.
- ZHANG, H.; TOLBERT, L. M. Efficiency impact of silicon carbide power electronics for modern wind turbine full scale frequency converter. *IEEE Transactions on Industrial Electronics*, IEEE, v. 58, n. 1, p. 21–28, 2011. Citado na página 29.